NUMERO 537 - AOÛT 92 - ISSN 1144-5742

SOMMAIRE

Ont participé à ce numéro :
J. Alary, C. Basso, F. de Dieuleveult, A. Garrigou, P. Gueulle, C. Lefebvre, Ch. Pannel, D. Paret, S. Nueffer.

electronique

RADIO PLANS

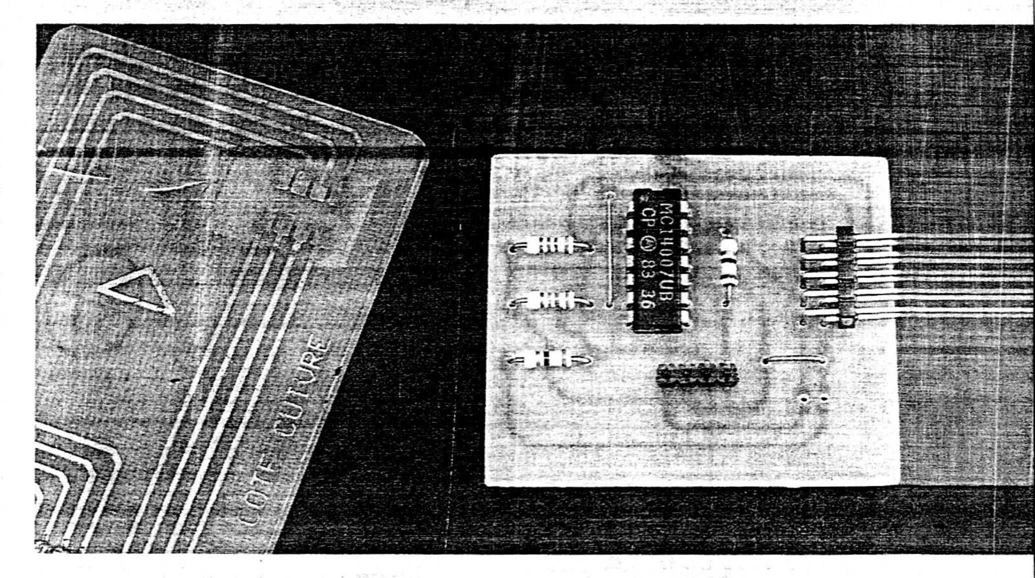
ELECTRONIQUE APPLICATIONS

MENSUEL édité par la Société Parisienne d'Édition
Société anonyme au capital de 1 950 000 F
Siège social
Direction-Rédaction-Administration-Ventes :
2 à 12, rue de Bellevue, 75940 Paris Cedex 19
Tél. : 42.00.33.05
Télex : PGV 220409 F - Télécopie : 42.41.89.40
Président-Directeur Général,
Directeur de la Publication :
J.-P. VENTILLARD
Directeur de la Rédaction :
Bernard FIGHIERA
Rédacteur en chef :
Claude DUCROS
Publicité : Société Auxiliaire de Publicité
70, rue de Compans, 75019 Paris
Tél. : 42.00.33.05 - C.C.P. 37-93-60 Paris
Directeur commercial : J.-P. REITER
Chef de publicité : Francine FIGHIERA
Assistée de : Laurence BRESNU et de Murielle KAISER
Marketing : Jean-Louis PARBOT
Directeur des ventes : Joël PETAUTON
Inspecteur des ventes : Société PROMEVENTE
M. Michel IATCA
24-26, bd Poissonnière, 75009 Paris.
Tél. : 45.23.25.60 - Fax. 42.46.98.11
Service des abonnements :
2 à 12, rue de Bellevue, 75019 Paris.
Voir notre tarif « spécial abonnement ».
Pour tout changement d'adresse, envoyer la dernière bande accompagnée de 2,50 F en timbres.
IMPORTANT: ne pas mentionner notre numéro de compte pour les paiements par chèque postal.

Ce numéro a été tiré à 45 600 exemplaires
Dépot légal août 92 - Éditeur 1693 -
Mensuel paraissant en fin de mois.
Distribué par S.A.E.M. Transport-Presse.
Photocomposition COMPOGRAPHIA - 75011 PARIS -
Imprimerie SIEP Bois-le-Roi et REG Lagny.
Photo de couverture : E. Malemanche.

Un lecteur-programmateur d'E2PROM I2C

Au sein de la grande famille des mémoires à accès série, les E2PROM compatibles avec le bus I2C (ou une de ses variantes) rencontrent un succès bien mérité, car elles peuvent s'intégrer on ne peut plus facilement à tout système bâti autour de cette norme à la popularité grandissante. Mémoires non-volatiles au même titre que les EPROM classiques, ces composants peuvent fort bien être débrochés et lus ou écrits en dehors de leur circuit "hôte". Mais il faut pour cela un équipement spécial ! Il est particulièrement commode de faire appel au programmateur que nous avons développé pour la carte à puce I2C de PHILIPS, moyennant quelques très simples adaptateurs et un jeu de programmes BASIC.



Encore une "fausse carte à puce" !

Pratiquement toutes les E2PROM I2C ou similaires sont présentées dans un boîtier à huit broches, dont le brochage ne change que fort peu d'une référence à l'autre. Les variantes les plus courantes ayant été répertoriées dans notre article général sur ces mémoires, nous nous bornerons à rappeler ici que les différences affectent essentiellement la broche 7, et parfois les trois broches dites "d'adresse" 1, 2 et 3.

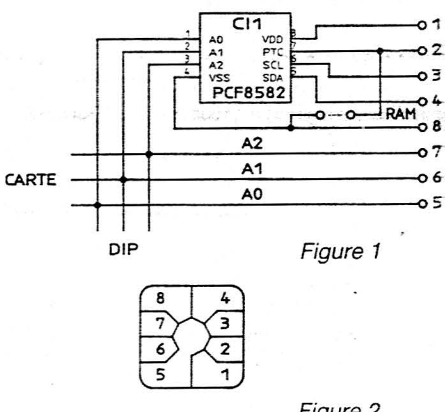


Figure 1

Figure 2

Le petit montage de la **figure 1** a été conçu à l'origine pour simuler fidèlement la carte à puce PCF 8582 MC de PHILIPS (dont la **figure 2** rappelle le brochage) : soit à l'aide d'une E2PROM PCF 8582 "DIP", soit avec une RAM PCF 8570 (évidemment volatile, mais commode pour certains essais).
La **figure 3** reproduit le synoptique interne de cette RAM, et la **figure 4** son brochage.

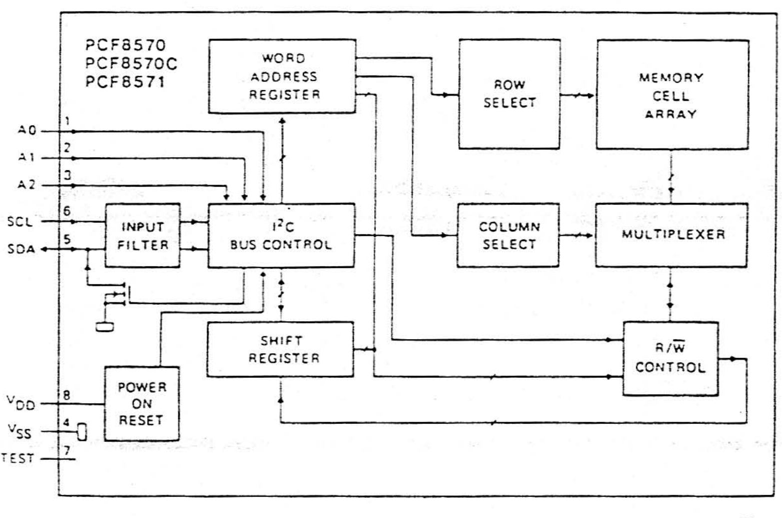


Figure 3

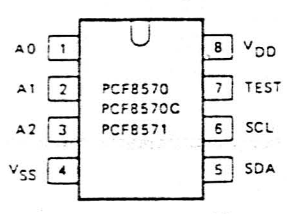


Figure 4

La broche 7 de la RAM doit être reliée à la masse, tandis que le réseau RC indispensable au fonctionnement de la carte à puce n'est nécessaire que pour certaines versions d'E2PROM en boîtier DIP (PCF 8582 A et B).
Un cavalier amovible a donc été prévu pour établir ce court-circuit lorsqu'il est nécessaire, selon le schéma de la **figure 5**.
Précisons que, contrairement à ce que nous avons pu lire ici ou là, il ne nous semble pas gênant de laisser le réseau RC en place lorsqu'il n'est pas nécessaire (PCF 8582 C, D et E) : la broche 7 se trouve rappelée au positif par la résistance, et le condensateur se charge tout simplement.
Parallèlement, une "matrice de brassage" a été prévue sur les trois lignes A0, A1 et A2, afin de permettre éventuellement une modification de l'adresse I2C affectée au composant.

Tout cela se traduit par le circuit imprimé de la **figure 6**, que l'on gravera comme de coutume sur une plaquette d'époxy simple face de 8/10 mm d'épaisseur (c'est un produit standard du catalogue CIF).
Le câblage de cette "fausse carte à puce" selon la **figure 7** se limite à souder un support "tulipe" à huit contacts, une barrette à deux picots pour le cavalier, et trois straps pour les lignes d'adresse.
Ce même montage convient aussi pour la plupart des E2PROM série I2C ou similaires (notamment les 24C02), mais les cas particuliers pourront être résolus en se tournant plutôt vers la carte d'adaptation pour boîtiers DIP décrite dans notre article "Boîte à outils pour cartes à puce".

Exploitation avec le COMMnet

Correctement équipée, cette "fausse carte" est fonctionnellement équivalente à la carte à puce I2C PCF 8582MC PHILIPS, notamment vis-à-vis du lecteur-programmateur conçu à son intention.
La différence majeure est que l'on pourra venir y enficher à volonté des mémoires en boîtier DIP pour les lire ou les programmer !
La façon classique de faire fonctionner le programmateur est de le brancher sur un COMMnet, afin de bénéficier de sa gestion "transparente" de l'ensemble du protocole I2C.
Le logiciel de la **figure 8** est précisément écrit en BASIC COMMnet, et permet tout simplement

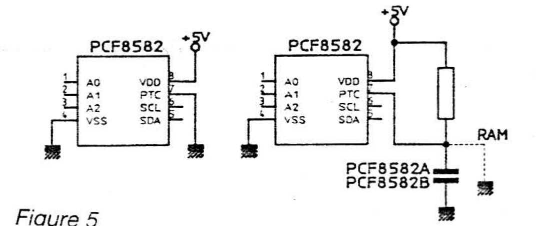


Figure 5

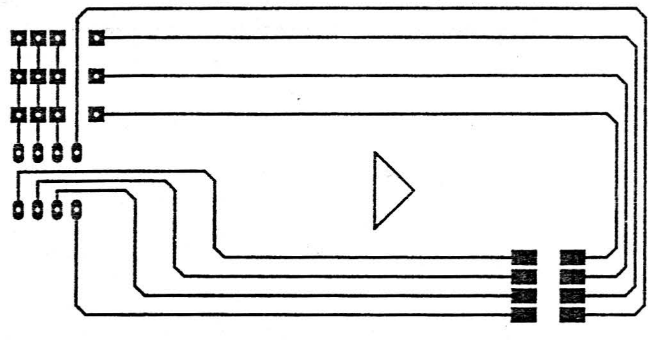


Figure 6

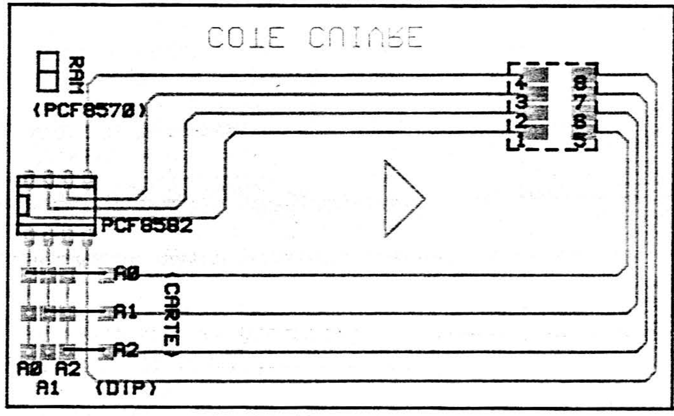


Figure 7

```
10      STRING 5,1
20      DIM A(128)
30      DIM B(128)
40      PRINT "Introduire carte modele, puis presser RETURN"
50      INPUT $(1)
60      IIC 0A8H,0!
70      POP Z
80      FOR F=0 TO 7
85      FOR G=0 TO 15
86     K=G+(16*F)
90      IIC 0A9H,1
100     POP Z
110     POP Y
115     PRINT Y,
120    A(K)=Y
125     NEXT G :  PRINT
130     NEXT F
140     FOR F=0 TO 7
145     FOR G=0 TO 15
146    K=G+(16*F)
150     IIC 0A9H,1
160     POP Z
170     POP Y
175     PRINT Y,
180    B(K)=Y
185     NEXT G :  PRINT
190     NEXT F
200     PRINT "Introduire la carte cible, puis presser RETURN"
210     INPUT $(1)
220     IIC 0A8H,0!
230     FOR F=0 TO 7
240     FOR G=0 TO 15
250    K=G+(16*F)
260    D=A(K)
265     PRINT D,
270     IIC 0A8H,K,D!
280     POP Z
290     NEXT G :  PRINT
300     NEXT F
310     FOR F=0 TO 7
320     FOR G=0 TO 15
330    K=G+(16*F)
340    D=B(K)
345     PRINT D,
350     IIC 0A8H,128+K,D!
360     POP Z
370     NEXT G :  PRINT
380     NEXT F
390     END
400     REM (c)1992 Patrick GUEULLE

READY
```

Figure 8

de recopier des cartes de 256 octets, vraies ou fausses, les unes dans les autres.

Bien entendu, les programmes déjà publiés lors de la description du programmateur restent valables pour écrire ou lire simplement.

Exploitation avec un PC

En contrepartie de son extraordinaire aptitude à gérer de façon autonome et fiable des applications même très complexes, le COMMnet n'est pas forcément l'outil idéal pour une tâche aussi simple que lire ou programmer des E2PROM !

Compte tenu de la rusticité du clavier du MINITEL, l'utilisateur du COMMnet se rendra vite compte que le recours à un PC exécutant un logiciel de communication s'impose pour tout travail sérieux.

Dès lors, il est vraiment dommage de ne se servir du COMMnet qu'en tant que simple interface I2C : il a bien mieux à faire, et le PC est largement assez puissant pour ce genre de besogne !

Par ailleurs, nous avons eu la surprise de constater que le COMMnet en notre possession n'arrivait pas à communiquer avec certaines mémoires "apparentées I2C" ! Pour notre part, nous n'avons pas pu déterminer avec certitude si le problème était imputable aux composants ou au COMMnet lui-même : pour le moment, nous attendons le verdict de son concepteur.

Mais il serait vraiment dommage de "faire l'impasse" sur ces mémoires, qui peuvent de toute façon rendre de bons et loyaux services dans toutes sortes d'applications pas nécessairement conformes à 100 % à la norme I2C !

Nous avons donc pris le parti de développer un petit adaptateur très simple permettant d'exploiter notre programmateur en le raccordant tout simplement au port d'imprimante du premier PC venu, ou plus simplement encore à nos différents lecteurs-programmateurs de cartes à puce (encore une fois grâce à une "fausse carte"...)

Bien entendu nous ne nous réclamons pas du label I2C, et il ne faudrait pas considérer ce montage comme un convertisseur "Centronics-I2C" : ceux qui existent sur le marché nécessitent le recours à un microcontrôleur ou à un circuit intégré spécifique pour gérer correctement toutes les finesses du protocole I2C.

Tout ce que nous nous permettrons d'affirmer, c'est que le montage de la **figure 9** suffit pour lire et programmer des mémoires I2C ou similaires, en boîtiers DIP ou en cartes à puce : pourquoi faire compliqué quand tout peut être si simple ?

A vrai dire, il s'agit tout bonnement d'un adaptateur de niveaux électriques : en effet, le bus I2C fonctionne en "drain ouvert", alors que les ports Centronics sont plus ou moins aux normes TTL.

Egalement, les lignes du bus I2C sont par définition bidirectionnelles, mais celles des ports d'imprimante ne le sont pas nécessairement.

Les lignes D0 et D1 du port d'imprimante (celles là mêmes qui nous servent depuis toujours à communiquer avec les cartes à puce) commendent donc chacune un transistor MOS monté en drain ouvert, une simple résistance reliée au + 5 V parachevant la compatibilité électrique avec les composants I2C ou apparentés.

Ces deux transistors font partie d'un simple 4007, dans lequel la **figure 10** montre qu'il reste encore un inverseur : il va nous servir à isoler l'entrée du PC (la ligne BUSY) de la ligne SDA dont il faut évidemment pouvoir lire l'état à tout instant sans pour autant la charger de trop.

En principe, il faudrait faire de même avec la ligne SCL, mais dans notre contexte de communication avec un seul composant à une vitesse très modérée (nous allons programmer en BASIC !), ce luxe serait parfaitement inutile.

Le circuit imprimé de la **figure 11** est donc particulièrement simple, de même que le plan de câblage de la **figure 12** (ne pas omettre les deux straps !)

Le raccordement au port Centronics (LPT1:) peut se faire à l'aide d'une fiche DB25 équipée d'un câble à quatre conducteurs, mais il faut alors prévoir une alimentation auxiliaire de 5 V.

Il nous a semblé plus élégant de prévoir l'implantation d'une barrette à deux fois 5 picots (coudés), au brochage compatible avec les différents "outils pour cartes à puce" déjà décrits : ainsi, une simple "fausse carte" à la norme AFNOR suffira pour adapter ce montage aux programmateurs de cartes à puce que nous avons déjà fait construire à nos lecteurs.

Côté I2C, nous avons tout simplement prévu quatre picots en

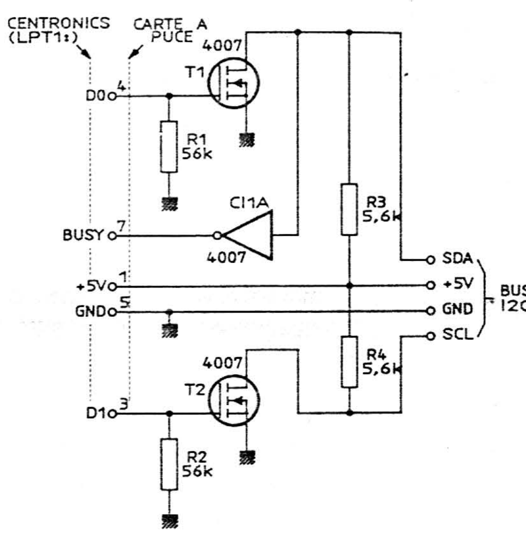


Figure 9

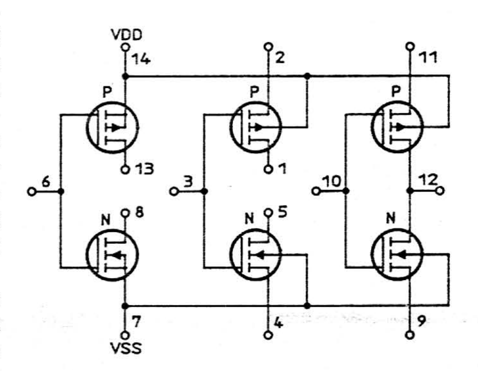


Figure 10

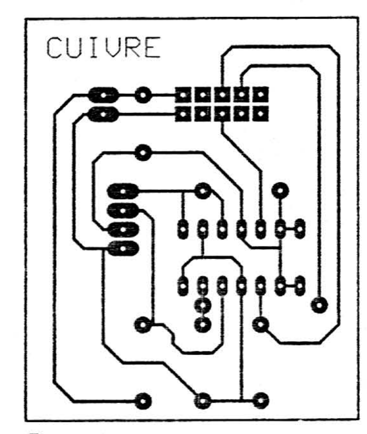


Figure 11

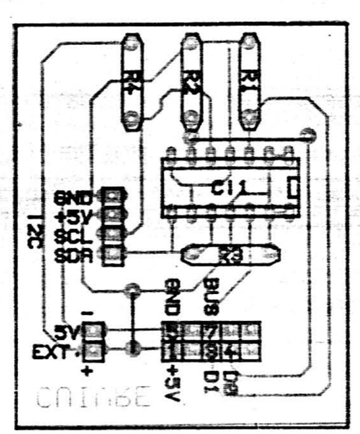
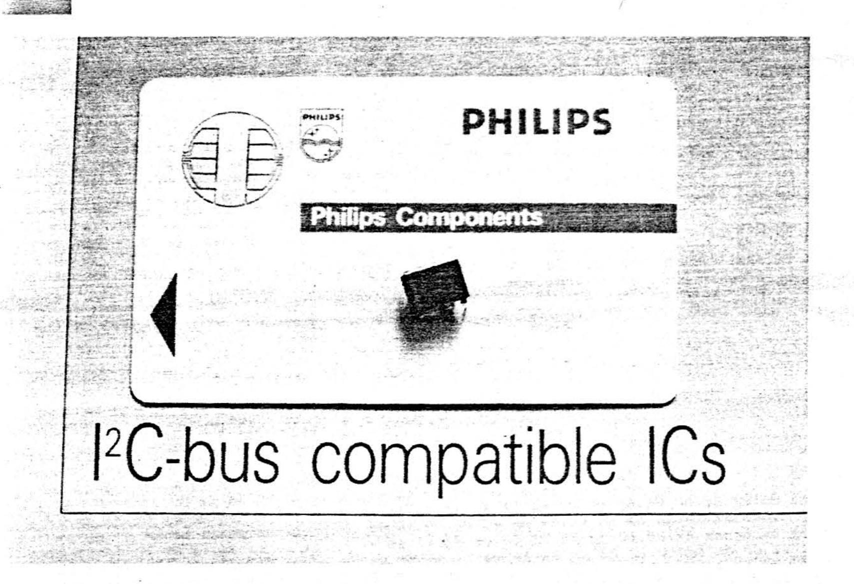


Figure 12

ligne, devant l'absence de toute norme officielle et la prolifération des solutions imaginées ici ou là (jacks modulaires à 4 ou 6 contacts, prises DIN, etc.) : chacun fera donc à sa guise à partir de ces quatre pastilles...

La **figure 13** résume donc les différentes configurations utilisables : quel empilage d'adaptateurs, évidemment ! Mais tout cela est profondément modulaire, extrêmement économique, et fonctionne à merveille : que demander de plus ?



LES LOGICIELS POUR PC

Même s'il est d'usage de faire fonctionner le bus I2C à une vitesse relativement élevée, rien dans ses spécifications n'interdit de l'exploiter "au ralenti", ce qui est nécessairement le cas lorsque ses signaux sont directement gérés en BASIC.

De type "statique", toutes les mémoires que nous nous proposons de traiter acceptent pour leur part des fréquences d'horloge tendant vers zéro.

Le programme de la **figure 14** (LECI2C.BAS) sert à lire la mémoire reliée à notre système, dont l'adresse "composant" est fixée par les straps de nos différents modules (typiquement A8h en écriture et A9h en lecture, ce qui est compatible avec le COMMnet).

Le programme principal n'occupe que les lignes 10 à 200, et reste donc d'une très grande simplicité.

La partie délicate (émulation simplifiée du protocole I2C) se situe aux lignes 210 à 560. Elle se compose essentiellement des routines suivantes :

- GOSUB 210 : réception d'un octet.
- GOSUB 290 : transmission d'un bit à 0.
- GOSUB 300 : transmission d'un bit à 1.
- GOSUB 310 : attente d'un ACK.
- GOSUB 370 : émission d'un octet.

L'émission des conditions de début et de fin est pour sa part prise en charge par les lignes 50 et 180 du programme principal : il aurait été trop lourd de prévoir des sous-programmes pour des tâches aussi simples !

Il est à noter que l'exécution du programme avorte automatiquement en cas de non-réception d'ACK, notamment pour cause d'absence de composant I2C à l'adresse spécifiée.

Cette sécurité est réalisée par les lignes 330 à 350, et incorpore

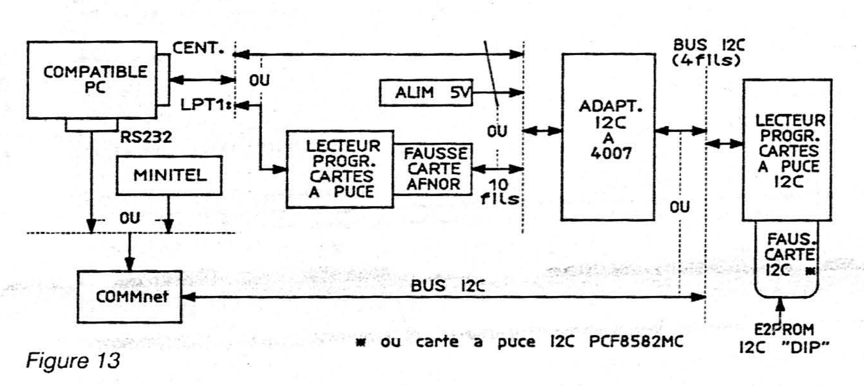


Figure 13

```
10 REM ---- LECI2C ----
20 S=888:E=889:OUT S,0
30 CLS:PRINT"Insérer carte I2C à lire, puis presser ENTER"
40 INPUT Z$
50 OUT S,0:OUT S,1:OUT S,3 : REM condition de DEBUT
60 M=&HA8:GOSUB 370:GOSUB 310
70 OPEN "I2C.ROM" FOR OUTPUT AS #1
80 CLS:PRINT"Capacité de la carte en octets ?"
90 INPUT C:CLS
100 M=0:GOSUB 370:GOSUB 310
110 FOR T=0 TO 300:NEXT T
120 OUT S,0:OUT S,1:OUT S,3
130 M=&HA9:GOSUB 370:GOSUB 310
140 FOR G=1 TO C-1
150 GOSUB 210:GOSUB 290
160 NEXT G
170 GOSUB 210:GOSUB 300
180 OUT S,3:OUT S,1:OUT S,0 : REM condition de FIN
190 END
200 REM (c)1992 Patrick GUEULLE
210 K=0
220 FOR F=0 TO 7
230 OUT S,2:OUT S,0
240 D=INP(E):D= D AND 128
250 IF D=128 THEN K=K+2^(7-F)
260 OUT S,2:NEXT F
270 PRINT K;:PRINT#1,K;
280 RETURN
290 OUT S,3:OUT S,1:OUT S,3:RETURN : REM transmission 0
300 OUT S,2:OUT S,0:OUT S,2:RETURN : REM transmission 1
310 OUT S,2:OUT S,0 : REM attente ACK
320 N=0
330 D=INP(E):D= D AND 128
340 N=N+1:IF N>500 THEN END
350 IF D=128 THEN 330
360 OUT S,2:RETURN
370 D=0 : REM émission octet
380 IF M>127 THEN D=1:M=M-128
390 GOSUB 540
400 IF M>63 THEN D=1:M=M-64
410 GOSUB 540
420 IF M>31 THEN D=1:M=M-32
430 GOSUB 540
440 IF M>15 THEN D=1:M=M-16
450 GOSUB 540
460 IF M>7 THEN D=1:M=M-8
470 GOSUB 540
480 IF M>3 THEN D=1:M=M-4
490 GOSUB 540
500 IF M>1 THEN D=1:M=M-2
510 GOSUB 540
520 D=M:GOSUB 540
530 RETURN
540 IF D=1 THEN GOSUB 300
550 IF D=0 THEN GOSUB 290
560 D=0:RETURN
```

Figure 14

un "délai de grâce" de quelques secondes.

Le programme commence par demander la capacité en octets de la carte (ou de la mémoire) à lire. En principe ce sera 256 octets, mais ce pourra être moins avec certaines mémoires, mais aussi lorsque l'on voudra se limiter à une lecture partielle.

Il convient de rappeler que les mémoires I2C de capacité supérieure à 256 octets sont organisées en plusieurs pages de 256 octets chacune.

Il faudra donc effectuer la lecture page par page en déclarant à chaque fois une capacité de 256 octets, et en modifiant l'adresse "composant" en fonction de la page à lire (la méthode de calcul de cette adresse peut varier selon les références et les marques !).

Le résultat de la lecture est rangé dans un ficher disque nommé "I2C.ROM", dont le format est le même que celui utilisé par le programmateur d'EPROM décrit dans notre ouvrage "COMPOSANTS ELECTRONIQUES PROGRAMMABLES" (aux ETSF) : une simple suite de valeurs décimales (0 à 255) enregistrées en mode texte ASCII et donc faciles à examiner ou modifier.

Simultanément, ces valeurs sont affichées à l'écran : sous la même forme décimale si la ligne 270 est conforme au libellé de la **figure 15**, en hexadécimale si on la modifie selon la **figure 16**, ou sous la forme de caractères ASCII si on utilise la **figure 17**.

On pourra facilement échanger des blocs d'octets entre des E2PROM I2C et des EPROM ordinaires, ce qui laisse entrevoir des perspectives intéressantes...

Mais dans certains cas, un autre format de fichier pourrait être préférable. Qu'à cela ne tienne, nous avons développé quelques courts utilitaires permettant d'opérer les conversions nécessaires :

CARTOROM.BAS et ROMTOCAR.BAS (**figure 18**) permettent les transformations dans les deux sens entre le format ".ROM" et le format ".CAR" que nous avons défini pour nos lecteurs et programmateurs de cartes à puce et de mémoires MICROWIRE (bits 1 ou 0, toujours en mode texte ASCII).

ROMTOBIN.BAS et BINTOROM.BAS (**figure 19**) servent pour leur part à opérer les conversions entre le format ".ROM" et le format ".BIN" (enregistrement direct des octets), directement compatible avec beaucoup de programmateurs et

```
270 PRINT K;:PRINT#1,K;

80  65  84  82  73  67  75  170  85  85  255  85  85  85  85  85  170  170
170  170  170  170  170  170  85  85  85  85  85  85  85  85  170  170  170
170  170  170  170  170  85  85  85  85  85  85  85  85  170  170  170  170
170  170  170  170  85  85  85  85  85  85  85  85  170  170  170  170  170
170  170  170  85  85  85  85  85  85  85  85  170  170  170  170  170  170
170  170  85  85  85  85  85  85  85  85  170  170  170  170  170  170  170
170  85  85  85  85  85  85  85  85  170  170  170  170  170  170  170  170
85  85  85  85  85  85  85  85  170  170  170  170  170  170  170  170  85  85
85  85  85  85  85  85  170  170  170  170  170  170  170  170  85  85  85  85
85  85  85  85  170  170  170  170  170  170  170  170  85  85  85  85  85  85
85  85  170  170  170  170  170  170  170  170  85  85  85  85  85  85  85  85
170  170  170  170  170  170  170  170  85  85  85  85  85  85  85  85  170
170  170  170  170  170  170  170  85  85  85  85  85  85  85  85  170  170
170  170  170  170  170  170  85  85  85  85  85  85  85  85  170  170  170
```

Figure 15

```
270 PRINT HEX$(K);" ";:PRINT#1,K;

50 41 54 52 49 43 4B AA 55 55 FF 55 55 55 55 55 AA AA AA AA AA AA AA AA 55 55 55
 55 55 55 55 55 AA AA AA AA AA AA AA AA 55 55 55 55 55 55 55 55 AA AA AA AA AA
AA AA AA 55 55 55 55 55 55 55 55 AA AA AA AA AA AA AA AA 55 55 55 55 55 55 55 55
 AA AA AA AA AA AA AA AA 55 55 55 55 55 55 55 55 AA AA AA AA AA AA AA AA 55 55
55 55 55 55 55 55 AA AA AA AA AA AA AA AA 55 55 55 55 55 55 55 55 AA AA AA AA AA
 AA AA AA 55 55 55 55 55 55 55 55 AA AA AA AA AA AA AA AA 55 55 55 55 55 55 55
55 AA AA AA AA AA AA AA AA 55 55 55 55 55 55 55 55 AA AA AA AA AA AA AA AA 55 55
 55 55 55 55 55 55 AA AA AA AA AA AA AA AA 55 55 55 55 55 55 55 55 AA AA AA AA
AA AA AA AA 55 55 55 55 55 55 55 55 AA AA AA AA AA AA AA AA 55 55 55 55 55 55 55
 55 AA AA AA AA AA AA AA AA 55 55 55 55 55 55 0 55
```

Figure 16

```
270 PRINT CHR$(K);:PRINT#1,K;

PATRICK¬UU UUUUU¬¬¬¬¬¬¬¬¬UUUUUUUU¬¬¬¬¬¬¬¬¬UUUUUUUU¬¬¬¬¬¬¬¬¬UUUUUUUU¬¬¬¬¬¬¬¬¬UUUUUUUU
¬¬¬¬¬¬¬¬¬UUUUUUUU¬¬¬¬¬¬¬¬¬UUUUUUUU¬¬¬¬¬¬¬¬¬UUUUUUUU¬¬¬¬¬¬¬¬¬UUUUUUUU¬¬¬¬¬¬¬¬¬UUUUUUUU
¬¬¬¬¬¬¬¬¬UUUUUUUU¬¬¬¬¬¬¬¬¬UUUUUUUU¬¬¬¬¬¬¬¬¬UUUUUUUU¬¬¬¬¬¬¬¬¬UUUUUUUU¬¬¬¬¬¬¬¬¬UUUUUUUU
¬¬¬¬¬¬¬¬¬UUUUUU-U
```

Figure 17

```
10 REM ---- CARTOROM ----
20 CLS:PRINT"Nom du fichier .CAR à transformer en .ROM ?"
30 INPUT C$:R$=C$+".ROM":C$=C$+".CAR"
40 OPEN C$ FOR INPUT AS #1
50 OPEN R$ FOR OUTPUT AS #2
60 CLS:PRINT"---- CONVERSION EN COURS ----"
70 IF EOF(1) THEN 150
80 D=0
90 FOR F=0 TO 7
100 INPUT#1,B
110 D=D+B*2^(7-F)
120 NEXT F
130 PRINT#2,D;
140 GOTO 70
150 CLOSE
160 CLS:PRINT C$;" est transformé en ";R$
170 END
180 REM (c)1992 Patrick GUEULLE
```

```
10 REM ---- ROMTOCAR ----
20 CLS:PRINT"Nom du fichier .ROM à transformer en .CAR ?"
30 INPUT R$:C$=R$+".CAR":R$=R$+".ROM":N=0
40 OPEN R$ FOR INPUT AS #1
50 OPEN C$ FOR OUTPUT AS #2
60 CLS:PRINT"---- CONVERSION EN COURS ----"
70 IF EOF(1) THEN 310
80 D=0
90 INPUT#1,M
100 IF M>127 THEN D=1:M=M-128
110 GOSUB 260
120 IF M>63 THEN D=1:M=M-64
130 GOSUB 260
140 IF M>31 THEN D=1:M=M-32
150 GOSUB 260
160 IF M>15 THEN D=1:M=M-16
170 GOSUB 260
180 IF M>7 THEN D=1:M=M-8
190 GOSUB 260
200 IF M>3 THEN D=1:M=M-4
210 GOSUB 260
220 IF M>1 THEN D=1:M=M-2
230 GOSUB 260
240 D=M:GOSUB 260
250 GOTO 70
260 IF D=0 THEN PRINT#2,"0 ";
270 IF D=1 THEN PRINT#2,"1 ";
280 D=0:N=N+1
290 IF N>31 THEN PRINT#2,:N=0
300 RETURN
310 CLS:PRINT R$;" est transformé en ";C$
320 END
330 REM(c)1992 Patrick GUEULLE
```

Figure 18

```
10 REM ---- ROMTOBIN ----
20 CLS:PRINT"Nom du fichier .ROM à convertir en .BIN ?"
30 INPUT R$:B$=R$+".BIN":R$=R$+".ROM"
40 OPEN R$ FOR INPUT AS #1
50 OPEN "R",#2,B$,1
60 CLS:PRINT"---- CONVERSION DE FORMAT EN COURS ----"
70 FIELD#2,1 AS A$
80 IF EOF(1) THEN 120
90 INPUT#1,M:M$=CHR$(M)
100 RSET A$=M$:PUT#2,F+1
110 F=F+1:GOTO 80
120 CLS:PRINT R$;" est transformé en ";B$
130 END
140 REM (c)1992 Patrick GUEULLE
```

```
10 REM ---- BINTOROM ----
20 CLS:PRINT"Nom du fichier .BIN à transformer en .ROM ?"
30 INPUT B$:R$=B$+".ROM":B$=B$+".BIN"
40 OPEN R$ FOR OUTPUT AS #2
50 OPEN "r",#1,B$,1
60 FIELD#1,1 AS A$
70 CLS:PRINT"---- CONVERSION EN COURS ----"
80 FOR F=1 TO LOF(1)
90 GET#1,F
100 PRINT#2,ASC(A$);
110 NEXT F
120 CLS:PRINT B$;" est transformé en ";R$
130 END
140 REM (c)1992 Patrick GUEULLE
```

Figure 19

```
10 REM ---- PROGI2C ----
20 S=888:E=889:OUT S,0:L=0
30 CLS:PRINT"Nom du fichier .ROM à utiliser ?"
40 INPUT F$:F$=F$+".ROM"
50 OPEN F$ FOR INPUT AS #1
60 DIM W(4096)
70 CLS:PRINT"---- LECTURE FICHIER EN COURS ----
80 IF EOF(1) THEN 120
90 INPUT#1,W(L)
100 L=L+1
110 GOTO 80
120 CLOSE#1:CLS
130 CLS:PRINT"Insérer carte I2C à programmer, et presser ENTER"
140 PRINT"ATTENTION! Capacité mini de la carte: ";L;" octets"
150 INPUT Z$:CLS:PRINT"---- PROGRAMMATION EN COURS ----"
160 FOR G=0 TO L-1:PRINT"*";
170 OUT S,0:OUT S,1:OUT S,3 : REM condition de DEBUT
180 M=&HA8:GOSUB 340:GOSUB 280
190 M=G:GOSUB 340:GOSUB 280
200 M=W(G):GOSUB 340:GOSUB 280
210 OUT S,3:OUT S,1:OUT S,0 : REM condition de FIN
220 FOR T=0 TO 50:NEXT T
230 NEXT G
240 END
250 REM (c)1992 Patrick GUEULLE
260 OUT S,3:OUT S,1:OUT S,3:RETURN : REM transmission 0
270 OUT S,2:OUT S,0:OUT S,2:RETURN : REM transmission 1
280 OUT S,2:OUT S,0 : REM attente ACK
290 N=0
300 D=INP(E):D= D AND 128
310 N=N+1:IF N>500 THEN END
320 IF D=128 THEN 300
330 OUT S,2:RETURN
340 D=0 : REM émission octet
350 IF M>127 THEN D=1:M=M-128
360 GOSUB 510
370 IF M>63 THEN D=1:M=M-64
380 GOSUB 510
390 IF M>31 THEN D=1:M=M-32
400 GOSUB 510
410 IF M>15 THEN D=1:M=M-16
420 GOSUB 510
430 IF M>7 THEN D=1:M=M-8
440 GOSUB 510
450 IF M>3 THEN D=1:M=M-4
460 GOSUB 510
470 IF M>1 THEN D=1:M=M-2
480 GOSUB 510
490 D=M:GOSUB 510
500 RETURN
510 IF D=1 THEN GOSUB 270
520 IF D=0 THEN GOSUB 260
530 D=0:RETURN
```

Figure 20

```
10 REM ---- VERI2C ----
20 S=888:E=889:OUT S,0:L=0:X=0
30 CLS:PRINT"Insérer carte I2C à vérifier, puis presser ENTER"
40 INPUT Z$
50 OUT S,0:OUT S,1:OUT S,3 : REM condition de DEBUT
60 M=&HA8:GOSUB 400:GOSUB 340
70 M=0:GOSUB 400:GOSUB 340
80 CLS:PRINT"Nom du fichier .ROM de reference ?"
90 INPUT F$:F$=F$+".ROM"
100 OPEN F$ FOR INPUT AS #1
110 OUT S,0:OUT S,1:OUT S,3
120 M=&HA9:GOSUB 400:GOSUB 340
130 IF EOF(1) THEN GOSUB 330:GOTO 170
140 INPUT#1,J
150 GOSUB 230:GOSUB 320
160 GOTO 130
170 OUT S,3:OUT S,1:OUT S,0 : REM condition de FIN
180 PRINT:PRINT:PRINT
190 IF X=1 THEN PRINT"NON ";:BEEP
200 PRINT"CONFORME A ";F$
210 END
220 REM (c)1992 Patrick GUEULLE
230 K=0
240 FOR F=0 TO 7
250 OUT S,2:OUT S,0
260 D=INP(E):D= D AND 128
270 IF D=128 THEN K=K+2^(7-F)
280 OUT S,2:NEXT F
290 IF J=K THEN PRINT"-";
300 IF J<>K THEN PRINT"*";:X=1
310 RETURN
320 OUT S,3:OUT S,1:OUT S,3:RETURN : REM transmission 0
330 OUT S,2:OUT S,0:OUT S,2:RETURN : REM transmission 1
340 OUT S,2:OUT S,0 : REM attente ACK
350 N=0
360 D=INP(E):D= D AND 128
370 N=N+1:IF N>500 THEN END
380 IF D=128 THEN 360
390 OUT S,2:RETURN
400 D=0 : REM émission octet
410 IF M>127 THEN D=1:M=M-128
420 GOSUB 570
430 IF M>63 THEN D=1:M=M-64
440 GOSUB 570
450 IF M>31 THEN D=1:M=M-32
460 GOSUB 570
470 IF M>15 THEN D=1:M=M-16
480 GOSUB 570
490 IF M>7 THEN D=1:M=M-8
500 GOSUB 570
510 IF M>3 THEN D=1:M=M-4
520 GOSUB 570
530 IF M>1 THEN D=1:M=M-2
540 GOSUB 570
550 D=M:GOSUB 570
560 RETURN
570 IF D=1 THEN GOSUB 330
580 IF D=0 THEN GOSUB 320
590 D=0:RETURN
```

Figure 21

Nomenclature

R_1, R_2 : 56 kΩ
R_3, R_4 : 3,9 kΩ

CI_1 : CD 4007

T_1, T_2 : CD 4007

de logiciels du commerce (par exemple PCTOOLS) et bien plus compact.

Passons maintenant à la programmation avec le logiciel PROGI2C.BAS de la **figure 20** : l'opération est exactement symétrique de la lecture, à ceci près que le programme peut déterminer le nombre d'octets que contient le fichier, et prier l'opérateur d'installer une mémoire de capacité suffisante (dans la limite de 256 octets par page, bien entendu).

Associé à LECI2C.BAS, ce logiciel permet facilement la duplication de mémoires et/ou de cartes à puce I2C : il suffit de transiter par le fichier disque "I2C.ROM".

Le programme de la **figure 21** (VERI2C.BAS), enfin, est prévu pour vérifier la conformité d'une mémoire avec un fichier ".ROM". Cette opération est évidemment utile pour contrôler le résultat d'une programmation, mais aussi pour vérifier une mémoire ayant passé quelque temps dans un système "hôte" : n'oublions pas, en effet, que le contenu d'une E2PROM, bien que non volatil, peut très facilement être modifié, volontairement ou non.

CONCLUSION

Le matériel très simple et les courts logiciels qui viennent d'être présentés suffisent amplement pour se familiariser pratiquement avec les E2PROM I2C ou apparentées.

Pour des besoins relativement occasionnels, ils permettent de procéder à toutes lectures, programmations, et vérifications utiles pour la mise en œuvre de ces composants.

Bien entendu, ces montages et programmes pourront servir de point de départ à des développements plus spécifiques faisant appel à ces mémoires, et éventuellement à d'autres composants I2C ou similaires.

Patrick GUEULLE

Introduction au langage SCPI

La norme IEEE-488.2 adoptée en 1987, éclaircissait de nombreux points laissés en suspens par le standard original des années 70. Elle introduisait notamment de nouvelles commandes dites communes, dont les appareils 488.2 supportent obligatoirement certaines d'entre elles. Cependant, cette définition laissait libre choix aux fabricants de développer leur propre langage de programmation, freinant de façon significative les efforts en faveur de la compatibilité inter-instruments. Le SCPI, pour Standard Commands for Programmable Instruments, résout élégamment ce problème, en offrant une syntaxe performante, aisément transposable d'un équipement à un autre.

HISTORIQUE DU SCPI

Bien que la norme 488.2 standardisa les procédures de communication entre instruments de mesure, elle n'apporta rien de nouveau sur leur syntaxe de commande. Il fallut attendre août 1989 pour que Hewlett-Packard propose le langage qu'il avait développé comme point de départ à une norme industrielle. Il s'agissait du Test and Measurements System Language (TMSL), dont la version initiale se nommait HP-SL (Hewlett-Packard System-Language).
Une première réunion d'octobre 1989, ouverte à tous les constructeurs, mit en place un groupe de travail chargé d'estimer les performances du TMSL, et éventuellement, proposer d'autres alternatives durant la prochaine assemblée. Les rencontres suivantes établirent les structures du consortium, tout en continuant l'évaluation du TMSL. Finalement, en avril 1990, neuf constructeurs adoptaient ce standard auquel on ajouta l'ADIF (Analog Data Interchange Format de Tektronix) et devenait ainsi le SCPI (prononcer SKIPI).

Le consortium compte actuellement dix membres : Bruel & Kjaer, Hewlett-Packard, John Fluke Mfg. Co. (Philips), Keithley Instruments, National Instruments, Philips Test & Measurement, Racal-Dana Co. Ltd., Rhode & Schwartz, Tektronix et enfin, Wavetek. Il inclut également des membres associés : Analogic, Gould, EIP Microwave, IFR Systems, Interface Technology, Marconi Instruments et Matsushita Comunication Industrial.
Le SCPI est un standard vivant. En effet, développer de nouvelles architectures de mesure réclame souvent des mnémoniques appropriés pour les piloter. C'est la raison pour laquelle le consortium se réunit régulièrement pour proposer des révisions ainsi que des extensions au jeu de commandes actuel.
Les lignes qui suivent se proposent de vous faire découvrir quelques-unes des caractéristiques principales offertes par ce langage de programmation à la syntaxe particulière. Vous conviendrez aisément de l'impossibilité de reproduire dans ces colonnes l'intégralité des commandes SCPI. En ce sens, la présente publication représente plutôt un tremplin dont le lecteur pourra compléter les informations grâce à la lecture des textes officiels. A ce sujet, la photographie représente les manuels SCPI, gracieusement mis à notre disposition par Hewlett-Packard.

Les avantages du SCPI

Les commandes du SCPI exploitent une syntaxe intuitive donc simple à mettre en œuvre et à retenir. Pour ce faire, le standard zaemet en place des règles per-

mettant l'écriture abrégée des mots clé. Ces derniers s'emploient dans leur forme longue (**MEAS**ure), ou courte, indiquée par les caractères majuscules (**MEAS**). Nous utiliserons la forme complète, telle qu'elle apparaît dans les textes du standard.

Pour des fonctions données, comme le relevé de tension ou de fréquence, SCPI définit le jeu de commandes correspondant.

Ainsi, deux oscilloscopes de constructeurs différents seront capables de retourner une valeur de tension grâce à la commande suivante : **MEAS**ure : **VOLT**age ?

Un voltmètre acceptera également ce même ordre pour lancer l'acquisition d'un potentiel, illustrant ainsi la possible interchangeabilité des instruments. De plus, les ordres SCPI peuvent piloter des équipements via des cartes contrôleur IEEE-488.2, 488.1, VXIbus, RS-232C, etc.

ORGANISATION ET NOTATION DES COMMANDES SCPI

La représentation des commandes utilise une table scindée en trois colonnes : le mode clé (Keyword), le type de paramètre attendu (Parameter Form) et enfin un commentaire (Notes). La première colonne définit le nom de la commande, subdivisée en un ou plusieurs mots clé, puisque les commandes SCPI utilisent une structure arborescente (tree system). Nous ne nous étendrons pas sur ce principe, maintes fois abordé lors d'études sur les systèmes d'exploitation (MS-DOS par exemple).
La seule remarque concerne l'accès à certaines des commandes situées en bout de branche, qui nécessite l'écriture du chemin complet. La **figure 1** offre le détail de cet aspect.

Dans la colonne de départ (KEYWORD), les crochets ([ ], square brackets) indiquent un ordre optionnel : l'instrument réagira d'une façon similaire en présence ou absence de ce mot. La section suivante (PARAMETER FORM) décrit le type, l'ordre et le nombre de paramètres attendus par la commande. On distingue différents éléments entre eux, grâce aux caractères (< >, angle brackets). Une fois encore, les crochets attirent l'attention du programmeur sur l'emploi optionnel du paramètre ainsi encadré. Les accolades ({}, braces or curly brackets) signalent que le mot considéré peut être inclus ou non, plusieurs fois si nécessaire. Enfin, la barre verticale (|, vertical bar) correspond à une opération OU et sépare deux possibilités de paramètres. La dernière colonne sert à porter des commentaires sur les commandes décrites, telle l'année d'apparition ou encore faire remarquer que certaines commandes existent sous forme interrogative uniquement ([query only]).
Voici un exemple décrivant une table de commandes :

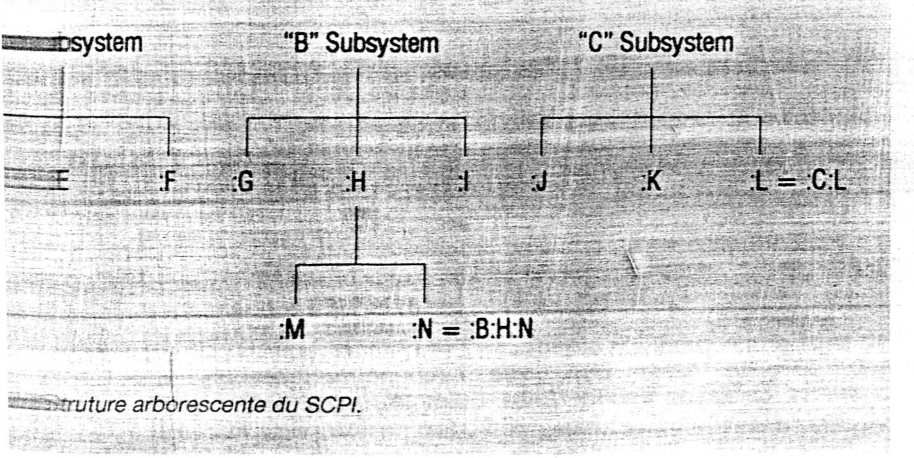
séparant deux mots clé, cette ponctuation illustre la descente d'un pas à l'intérieur de l'arbre. Vous devez insérer ces deux points entre chaque mnémonique de commande. Par contre, SCPI autorise l'omission de caractère au début d'une nouvelle ligne de commande :
: **FREQ**ency : CW20000 ou encore, **FREQ**ency : CW 20000

• Le point virgule (; semicolon) : cette ponctuation permet de séparer deux commandes comprises à l'intérieur d'une ligne commune. On notera que ce caractère ne modifie nullement le chemin spécifié au départ. Ainsi, les deux commandes suivantes sont-elles équivalentes :
: **TRIG**ger : DELAY 1 ; : **TRIG**ger : COUNT 10 s'écrit également
: **TRIG**ger : DELAY 1 ; COUNT 10
• la virgule (, comma) : dans le cas où une commande réclame plus d'un paramètre, la virgule offre le moyen de les séparer.
• L'espace (whitespace) : les caractères [tab] ou [space] isolent le paramètre de sa commande associée.

KEYWORD	PARAMETER FORM	NOTES
: FREQency		
[: CW]	<numeric-value>	
: AUTO	<Boolean>	
: CENTer	<numeric-value>	
: SPAN	<numeric-value>	

• Le caractère (:, colon) : lorsque ces deux points devancent un mot clé, ils indiquent que la commande qui suit appartient à la racine de l'arborescence (root-level command). De même,

• Le point d'interrogation (?, question mark) : celui-ci représente une interrogation (query), qui seule imposera à l'instrument l'expédition d'un message (valeurs mesurées ou configurations internes).
Si nous reprenons à présent notre table précédente, voici quelques exemples de commandes :
FREQuency : CW 20000 programme la fréquence d'un signal **C**ontinuous **W**ave, équivalente à :
FREQuency 20000
Pour positionner la valeur de AUTO :
FREQuency : CW : AUTO OFF équivalente à :
FREQuency : AUTO OFF
Enfin, la forme interrogative de la fonction AUTO s'écrit :
FREQuency : CW : AUTO ? ou encore,
FREQuency : AUTO ?



...truture arborescente du SCPI.

Les types de données SCPI

Le standard spécifie différents formats de données, utilisables au sein des messages de commande ou lors de réponses retournées par l'instrument. Le SCPI exploite pleinement le concept *forgiving listening, precise talking*, mis en place par la norme IEEE-488.2 (voir bibliographie en fin d'article).

Paramètres numériques :

Les instructions qui nécessitent des paramètres numériques acceptent toutes les représentations décimales habituellement employées : les signes optionnels, les points décimaux et la notation scientifique. Des valeurs particulières, telle **MAX**imum, **MIN**imum ou encore **DEF**aut, font également partie de la norme, comme les notations M (méga), k (kilo) ou µ (micro) associées à des paramètres numériques.

Paramètres discrets :

Ces derniers permettent de programmer des configurations à options limitées. C'est le cas de **TRIG**ger qui attend BUS, **IMM**ediate ou **EXT**ernal, par exemple. Comme pour les mots clé, SCPI autorise les formes longues ou courtes. Par contre, lors d'une interrogation, l'instrument retournera **toujours** une forme courte.

Paramètres booléens :

Il s'agit de représenter une condition binaire, vraie ou fausse. Ainsi dans le premier cas, l'équipement acceptera "ON" ou "1" et dans le second, "OFF" ou "0". Lorsque vous interrogez sur la position d'une option booléenne, l'appareil retournera **toujours** "0" ou "1".

Les chaînes de caractères :

Celles-ci peuvent utiliser n'importe quels types de caractères ASCII. Une chaîne doit débuter et se terminer par des apostrophes (', single quote) ou bien des guillemets (", double quote). On peut bien entendu intégrer ces paramètres dans une chaîne en les tapant alors deux fois de suite, sans séparateur.

La fin de message

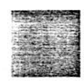
Les lignes de commandes expédiées à des appareils SCPI se terminent **obligatoirement** par le caractère <newline> (nouvelle ligne). Cependant, le signal IEEE-488.1 EOI (End Or Identify) peut également achever l'envoi d'un message à la place du <newline>. SCPI accepte également la séquence <carriage return> <newline> (retour chariot, nouvelle ligne). Attention, le terminateur de message replacera **toujours** le chemin courant au niveau de la racine. <newline> correspond à <linefeed>, OA en hexadécimal.

Les formats de sortie

Puisque chaque instrument SCPI s'exprime avec précision, le format utilisé lors d'une réponse retiendra l'un de ceux décrits ci-dessous :

Type de données de sortie	Format de sortie
Interrogation différente d'une lecture(identification...)	<80 caractères ASCII
Mesure unique (IEEE-488)	SD.DDDDDDDD ESDD <nl>
Mesures multiples (IEEE-488)	SD.DDDDDDDD ESDD,...,..., <nl>
Mesure unique (RS-232)	SD.DDDDDDDD ESDD <cr><nl>
Mesures multiples (RS-232)	SD.DDDDDDDD ESDD,...,...,<cr><nl>

Avec :
S signe négatif ou positif
D digit numérique
E exposant
<nl> caractère newline
<cr> caractère carriage return



Les diagrammes de voie ferrée

Pour illustrer l'architecture des commandes, le standard exploite les diagrammes de "voie ferrée" (Railroad diagrams) dont la **figure 2** représente un exemple. Ils indiquent le sens de lecture ainsi que les diverses options possibles au sein d'une même commande. Les flèches imposent la direction selon laquelle on traverse le diagramme, en principe de gauche à droite. Les objets existent sous forme de rectangle ou de cercle.

Les cercles illustrent des caractères littéraux ('*', '?', ':', '+' par exemple), alors que les rectangles décrivent la syntaxe d'une structure définie dans le texte.

Lorsque la commande accepte plusieurs fois le même élément, on trouve une flèche qui reboucle la fonction. De même, un chemin fléché excluant un élément, indique au lecteur qu'il peut être omis. Le lecteur retrouvera nombre de ces graphiques au cours de la lecture des manuels SCPI et IEEE-488.2.

Le modèle d'instrument

SCPI utilise un modèle permettant de généraliser la constitution interne d'un appareil et donc d'étendre la compatibilité à d'autres équipements. Le standard introduit d'ailleurs trois types de compatibilité : verticale, horizontale et fonctionnelle.

- Compatibilité verticale : lorsque deux instruments du même type possèdent des moyens de contrôles identiques. Par exemple, deux oscilloscopes de marques différentes acceptent une syntaxe commune pour piloter leurs bases de temps, trigger ou amplitude verticale.

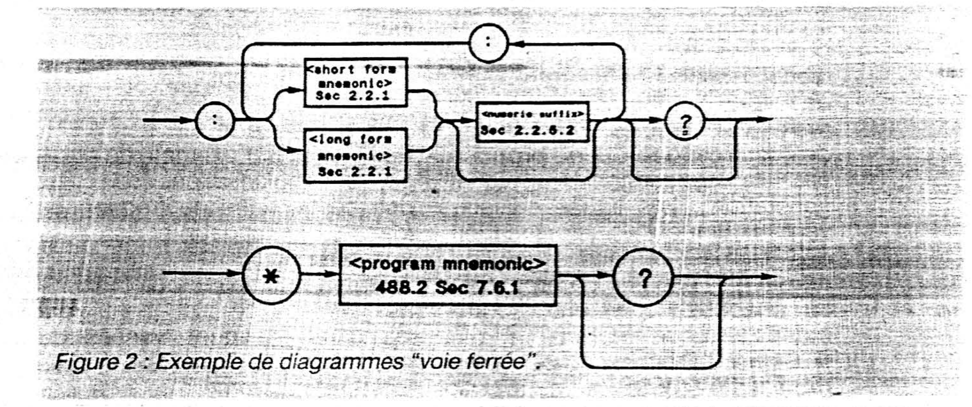
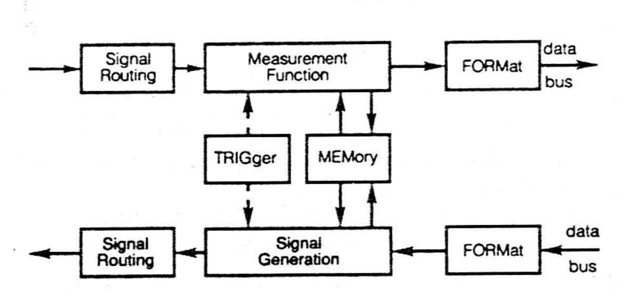


Figure 2 : Exemple de diagrammes "voie ferrée".

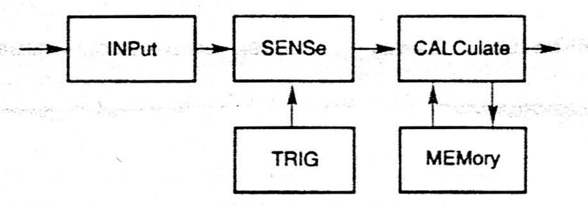
- Compatibilité horizontale : deux équipements de natures différentes acceptent de mesurer la même grandeur, à l'aide d'une syntaxe identique. Par exemple,

un oscilloscope et un compteur peuvent tous deux retourner une valeur de temps de montée, réclamée par une commande similaire dans les deux cas.

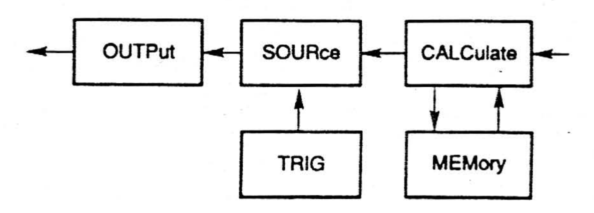
• Compatibilité fonctionnelle : deux appareils dissemblables proposent la même opération, pilotée par une syntaxe analogue. Par exemple, un analyseur de spectre et une source RF offrent tous deux la faculté de balayer en fréquence. Si cette fonction accepte dans les deux configurations l'envoi d'ordres identiques, on parle alors de compatibilité fonctionnelle.



Modèle d'un instrument programmable.



Représentation grossie de la fonction measurement.



Représentation détaillée de la fonction signal generation. *Figure 3*

La **figure 3** illustre le modèle introduit en début de paragraphe. Il va de soi que tous les blocs dessinés ne se retrouvent pas dans chacun des équipements compatibles. C'est le cas de l'oscilloscope qui ne propose pas la fonctionnalité "signal generation". Les lignes qui suivent expliquent la signification des termes retenus que l'on retrouvera ensuite comme tête de chapître du manuel "command reference" SCPI :

• **Signal Routing :** ce bloc représente toute la circuiterie séparant la fonction réalisée par l'instrument (mesure ou source) et la connexion physique du signal (entrée ou sortie). Par exemple, une sélection de canaux au sein d'un multiplexeur. Les commandes qui contrôlent ce bloc apparaissent dans l'arbre SCPI dans le sous-ensemble **ROUT**e. La mise en œuvre de ce paramètre reste cependant optionnelle puisque certains équipements peuvent proposer des liaisons fixes vers les blocs MEASurement and Signal Generation.

• **MEASurement Function :** ce rectangle convertit le signal sous forme de données internes, disponibles ensuite pour transiter sur le bus. Le bloc étudié peut se scinder en trois parties distinctes : **INP**ut, **SENS**e et **CALC**ulate, qui définissent d'elles-mêmes le sous-ensemble qui contrôle leurs fonctionnalités.

1. **INP**ut : le but de ce pavé consiste à traiter le signal avant qu'il n'attaque la fonction **SENS**e. Il inclut par exemple du filtrage, des polarisations diverses, des conversions de fréquences (dans un mélangeur) et des atténuations.
2. **SENS**e : les commandes associées à ce bloc contrôlent les caractéristiques variées du processus de conversion. Elles incluent notamment le changement de gammes, la résolution, le temps d'ouverture de porte, etc.
3. **CALC**ulate : la fonction **CALC**ulate travaille sur les données acquises par le bloc précédent. Elle concerne les conversions d'unité, de temps de montée et descente, de divers paramètres de fréquence etc.

• **Signal Generation :** ce bloc régit la transformation des données en signaux physiques, finalement délivrés par l'équipement. Comme la fonction "MEASurement", SCPI décompose le bloc "signal generation" en trois sous-ensembles distincts dont les noms représentent les sous-fonctions qui leur ouvrent l'accès :

1. **OUT**put : conditionne le signal de sortie après sa génération dans les entrailles de l'instrument. Ce rectangle englobe des fonctions identiques à celles proposées par le sous-ensemble **INP**ut, décrit ci-dessus.
2. **SOUR**ce : comme son nom l'indique, il s'agit de la portion qui se charge de générer les signaux propres aux spécifications de l'instrument. Les commandes associées à ce bloc décrivent les caractéristiques du signal de sortie.
3. **CALC**ulate : ce sous-ensemble convertit les données de l'application afin de piloter tous les éléments qui entrent en jeu lors de la production du signal : unités de conversion, corrections d'effets externes, changement de domaine...

• **Ressources communes :**

Cette dénomination rassemble les trois sous-groupes que nous décrivons ci-après et que partagent les structures **Signal Generation** et **MEASurement Function** :

1. **TRIG**ger : ce bloc offre le moyen de synchroniser l'instrument avec des phénomènes extérieurs. D'autres sous-ensembles permettent également d'assurer cette synchronisation, tels **ARM**, **INIT**iate et **ABOR**t. SCPI définit également deux modèles de structure **TRIG**ger, l'un complexe et l'autre simple. Nous ne les aborderons pas au cours de cet article, faute de place.
2. **MEM**ory : il s'agit d'une zone de mémoire destinée à conserver des données à l'intérieur de l'appareil. Par exemple, des calibrations internes. Bien que tous les instruments programmables possèdent un espace mémoire, tous n'autorisent pas l'utilisateur à le contrôler. Dans ce cas, le bloc **MEM**ory n'est pas mis en œuvre.
3. **FORM**at : ce pavé se charge de la conversion des données internes à l'équipement pour les

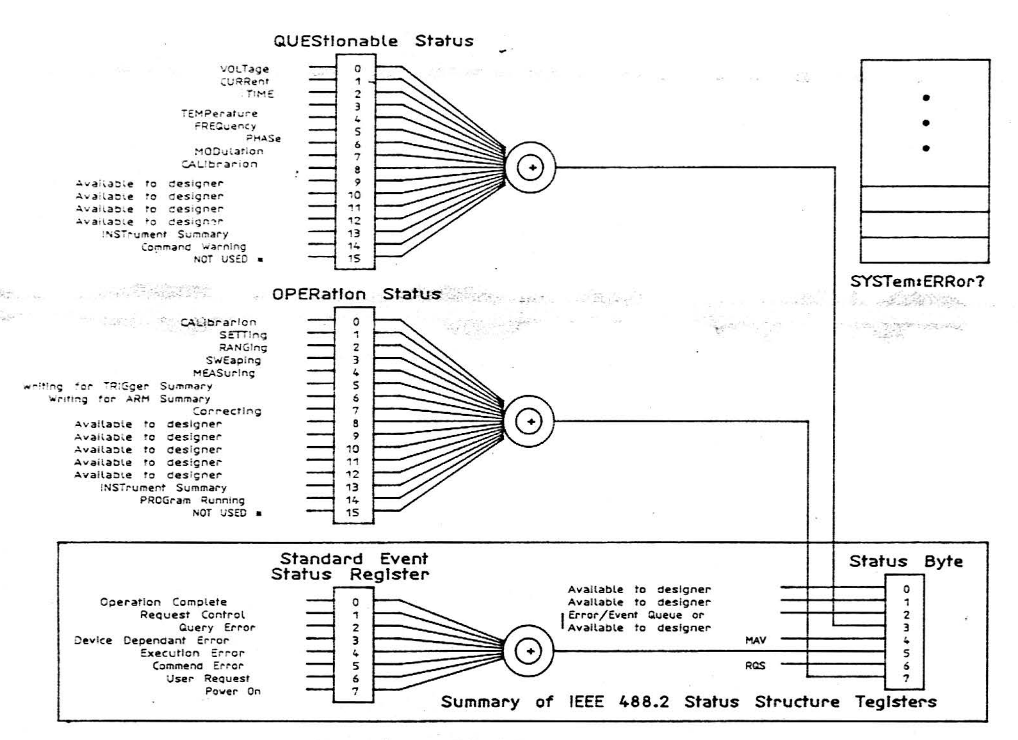


Figure 4 : Le report du mot d'état selon SCPI.

expédier ensuite vers l'interface IEEE, en ASCII par exemple.

Le report d'activité

SCPI utilise la structure du mot d'état définie par IEEE-488.1 et améliorée par la norme 488.2. Le standard rajoute deux nouveaux mots de 16 bits, résumés sous la forme des bits 3 et 7 de l'octet d'état. Il s'agit des registres **QUEStionnable** Status et **OPERation** Status. La **figure 4** représente cette nouvelle configuration. Il existe également des versions élargies du registre **QUEStionnable**, dans lequel chaque bit VOLTage, CURRent etc. illustre le résumé d'un registre 16 bits spécialement affecté aux évènements de ces fonctions. La **figure 5** vous propose un exemple. Inutile de préciser l'accroissement de complexité avec le nombre de registres...

Les instructions de mesure

Le sous-ensemble **MEASure** propose un jeu de commandes haut niveau, destinées à contrôler l'acquisition de données dans un instrument. Le SCPI définit la structure de ce groupe afin de faciliter l'interchangeabilité des divers instruments entre eux. La fonction **MEASure?**, que l'on retrouve sur des instruments non SCPI mais compatible IEEE-488.2 (FLuke 45 par exemple), configure l'instrument, prend une mesure et place le résultat dans le buffer de sortie. D'autres commandes complètent **MEASure**, telles **CONFigure** et READ?. La première se charge de configurer l'instrument avec précision alors que la seconde lance l'acquisition, le traitement des données, et enfin la sortie du résultat. A son tour READ? se décompose en deux portions. **INITiate[:IMMediate]** et **FETCh?**.

INITitate s'occupe de l'acquisition proprement dite et comprend de nombreuses options. **FETCh?** régit le traitement des données et retourne les résultats à l'utilisateur. Cette particularité permet de manipuler différemment des paramètres stockés dans la mémoire de l'équipement récupérés en une seule mesure. Ainsi, un signal transitoire peut être capturé par les fonctions **MEASure?**, READ? ou **INTitate?**. L'exploration des divers paramètres électriques (temps de montée...) s'obtient alors en utilisant plusieurs fois la commande **FETCh?**, sans qu'il soit nécessaire de relancer une acquisition.

MEASure offre la meilleure compatibilité entre les instruments car elle ne nécessite nullement la connaissance de leur architecture interne. Ce n'est pas le cas avec les autres commandes évo-

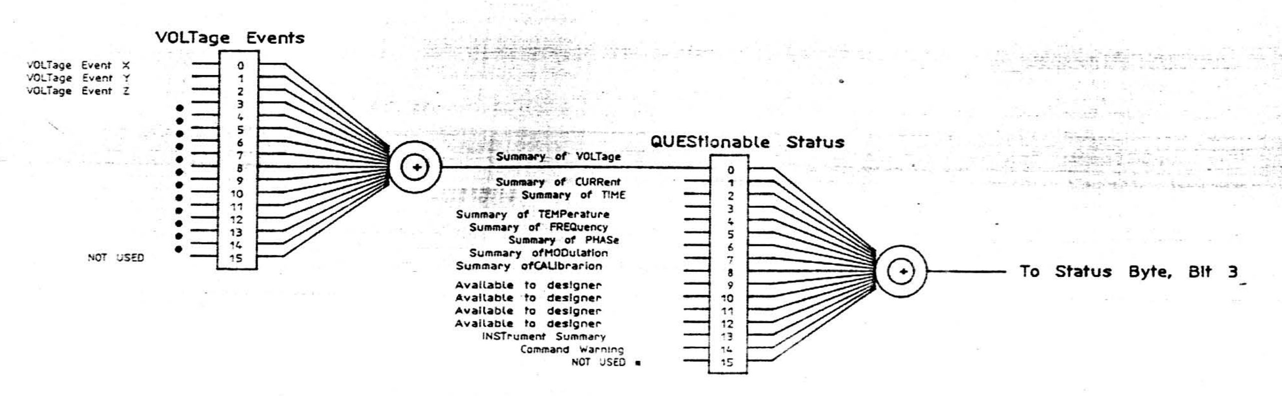


Figure 5 : Décomposition du registre questionable status.

quées ci-dessus, dont la table suivante décrit les paramètres associés :

KEYWORD	PARAMETER FORM	NOTES
CONFigure : <function>	<parameter>[,source list>]	
FETCh? [:function] ?	<parameter> [,source list>]	[query only]
READ[>:function>] ?	<parameter>[,source list>]	[query only]
MEASure:<function> ?	<parameter>,[source list>]	[query only]

Voici la liste résumée des fonctions (<function>) utilisées par les commandes de mesure, regroupées dans le manuel II sous le terme Fundamental Measurement Layer :

KEYWORD	PARAMETER FORM
VOLTage	[<expected-value>[,<resolution>]]
CURRent	[<expected-value>[,<resolution>]]
POWer	[<expected-value>[,<resolution>]]
RESistance	[<expected-value>[,<resolution>]]
FRESistance	[<expected-value>[,<resolution>]] pour méthode 4 fils (Four)
TEMPerature	[<transducer>[,<type>[, <expected-value>[,<resolution>]]]]

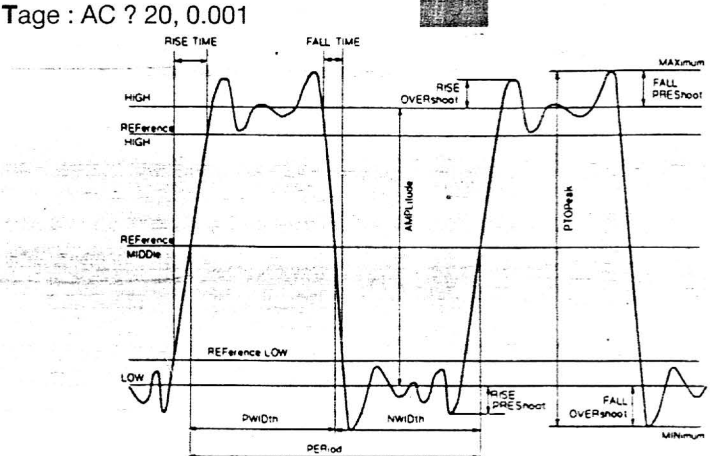
La dernière option attend le type de transducteur utilisé lors de la mesure de température.
SCPI offre le choix de différents capteurs, tels le thermocouple, la thermistance etc.
Il existe également d'autres sous-couches qui englobent les fonctions suivantes :

KEYWORD	PARAMETER FORM
[:DC]	
:AC	
:FREQuency	[<expected-value>[,<resolution<]]
:PERiod	[<expected-value>[,<resolution>]]

Enfin, le standard propose des fonctions nécessaires aux mesures des caractéristiques électriques d'un signal, dont la **figure 6** représente la normalisation selon IEEE-Std 194.

Quelques exemples de commandes SCPI...

L'apprentissage d'un langage de programmation, quel qu'il soit, passe obligatoirement par une phase de manipulations. L'utilisation du listing publié dans Electronique Radio-Plans nº 536 consacré à la programmation du multimètre HP34401 peut constituer un point de départ. Nous en extrayons quelques commandes ainsi que d'autres exemples issus des manuels SCPI, afin de compléter cet article :
Basculer un voltmètre en mode AC ou DC : CONF : VOLT : AC ou CONF : VOLT : DC
Modifier la résolution : VOLT : AC : RES MAX
Demander une mesure en décibels : CALC : FUNC DB
Déclencher l'instrument par le bus : TRIG : SOUR BUS
Sélectionner un retard de déclenchement : TRIG : DEL : AUTO ON
Emettre un bip sonore : SYST : BEEP
Envoyer un message sur l'afficheur : DISP : TEXT "Hello"
Mesurer en gamme 20 V, 1 mV de résolution : **MEAS**ure : **VOL-T**age : AC ? 20, 0.001



Demander un temps de montée : **MEAS**ure : **VOLT**age : RISE : TIME ?

Conclusion

La présente publication offre un rapide survol des commandes SCPI, désormais disponibles sur la plupart des nouveau instruments commercialisés. Le cadre de la revue nous a naturellement contraint à condenser les informations extraites des manuels et à en occulter certaines. En fait, comme dans toute introduction, nous convions le lecteur à se procurer les documents officiels (auprès de l'un des membres du consortium) afin qu'il approfondisse les sections de son choix. Nous espérons cependant avoir suscité votre intérêt pour ce langage, auquel tous les programmeurs de systèmes d'acquisition seront tôt ou tard confrontés.

Christophe BASSO

Bibliographie

SCPI Standard Commands for Programmable Instruments, Version 1991.0, **Hewlett-Packard.**
An introduction to the SCPI language, Manuel du HP34401A, chapître 4, **Hewlett-Packard.**
SCPI Simplifies Instrumentation Programs, Tim Dehne National-Instruments, **U.S. TECH** May 91.
Le bus IEEE-488, **Electronique Radio-Plans nº 534.**
La norme IEEE-488.2, **Electronique Radio-Plans nº 537.**
La programmation du HP34401A en SCPI, **Electronique Radio-plans nº 536.**

SCPI Consortium
8380 Hercules Drive, Suite P. 3
LaMEsa, CA 91942
U.S.A.
Tél. : 19 1 (619) 697-8790
Fax. : 19 1 (619) 697-5955

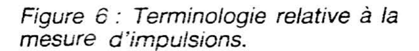
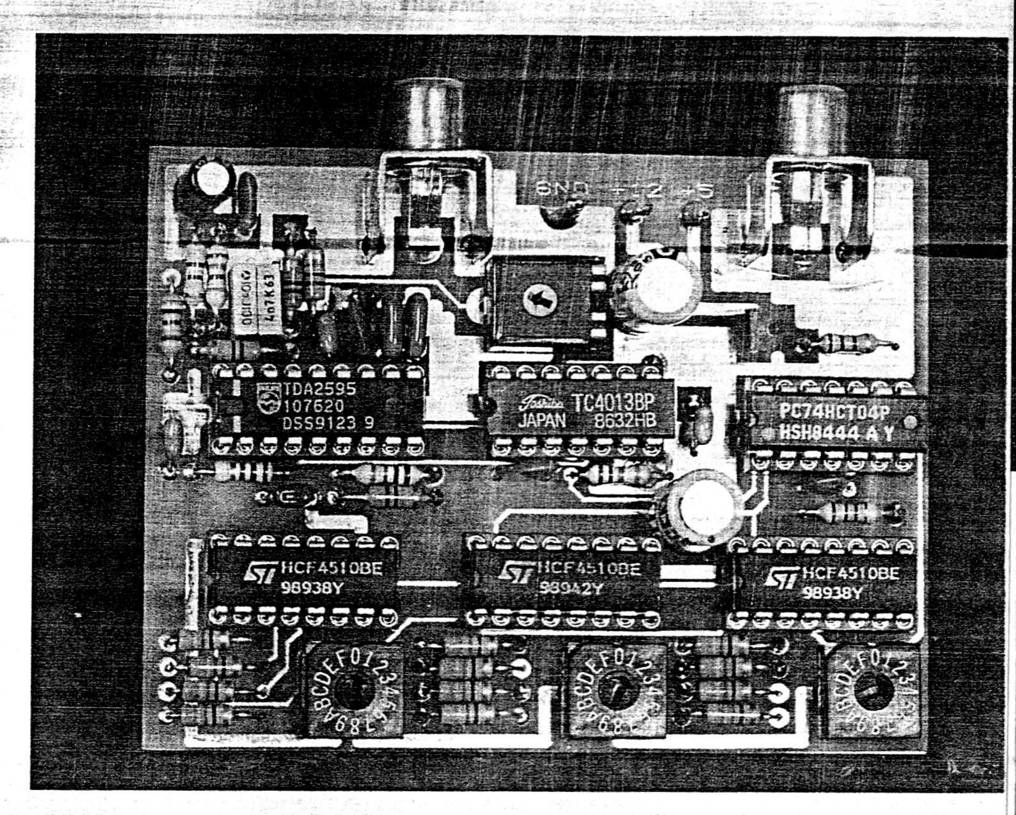
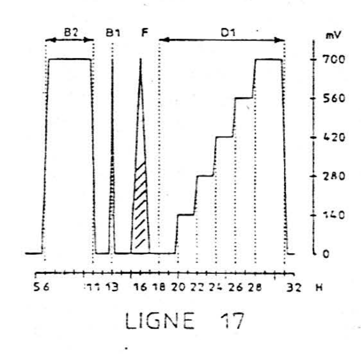


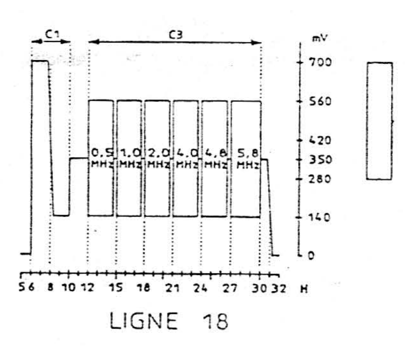
Figure 6 : Terminologie relative à la mesure d'impulsions.

Module de comptage lignes

Que le traitement vidéo s'effectue d'une manière analogique ou numérique, les résultats sont examinés de manière analogique en visualisant une ligne sur un oscilloscope, par exemple. Avec le montage extrêmement simple décrit dans cet article, nous allons démontrer que l'oscilloscope utilisé ne figure pas nécessairement parmi le matériel haut de gamme mais peut être un matériel bon marché : oscilloscope monotrace et monobase de temps. Le module décrit dans les pages qui suivent s'intercale entre une sortie vidéo composite positive 1 Vpp-Sortie Péritel — et l'entrée synchronisation externe de l'oscilloscope précédemment cité. Si l'on doit souvent visualiser des signaux vidéo, le faible coût du module, environ 150 F, rend celui-ci particulièrement attractif.







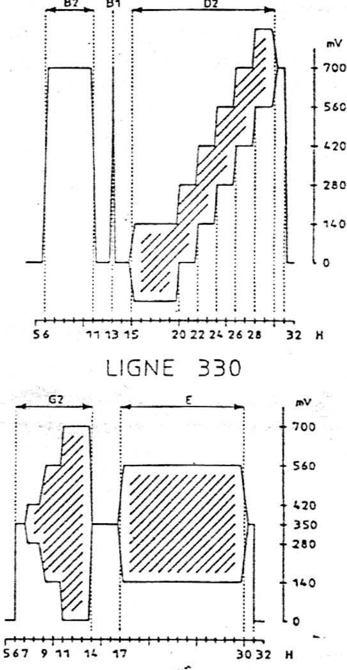


Figure 1

DISTORSIONS ET LIGNES TEST

Au cours des différents traitements, et pendant la transmission, le signal vidéo peut être entaché de distorsions.

Pour évaluer et mesurer rapidement ces distorsions — dont certaines sont spécifiques à la nature du signal vidéocomposite — il est prévu que certaines lignes non visibles véhiculent des signaux test.

Quatre lignes sont affectées à cette fonction, les lignes 17, 18, 330 et 331.

L'allure de ces quatre lignes est donnée au schéma de la **figure 1**.

La mesure d'une distorsion particulière s'effectue facilement grâce aux différents signaux constituant les lignes 17, 18, 330 et 331.

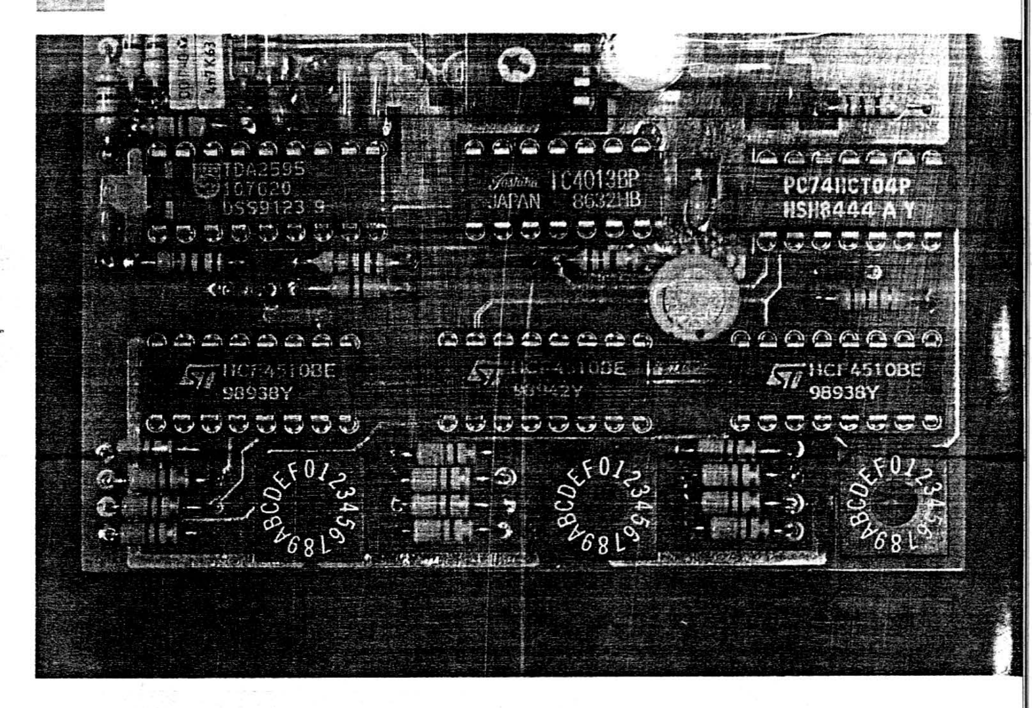
La mesure ne peut s'effectuer que si l'oscilloscope est synchronisé sur une de ces quatre lignes, une synchronisation ligne établie sur le front de descente ne peut suffire.

NÉCESSITÉ D'UN CIRCUIT DE SYNCHRONISATION

Avec un oscilloscope à double base de temps, la solution du problème est relativement simple. On utilise un circuit de tri

des tops de synchronisation dit circuit "jungle". Ce genre de circuit délivre au moins deux signaux : le signal de synchronisation ligne et le signal de synchronisation trame. Le signal de synchronisation trame est envoyé sur l'entrée synchro externe de l'oscilloscope et le signal vidéocomposite, on suppose que l'analyse à effectuer porte sur celui-ci, sur une des deux voies de l'oscilloscope.
Pour la première base de temps on utilise une vitesse de balayage de 2 ms/div. ou 5 ms/div. et pour la deuxième base de temps une vitesse de 20 µs/div. ou 10 µs/div. Notons au passage que 5 ms/div. et 10 µs/div. donnent le minimum de lumière et 2 ms/div. associée à 20 µ/div. (pour la seconde base de temps une vitesse de 20 µs/div.) le maximum de lumière.
En agissant sur le retard, déclenchement de la deuxième base de temps par rapport à la première, on peut visualiser une des 625 lignes ou un groupe de lignes. Même avec un oscilloscope double trace cette solution ne donne pas satisfaction dans tous les cas. Supposons que le premier balayage de la première base de temps commence sur la première trame, que la vitesse de balayage vale 1 ms/div. et que l'on visualise les lignes test 17 et 18 avec une vitesse de balayage de 20 µs/div. pour la seconde base de temps.
Plus précisément, admettons que le retard soit calé de manière à visualiser la portion du signal vidéocomposite débutant à la moitié de la ligne 16 et finissant à environ 70 % de la ligne 19.
Si le deuxième balayage, pour la première base de temps, commence avec la première trame, il n'y a aucun problème et on visualise à nouveau les lignes test 17 et 18.
Si, par perte de synchronisation passagère ou intermittente, le deuxième balayage commence avec la deuxième trame et que le retard entre les deux bases de temps reste constant, on visualisera un signal débutant avec la ligne 329 et se finissant à 20 % du début de la ligne 332 : environ 12 à 13 µs après le début de la ligne.

Ce défaut peut passer inaperçu car il existe une certaine similitude entre les lignes 17 et 330 et les lignes 18 et 331. On aura simplement l'impression que le signal est décalé d'une demi-ligne. Une étude un peu plus approfondie nous a montré le fonctionnement exact.



Pour remédier à ce problème, la solution est assez évidente : le déclenchement doit toujours s'effectuer sur la même trame, ce qui revient à concevoir un circuit de reconnaissance de trame : paire ou impaire, peu importe. Dans un prochain paragraphe nous examinerons les solutions techniques envisageables.
Avec un oscilloscope monobase de temps, il est impossible de visualiser une ligne bien particulière. Dans le meilleur des cas l'oscilloscope peut être synchronisé sur les fronts descendants des tops de synchro ligne. Le signal d'image apparaît alors comme un halo : superposition de toutes les lignes d'une même trame. En augmentant la luminosité on observe en surimpression le signal de synchronisation trame et les impulsions de pré et post-égalisation.
Certains oscilloscopes monobase de temps sont dotés d'une touche synchro dite "TV" qui n'apporte pas une véritable solution.

Le synoptique

Munis de toutes ces remarques et des impératifs qu'elles impliquent, on peut aborder le schéma synoptique du circuit de déclenchement représenté à la **figure 2**.

Le signal vidéocomposite est appliqué simultanément sur le circuit de déclenchement et l'entrée verticale de l'oscilloscope.
Le circuit de tri des tops de synchronisation délivre un top de synchronisation ligne et un top de synchronisation trame. Ces deux informations actionnent le circuit de reconnaissance de trame qui délivre un signal logique à l'état haut, une trame sur deux ; on trouve finalement le circuit de retard programmable établi à partir de trois compteurs. Ces compteurs périodiquement remis à zéro par le top de reconnaissance trame reçoivent une information issue d'un bloc de roues codeuses.
L'impulsion de synchronisation est l'information décomptage terminé issue des compteurs 4510.

Les circuits de TRI des TOPS de synchronisation

Il existe de nombreux circuits jungle et il suffit de feuilleter les manuels des différents constructeurs pour s'en persuader. Lequel choisir ?
La solution de facilité consiste à employer encore une fois le classique 2593. Ce circuit est d'une conception relativement ancienne, et réclame un assez grand nombre de composants périphériques dont un amplificateur de

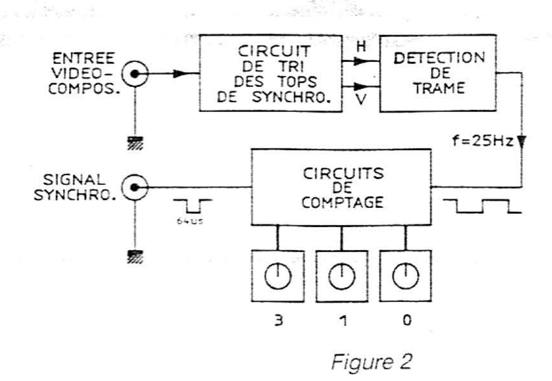


Figure 2

gain – 3. En contrepartie il est fabriqué par de nombreux constructeurs et bien distribué par les revendeurs.

Aujourd'hui il semble que le circuit TDA 2595 soit bien placé pour succéder au circuit TDA 2593 et c'est bien sûr ce type que nous avons retenu.
Ce circuit reçoit le signal vidéocomposite positif et délivre les différents signaux de synchronisation.

La broche 4 délivre le signal de synchronisation ligne. La broche 9 délivre soit un signal de synchronisation trame — absence de charge — soit un signal de synchronisation composite — charge de 15 kΩ entre broche 9 et +Valim.

Le circuit présenté dans ces quelques pages étant relativement simple, nous pouvons passer directement au schéma de principe.

SCHÉMA DE PRINCIPE

Le schéma de principe du module de synchronisation est donné à la **figure 3**.

Détection de trame paire/impaire

Le signal de synchronisation trame est disponible à la broche 9 et le signal de synchronisation ligne l'est à la broche 4.

La détection de la parité trame s'effectue grâce aux deux signaux de synchronisation ligne et trame.
Le front montant de la synchronisation trame est utilisé pour séparer les deux trames.
On utilise le fait qu'entre la deuxième et la première trame le signal de synchro ligne est à l'état bas et entre la première et la seconde trame à l'état haut.

Pour les explications qui suivent, on pourra se référer au diagramme des temps de la **figure 4**.

La bascule D U6 est utilisée pour générer le signal de synchronisation IMAGE : 25 Hz à la sortie /Q ; pendant la première trame le signal est à l'état haut et pendant la seconde trame à l'état bas.

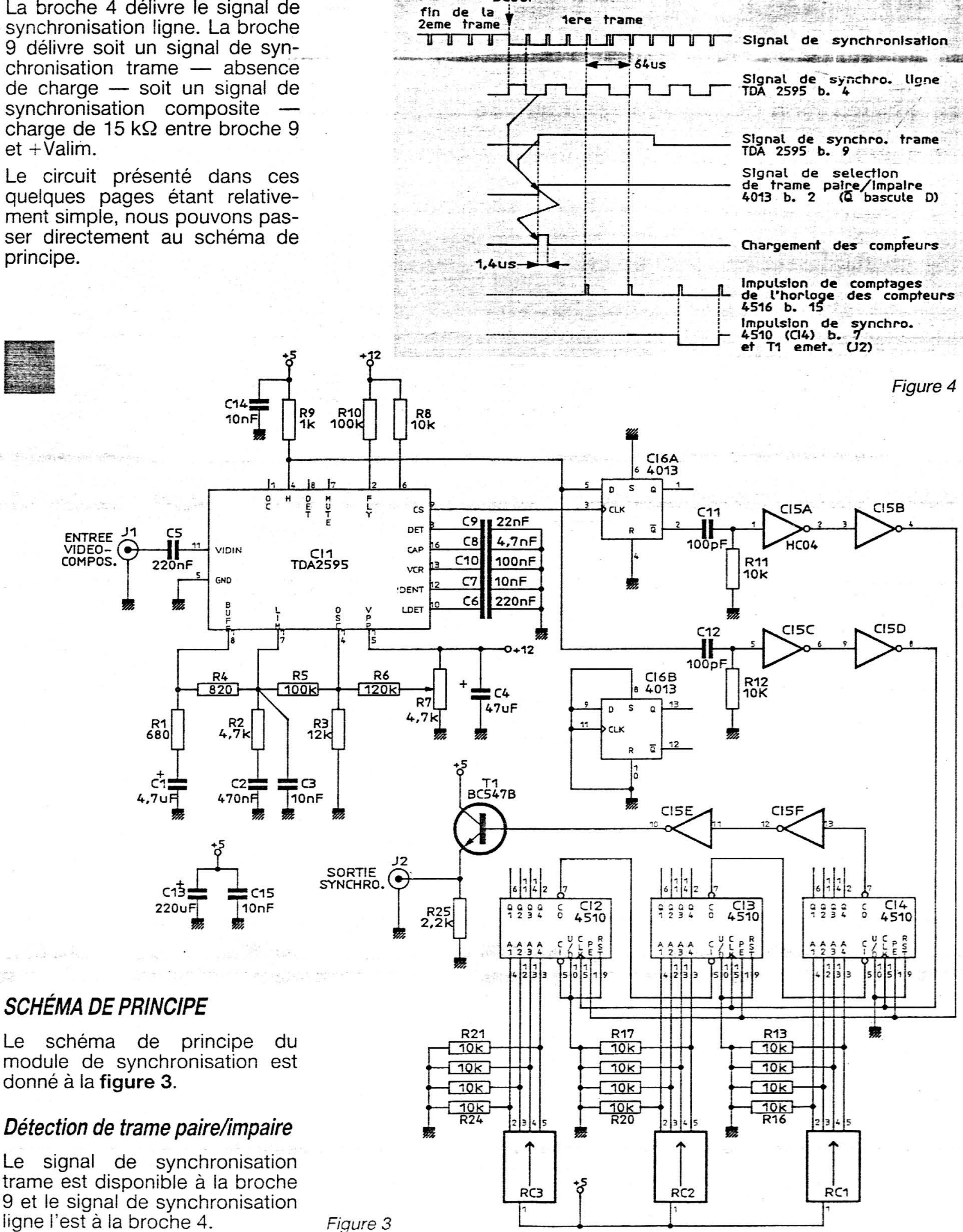


Figure 4

Figure 3

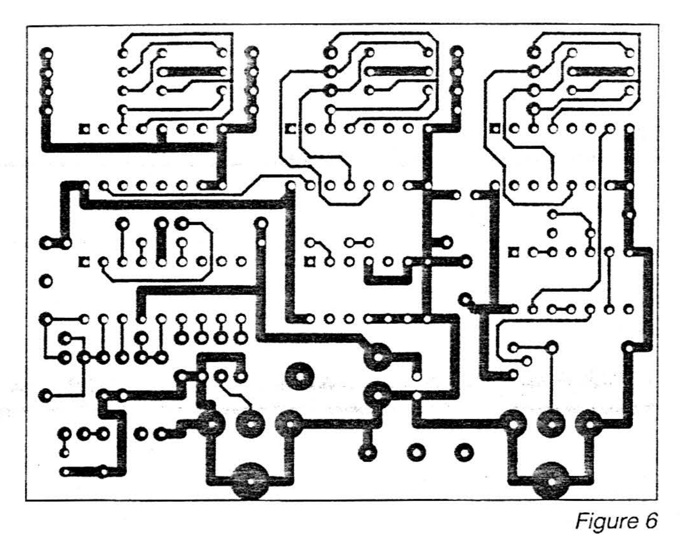


Figure 6

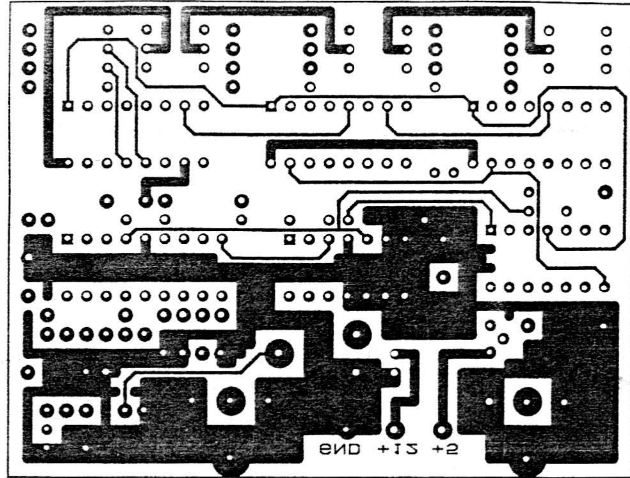


Figure 5

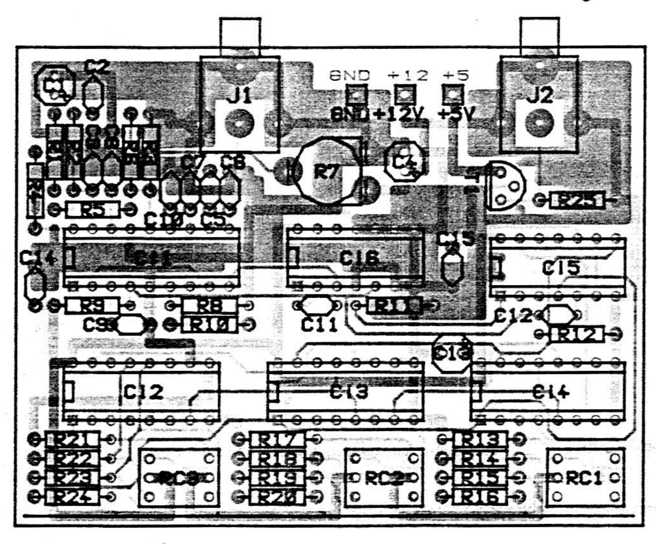


Figure 7

Une cellule de différentiation C_{11}, R_{11} nous permet d'obtenir une impulsion de 1,4 µs en sortie de la porte U5B.

Cette impulsion est utilisée pour le prépositionnement de trois compteurs 4510 U_4, U_3 et U_2.

Ces trois compteurs reçoivent une information en provenance de trois roues codeuses, RC_3 correspond aux centaines, RC_2 aux dizaines de RC_1 aux unités.

Sur le diagramme des temps de la figure, on remarque que l'impulsion de synchronisation trame est décalée par rapport au véritable instant de séparation des deux trames noté D.

Nous verrons que ce décalage équivaut pour les compteurs à la perte d'une ligne mais ceci n'a aucune espèce d'importance.

Un deuxième circuit de différentiation C_{12}, R_{12} calibre les fronts montants des impulsions de synchronisation ligne. Les impulsions résultantes ont la même durée que l'impulsion de synchronisation image : 1,4 µs.

Les impulsions de synchro ligne sont envoyées vers les trois entrées horloge des circuits U_2, U_3 et U_4.

Si, en décimal, le nombre affiché sur les codeurs RC_1, RC_2 et RC_3 vaut N, l'impulsion de synchronisation, visible sur le diagramme de la figure 4, aura lieu pour la ligne N + 1.

Si l'on veut visualiser la ligne 17, on devra programmer 16.

RÉALISATION PRATIQUE

Tous les composants du schéma de principe de la figure 3 sont implantés sur un circuit imprimé double face de très faibles dimensions.

Le tracé des pistes côté cuivre est donné à la **figure 5**, côté composants à la **figure 6** et l'implantation à la **figure 7**.

Mise en œuvre

Cette étape ne présente aucune difficulté. Avec un signal vidéo-composite positif 1 volt crête à crête injecté à l'entrée 11 du TDA 2595, on règle le potentiomètre R_7 pour obtenir les deux signaux de synchronisation : ligne et trame, broche 4 et 9 du circuit.

Le circuit est alors prêt à fonctionner, l'impulsion de synchronisation apparaît sur l'émetteur de Q_1 lorsque la valeur programmée est comprise entre 0 et 626.

Dans la pratique on utilisera le plus souvent les lignes 17, 18, 330 et 331.

F. de Dieuleveult.

Nomenclature

Résistances

R_1 : 680 Ω
R_2 : 4,7 kΩ
R_3 : 12 kΩ
R_4 : 820 Ω
R_5, R_{10} : 100 kΩ
R_6 : 120 kΩ
R_7 : 4,7 kΩ ajustable
R_8, R_{11}, R_{12}, R_{13}, R_{14}, R_{15}, R_{16}, R_{17}, R_{18}, R_{19}, R_{20}, R_{21}, R_{22}, R_{23}, R_{24} : 10 kΩ
R_9 : 1 kΩ
R_{25} : 2,2 kΩ

Condensateurs

C_1 : 4,7 µF 10 V
C_2 : 470 nF
C_3, C_7, C_{14}, C_{15} : 10 nF
C_4 : 47 µF 16 V
C_5, C_6 : 220 nF
C_8 : 4,7 nF
C_9 : 22 nF
C_{10} : 100 nF
C_{11}, C_{12} : 100 pF
C_{13} : 220 µF

Circuits intégrés

CI_1 : TDA 2595
CI_2, CI_3, CI_4 : 4510
CI_5 : HC04
CI_6 : 4013

Semiconducteurs

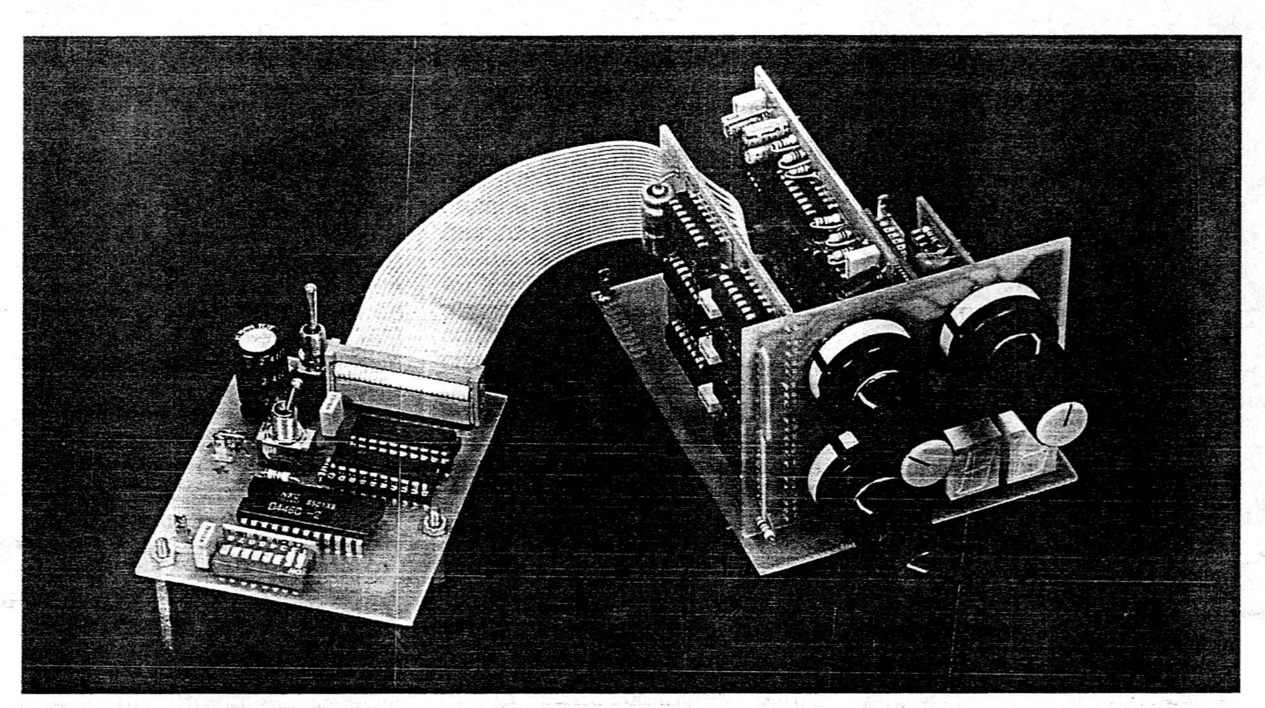
T_1 : BC547B

Divers

J_1, J_2 : BNC ou embases CINCH
RC_1, RC_2, RC_3 : roues codeuses miniatures hexa KDR16 OTAX

Correcteur paramétrique programmable + carte RAM

Depuis longtemps déjà les musiciens nous réclamaient un préamplificateur pour guitare et basse. En voici déjà un petit morceau.



En effet, si les réalisations de ce type fleurissaient à une certaine époque dans la presse technique, il faut bien reconnaître que depuis 5 ou 6 ans les instrumentistes ont été cruellement oubliés. Il y a une raison a cela : les effets commercialisés offrent désormais des performances avec lesquelles les réalisations d'amateur ne peuvent rivaliser, tout du moins pour le prix de revient. Toutefois, il reste un créneau à combler de manière originale et moderne : un préampli programmable, disposant de mémoires et éventuellement commandable par ordinateur ou BUS I2C, mais qui respecte également les habitudes des utilisateurs de terrain. C'est ce que nous vous proposons dans ces pages.

MACX ?

Cela fait environ trois ans que ce nom est retenu pour une réalisation de ce type. A l'époque notre ambition était grande : un préampli pour guitare et basse, plus un baffle amplifié très haut de gamme. La solution retenue était un délicat mélange des technologies les plus récentes et des tubes. Il avait alors fallu faire appel au spécialiste français des transformateurs : la société MILLERIOUX, qui avait très aimablement participé à notre étude en fournissant un prototype... impubliable ! Entre l'ébénisterie qui devait abriter deux 30 cm CELESTION, le châssis complexe portant l'ampli de puissance à tubes, et le préampli combinant des entrées à tubes et à circuits intégrés, la réalisation aurait demandé au moins 6 numéros pour être suffisamment détaillée, un minimum de connaissance des tubes, des transfos spéciaux, etc... Il a donc fallu tirer (à regret) un trait sur ce projet.
Aussi avons-nous changé totalement de formule, mais pas de nom : le M et le X c'est MillerriouX, encadrant AC, cà donne MACX !

Philosophie

Comment innover dans la préamplification d'instruments en 92, alors que tout semble avoir été fait ? Voyons donc la philosophie de MACX.

Les guitaristes sont habitués à "fabriquer" leur son au moyen des réglages mis à leur disposition sur l'ampli et sur l'instrument, auxquels ils ajoutent des effets en insert.

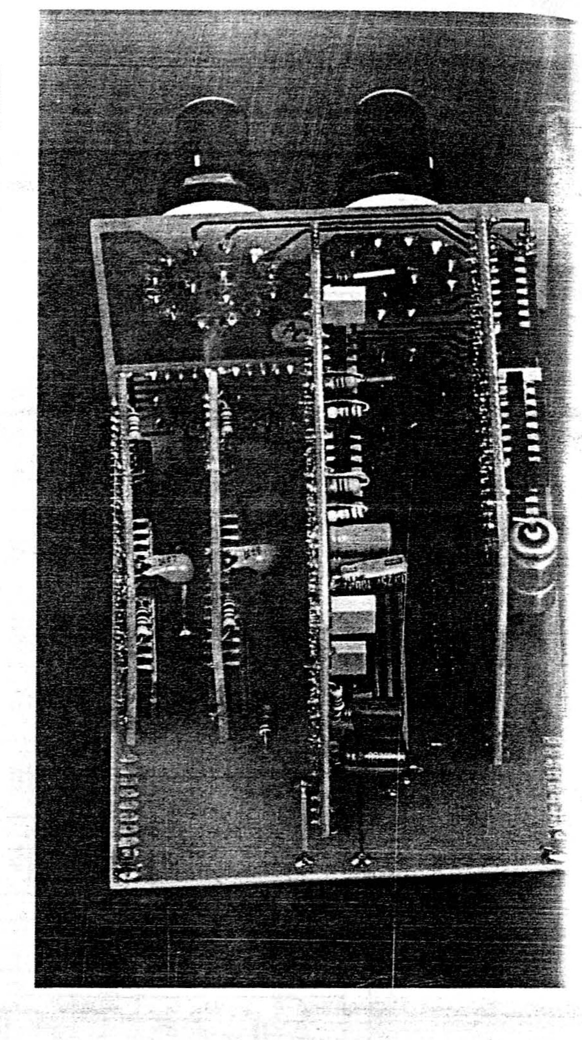
Le préampli MACX va offrir de nombreuses possibilités. Pour les correcteurs de tonalité - objet du jour -, 256 combinaisons seront permises par cellule, et nous en prévoyons 3 (BASSE, MEDIUM, AIGUE) totalement paramétrables. Pour ce faire, il fallait simplifier les commandes au maximum afin que l'utilisateur puisse agir vite et bien. Nous avons donc adopté 4 positions de sélectivité, 8 choix de fréquence et 8 d'amplitude par cel-

lule. Contrairement à la tradition, ce ne seront donc pas des potentiomètres mais des commutateurs rotatifs qui feront varier les paramètres. A titre d'exemple, pour le cellule BASSE, voici les résultats obtenus :
Fréquence : 40, 50, 63, 80, 100, 125, 160, 200 Hz.
Level : − 18, − 12, − 6, 0 dB, + 5, + 10, + 15, + 18.
Q (sélectivité) : 4 ; 1,5 ; 0,8 ; 0,45.
Notons au passage que certains amplis prestigieux (Moog/LAB) ne proposent pas d'affaiblissement : le correcteur grave-aiguë est un Baxandall bridé flat/ + 12 dB sur toute la course des potentiomètres.
Bref, beaucoup de possibilités mais rien de très original jusqu'alors. La où MACX commence à se démarquer, c'est en proposant un affichage hexa de la combinaison, sur 2 digits (FF) par cellule. Ainsi une correction sur les 3 filtres peut se résumer (et se noter) par exemple : 5A-18-F4. C'est pratique, mais que faire de mieux encore ?
Vous avez dû le comprendre, 256 combinaisons par filtre + un affichage, cela veut dire que les commandes sont numériques, sur 8 bits. Donc, pourquoi ne pas offrir des présets en ROM, des sélections programmées "perso" en RAM ou encore une gestion par ordinateur, laquelle pourrait autoriser des variations cycliques de tonalité en cours de jeu (l'auteur a procédé à des essais dans ce sens, et a obtenu des effets très agréables faisant appel habituellement à des unités de retard).

Le résultat doit conduire à plusieurs choses :
1 - ne pas dérouter l'artiste au moment des réglages.
2 - lui donner la possibilité de mémoriser ses résultats.
3 - simplifier la mise en ROM des sons les plus adaptés à son jeu et, à - ou aux - instruments dont il joue : il lui suffira de demander à un technicien par exemple de stocker en EPROM pour le preset X (adresse) les données A4-BF-E0 dont il sait qu'il tire un son "d'enfer" avec sa guitare Y.
Comme vous pouvez le constater, c'est une approche originale de la correction de tonalité du préampli "guitare(s)". Bien entendu, ce n'est pas tout, et pour attaquer ces étages, il faudra d'abord établir l'adaptation de niveau et d'impédance (voir plus...) pour l'instrument et le type de jeu souhaité. Nous avons quelques idées dans nos cartons suivant le même principe. L'idée nous est venue il y a quelques années en lisant sur un programme du feu CTEAP : "le numérique au service de l'analogique„ - ou quelque chose de ce genre -, à l'occasion de la présentation du STUDER A820. C'est TRES exactement ce que nous allons faire ici : une chaîne analogique pure pour le signal, commandée en numérique afin de gérer confortablement les paramètres, mais sans toutefois trop détourner l'ARTISTE de ses habitudes.

ÉTUDE

Pour arriver à nos fins, il fallait partir d'un bon schéma de correcteur paramétrique, et celui que nous avons implanté dans ODDY et CLÉMENT donnant toutes satisfactions, nous n'avions aucune raison d'en changer. Son schéma doit être connu des fidèles, mais on pourra éventuellement se reporter au nº 534 ou 520 page 24. La **figure 1** présente le principe adopté : les trois potentiomètres habituels (un mono, deux duo) seront remplacés par des commutations digitales, avec 3 bits pour l'amplitude (level), 3 pour la fréquence et 2 pour la sélectivité. Cet octet sera affiché en hexa sur 2 digits afin de visualiser le code, et la "source" binaire pourra être commutée parmi deux : commande manuelle (les commutateurs proposés en façade), ou arrivée dite EXTérieure.
Cette dernière proviendra d'une ROM, d'une RAM en lecture, ou autre (voir les trois...). Pour écrire dans la RAM, les données pilotant le filtre seront toujours disponibles sur connecteur.
Ainsi, une sélection manuelle pourra être stockée en RAM mais il sera possible également d'y reporter soit un préset en ROM ou encore un choix mémorisé sur ordinateur.



On comprend alors l'intérêt du système : le studio peut stocker les sonorités ayant été utilisées pendant une séance, libérant ainsi la RAM pour un autre usage (scène par exemple), et les réinjecter à la séance suivante. Au besoin, avant de partir en tournée promo du disque enfin terminé, les sons "studio" pourront avantageusement être figés en EPROM, quitte à les retransférer en RAM sur le terrain, etc.
Pour l'instant nous ne vous proposons "que" les corrections de tonalité, mais si chaque "préset" commande aussi le gain, la distorsion, le niveau d'effet, bref tous les habituels réglages de l'ampli, on admettra que c'est très intéressant et bougrement

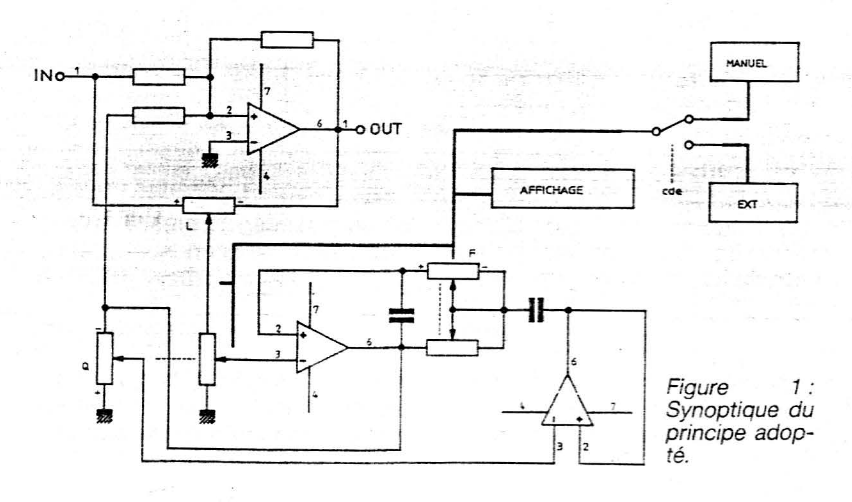


Figure 1 : Synoptique du principe adopté.

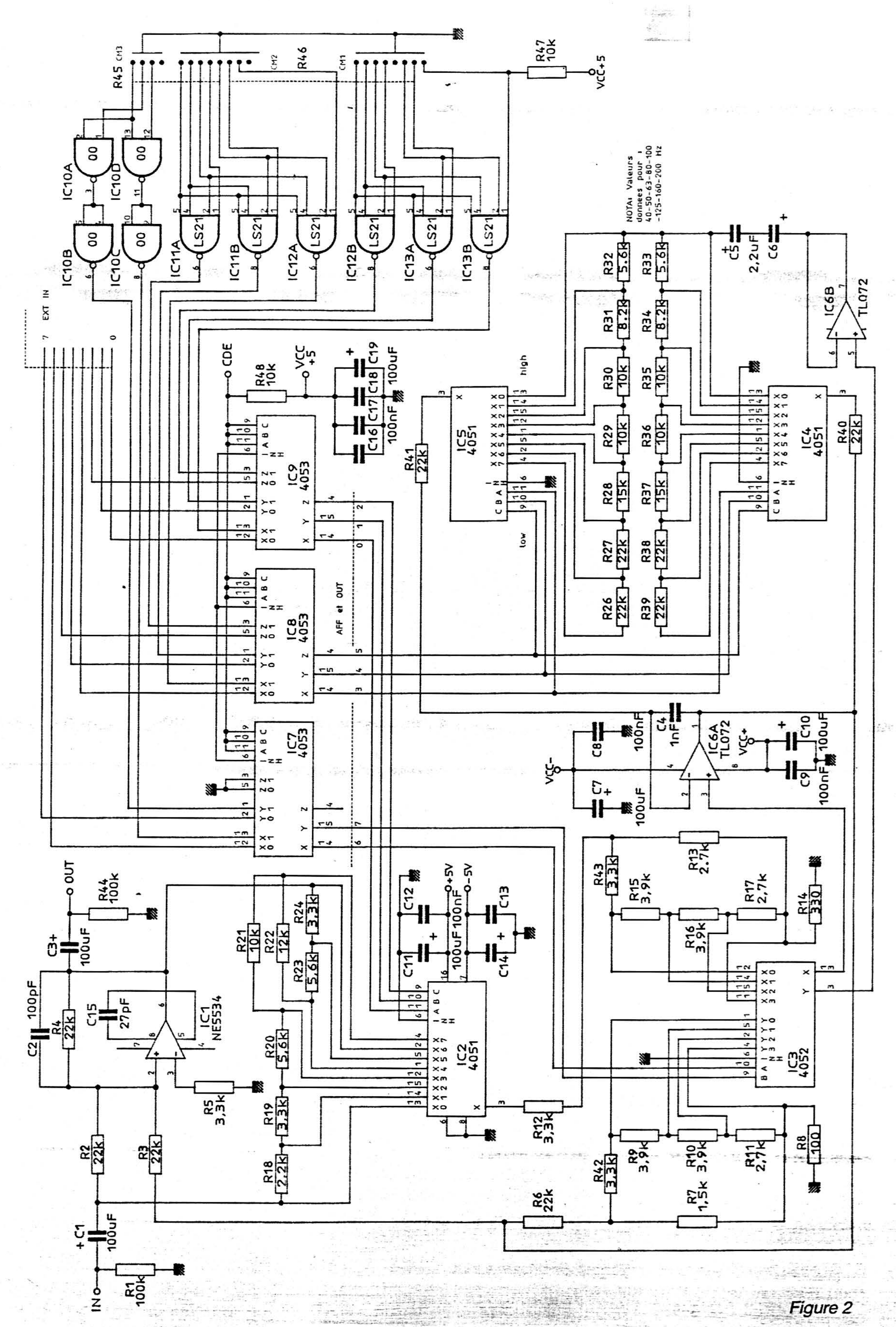


Figure 2

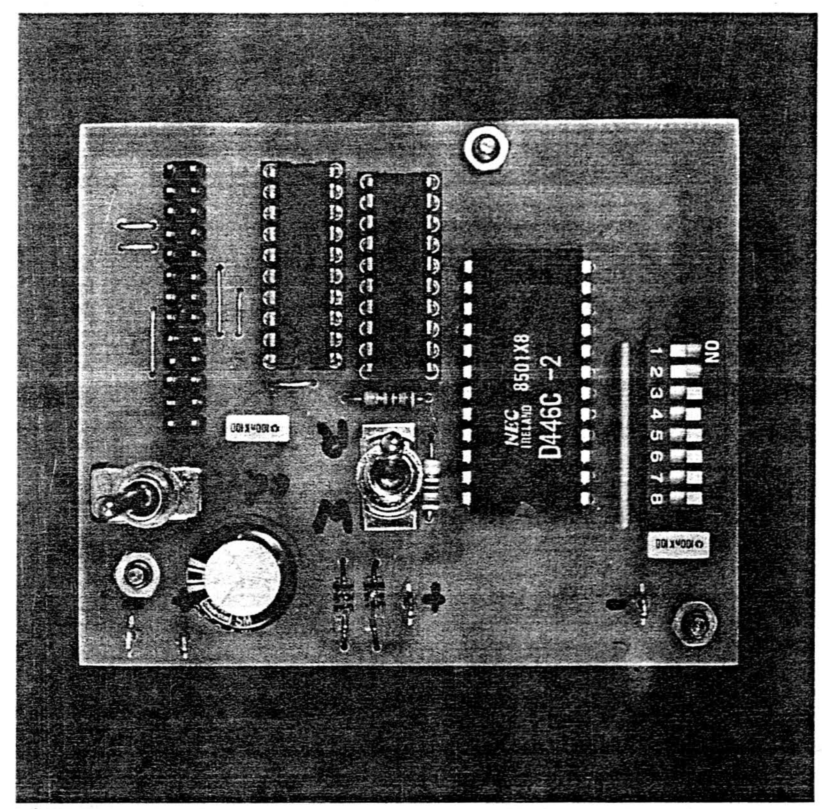
puissant : les guitaristes vont pouvoir bénéficier du confort des "mémoires", réservé jusqu'alors aux seuls instruments totalement électroniques. Changer de sonorité ne serait-ce que le temps de deux ou trois mesures est possible, si on prévoit une télécommande au pied des présets.

Il ne manquerait plus qu'une clé intégrée de programmation des EPROM... mais on verra !

LE SCHÉMA

La **figure 2** dévoile une partie du schéma pour une cellule. Comme exemple, nous avons pris le filtre de basses, mais à part quelques valeurs de composants qui diffèrent, la structure est identique pour les deux autres.

C'est peut-être d'ailleurs le moment de parler du découpage des fréquences pour les trois filtres. Pour les basses, on connaît



les choix : 40, 50, 63, 80, 100, 125, 160, 200 Hz. Voici pour les médium : 250, 320, 400, 500, 630, 800, 1 kHz, 1,25 kHz, enfin les aiguës : 1,6 ; 2 ; 2,5 ; 3,15 ; 4 ; 5 ; 6,3 ; 8 kHz.

Hé oui, 8 kHz maxi ! Certains attendaient peut-être 15 ou 20 kHz ?

Ce serait mal interpréter le label "ampli d'instrument" et oublier que les cellules ont 4 choix de sélectivité par filtre. Le fondamental le plus élevé que l'on puisse "tirer" d'une guitare est inférieur à 4 kHz (presque comme le piano), et les liaisons asymétriques à moyenne impédance de 4 ou 5 m n'on pas la particularité de préserver le haut du spectre. Bref, "ça marche", et si il vous prenait l'envie d'ajouter une cellule de plus ou de modifier l'étalement, libre à vous. Toutefois ces choix ne sont pas arbitraires et de nombreux essais réels... ont été faits avant de figer ces valeurs.

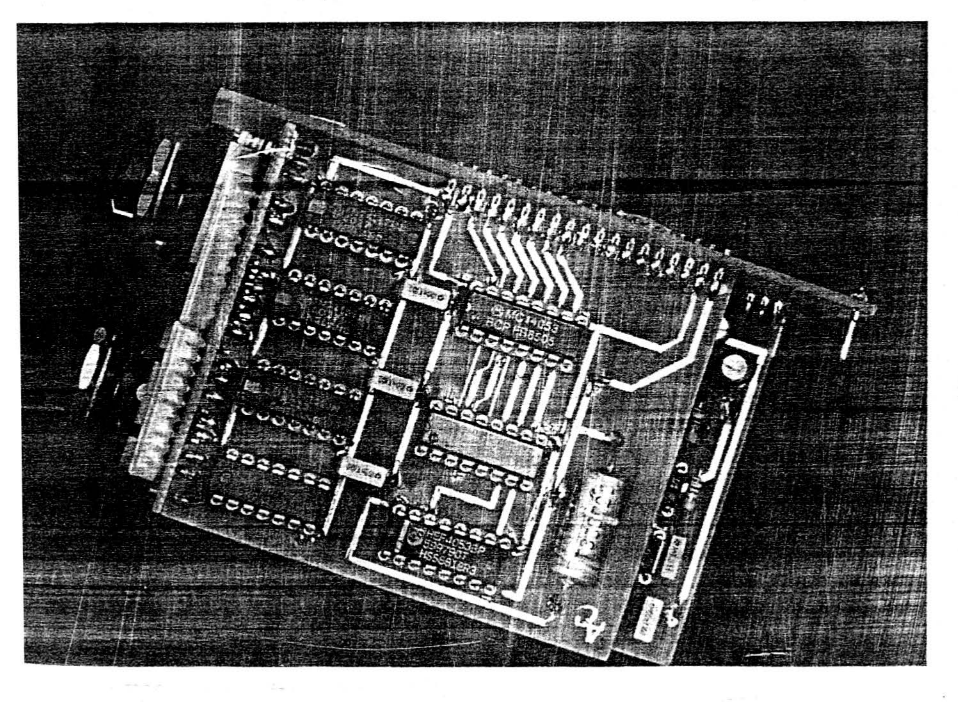
Pour la cellule grave, nous avions pensé à des corrections à selfs qui "sonnent" formidablement bien. Encore une fois les Ets. MILLERIOUX furent mis à contribution (qu'ils en soient sincèrement remerciés), mais il s'avéra que le proto réalisé par l'auteur exploitait certains pots ferrite désormais quasiment introuvables.

Comme il n'est pas dans nos habitudes de ne pas vérifier l'approvisionnement des composants AVANT de proposer une réalisation (ce qui n'élimine pourtant pas toutes les mauvaises surprises...), une fois encore cette solution dut être éliminée. Monsieur MILLERIOUX proposa alors des selfs à fers, mais les essais ne furent pas concluants : le son avait perdu de sa "richesse" et le surcoût n'était plus rentable.

Par ailleurs, prévoir une même formule pour guitare et basse n'était pas ridicule, et ce pour deux raisons :

1 – Les basses 5 cordes "montent plus haut",

2 – Avec notre formule à la carte, certaines modifications ou éliminations seront particulièrement faciles à faire : par exemple supprimer un départ réverb pour la basse, etc.



Observons maintenant le schéma. Il est très simple contrairement à ce qu'on pourrait penser.

Si on considère connu le schéma de base d'une cellule, on repère aisément IC_2 qui sélectionnera une position parmi 8 du "potentiomètre" level, IC_3 qui remplace le DUO réglant la sélectivité et IC_4 et $_5$ pour le DUO de fréquence. Les commandes de ces commutateurs analogiques se résument bien à 8 bits, lesquels sont confiés aux "inverseurs" $IC_{7, 8, 9}$, dont les commandes sont liées afin de les permuter tous ensemble, en portant ou non à 0 la ligne appelée CDE. Si CDE est à 0, les 8 bits seront ceux de la branche EXT IN, si CDE est à 1, la commande manuelle prend... la main.

La logique de cette dernière est des plus simples : CM_2 et $_3$ portent à 0 les portes AND (IC_{11}, $_{12}$, $_{13}$) idoines afin de fabriquer deux mots de 3 bits. CM_3, (sélectivité), pilote deux NAND suivies d'inverseurs, pour compléter l'octet.

Il traîne pourtant une complication sur le schéma, que vous n'aurez pas manqué de remarquer : un curieux échelonnement de R_{18} à $_{24}$ (autour de IC_2)et une différence entre CM_1 et $_2$. C'est en fait une attention particulière pour les commandes externes par EPROM. En effet, chacun sait qu'une EPROM vierge donne FF.

En supposant que l'on accède à une adresse donnant FF, il fallait contrôler la situation. Nous

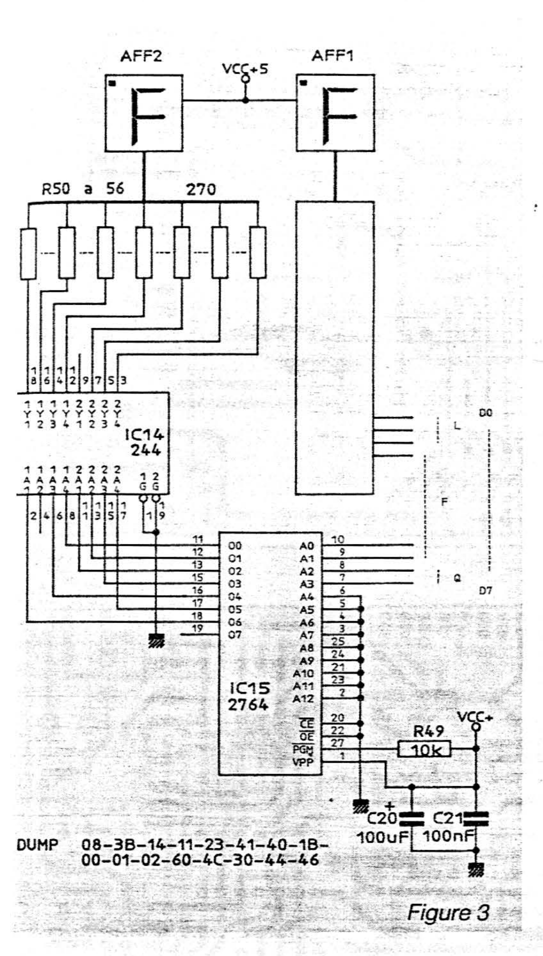


Figure 3

avons donc choisi FLAT, sélectivité élevée, et fréquence la plus basse. Ainsi pas de mauvaise surprise due à une correction extrême farfelue. Comme cela ne posait que des problèmes supplémentaires d'implantation et que nous les avons résolus, vous n'aurez pas mal...

Deux précisions sont à apporter :

1 – Afin de ne pas surcharger inutilement le dessin, deux réseaux SIL à 8 résistances chacun (R_{45} et $_{46}$) ont été réduits à des pointillés (vers CM_2 et $_3$). La 17ᵉ position utilise R_{47}. 17 + 3 (à vide) = 20 = 8 + 8 + 4, CQFD.

2 – C_5 et C_6 en série pour la cellule grave, seront réduits à une seule pièce sur les autres cellules.

Il manque encore l'affichage hexa dont nous avons parlé. La **figure 3** redonne un schéma connu : c'est le décodeur utilisé pour ZAC80 (ERP nº 528), mais cette fois sans multiplexage. Il faudra donc préparer deux cartes. Il n'était pas question de mettre en route un multiplexage pour deux voies, et même si on construit les trois cellules (choix), compliquer la structure au risque de devoir — en plus — se battre avec un bruit d'horloge ne nous envoûtait pas.

Le dump des EPROM est rappelé au bas de la figure : 16 octets seulement !

On aura remarqué les trois sources d'alimentation :

1 – +/– 15 V pour IC_1 et IC_6 uniquement.

2 – +/– 5 V pour les commutateurs analogiques.

3 – + 5 V pour la logique pure : affichage, commande des commutateurs, etc.

Sur l'implantation que nous avons préparée, toutes ces lignes sont totalement indépendantes : 0 V distincts. Bien entendu, il faudra les porter au même potentiel, mais en un seul point.

RÉALISATION

La construction a été prévue pour être implantée dans un rack 19' 2U. Six circuits imprimés sont nécessaires pour construire une cellule : 1 de façade (commutateur-afficheurs), 1 de fond de panier, 1 pour la logique de commande, 1 carte analogique (dont le dessin est identique pour toutes les cellules, mais dont certains composants auront des valeurs différentes), et enfin 2 de décodage hexa.

En toute dernière minute, nous avons décidé de vous en proposer une 7ᵉ : une carte RAM d'expérimentation, totalement indépendante, et qui rendra de nombreux services en maintes occasions (à ajouter à votre collection de cartes mobiles qui permettent de libérer l'esprit pour l'essentiel d'une idée, en faisant l'impasse sur les "détails").

Pour la circonstance, elle permettra de stocker (si la pile est raccordée...), les combinaisons que vous choisirez. Nous y avons d'ailleurs placé une clé CDE pour passer de Manuel à RAM, mais nous en reparlerons.

Dans l'immédiat, c'est la construction d'un cellule qui nous intéresse. La **figure 4** présente la carte de décodage hexa à reproduire en 2 exemplaires. C'est le portrait sans retouche de la version ZAC80, sauf pour le repérage des composants. Un peu hard une 2764 pour 16 octets, mais nous en avions parlé et c'est tellement vite fait et si peu coûteux qu'il aurait été ridicule de repenser cette section.

La **figure 5** adopte le double face pour la carte analogique.

C'est elle en fait qui est le cœur du système puisqu'elle regroupe tous les éléments du filtre. Toutefois il reste à la commander (manuellement ou en automatique), et c'est le rôle de la carte suivante donnée **figure 6** : codage binaire des commutateurs et gestion des données.

Figure 7 on trouve la carte de fond de panier et **figure 8** la "face avant". Attention : pensez à mettre l'afficheur à l'envers (point décimal en haut à gauche).

Pour les LORLINs une double implantation est prévue, suivant le type dont on disposera. Pour sa part l'auteur a mis pour CM_1 et CM_2 des 4 C/3P bricolés, et pour CM_3 un 3C/4P. Si pour CM_1 et CM_2 on voulait placer des 1C/12P, il faudrait peut être repercer pour la patte curseur.

L'assemblage de toutes ces cartes est évident, comme le montrent les photographies. Pour les diverses fréquences, nous avons prévu dans la nomenclature les

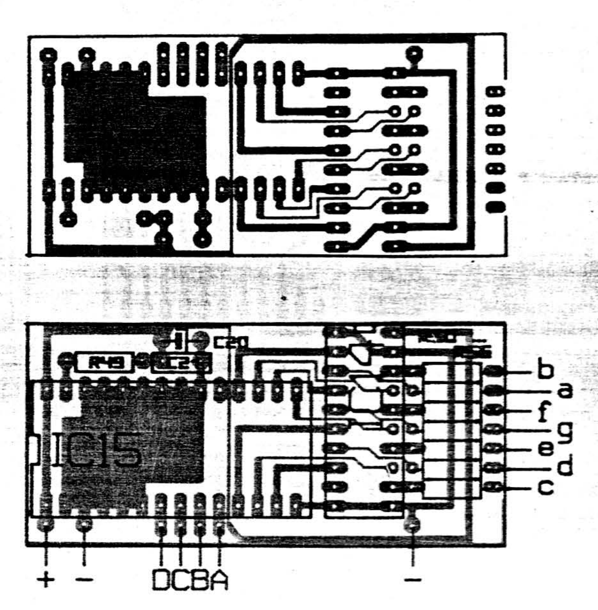
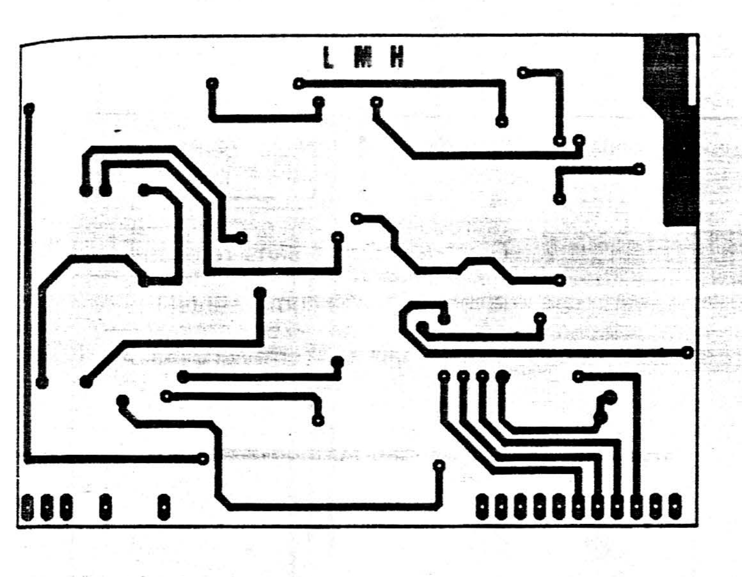
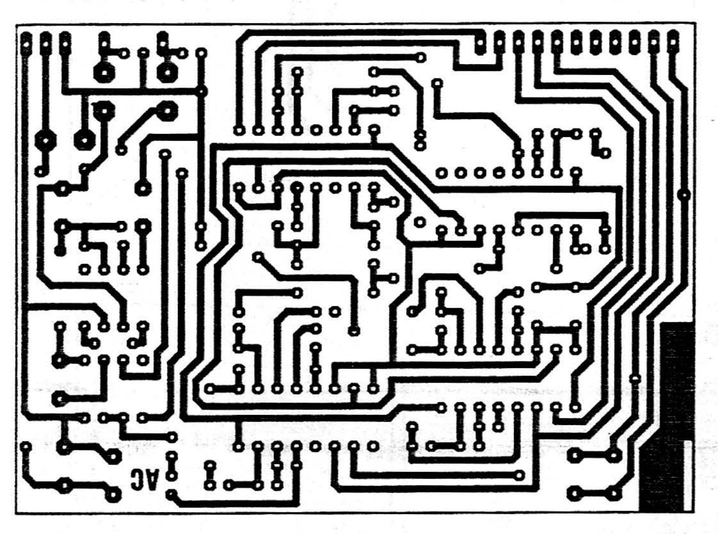


Figure 4





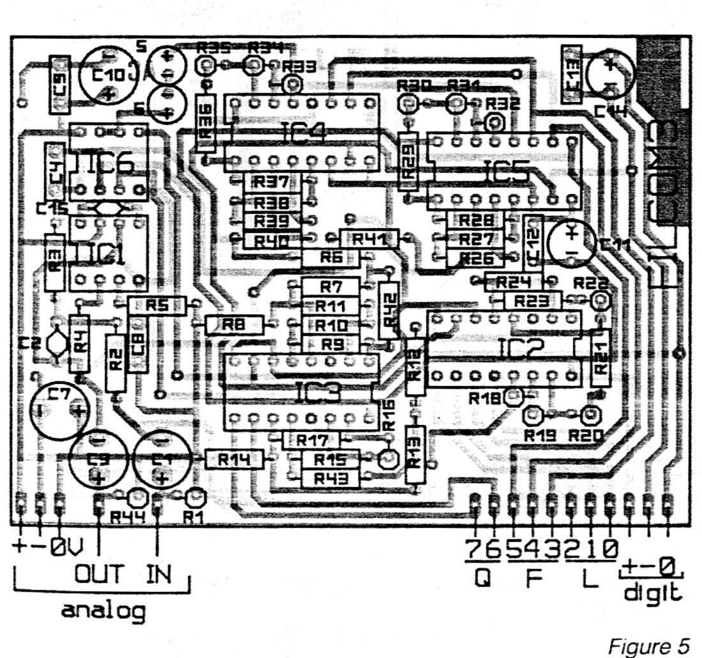
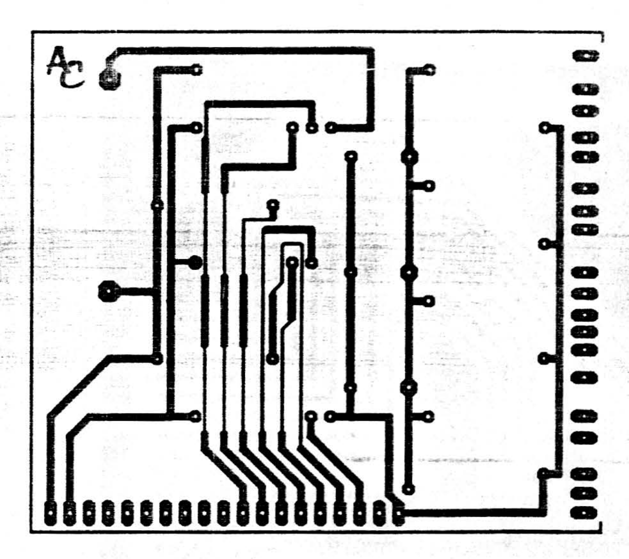
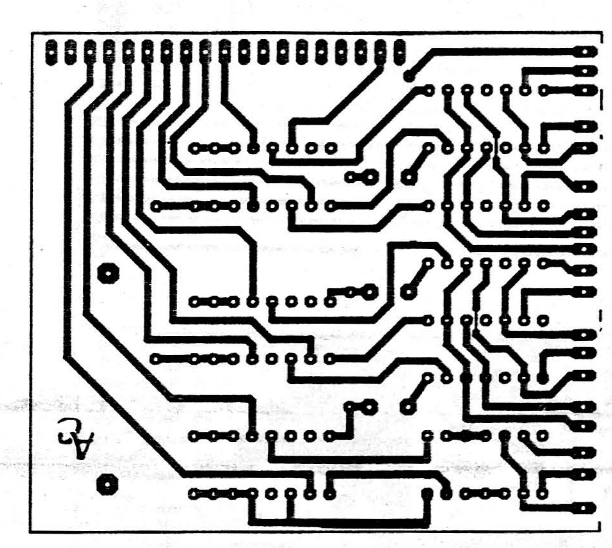


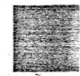
Figure 5





IC7
IC10
C19
C16
IC11
IC8
C17
IC12
IC9
C18
IC13
FAMCODE
Q
F
L
+
-
- | 7 6 5 4 3 2 1 0 7 6 5 4 3 2 1 0 +
CDE
In EXT AFF et Out

Figure 6



trois cellules proposées. Toutefois, si on voulait effectuer des modifications, il faudrait utiliser la formule suivante (convenons que C_5 – C_6 n'est qu'un seul condensateur que nous appellerons Cx) :

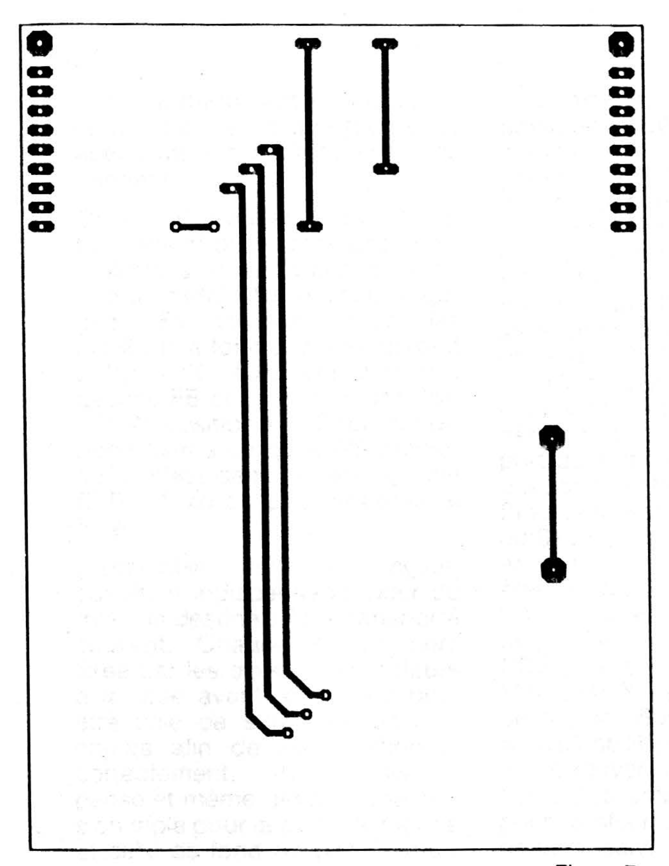


Figure 7 a

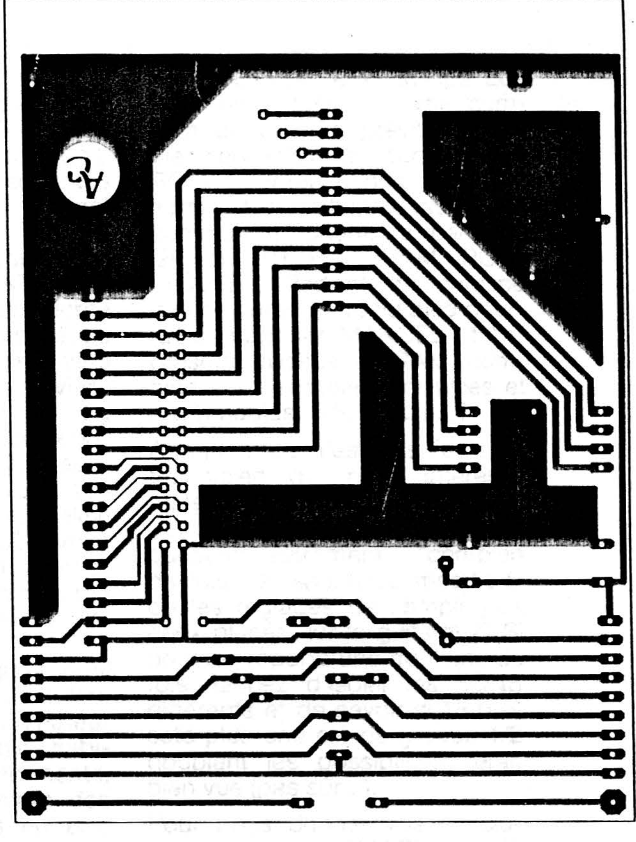


Figure 7 b

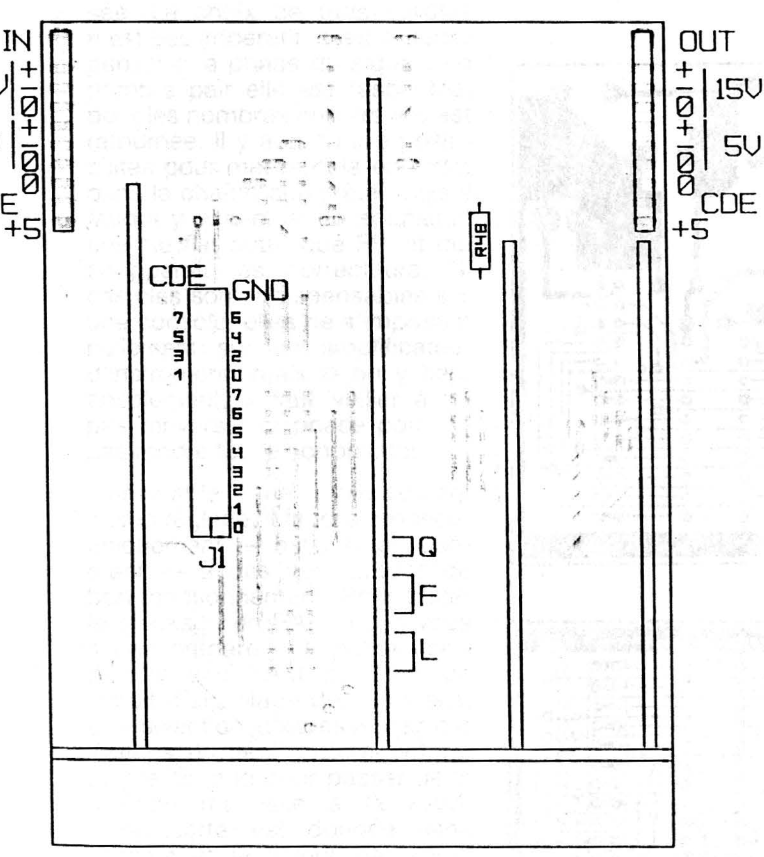


Figure 7 c

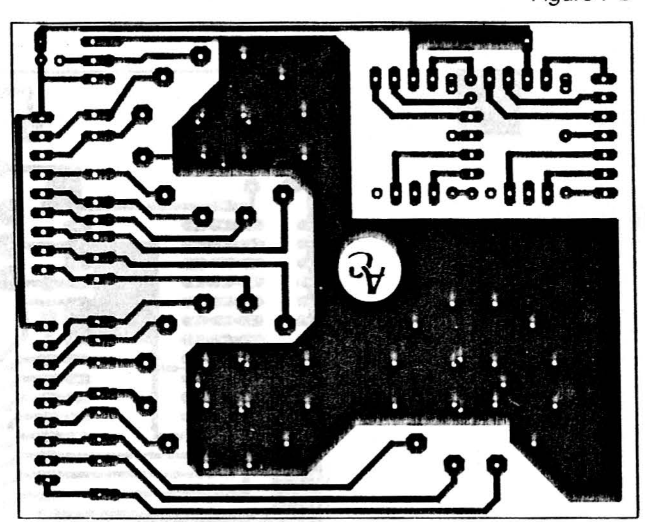


Figure 8 a

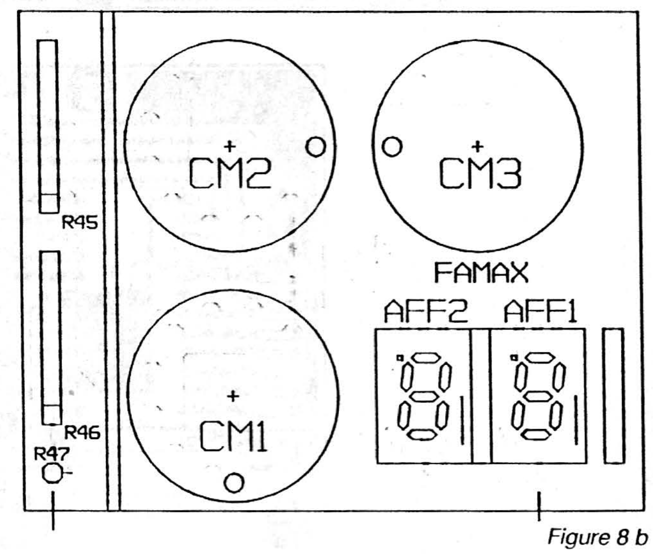


Figure 8 b

$F = 1/6{,}28\sqrt{Ra \cdot Rb \cdot Cx \cdot C_4}$
En considérant Ra = Rb comme étant les résistances comprises entre C_4 et Cx, et en prenant Cx environ 10 000 fois supérieur à C_4.
Il ne faudra pas oublier que R_{40}

et R_{41} déterminent la fréquence la plus élevée, et que toutes les autres viennent s'ajouter à ces dernières.

On pourra vérifier le bon fonctionnement du codage des commutateurs et de l'affichage sans que la carte filtre ne soit engagée. En tournant tous les LORLINs à fond à droite, on doit affficher 00, puis tous à fond à gauche FE et en remontant CM_1 à la 4e position FF. Ceci correspond bien à ce qui a été annoncé, et c'est dans cet état qu'une EPROM vierge positionnerait le filtre.

L'ensemble est très rigide, condition indispensable pour du matériel destiné à être transporté souvent. Chaque cellule sera fixée par les trois commutateurs à la face avant, et il sera peut être utile de surélever les afficheurs afin de les positionner correctement. Nous avions pensé et même dessiné une version triple pour la carte de façade et celle de fond de panier, mais la maintenance aurait été pénalisée. Le choix de trois cellules n'est pas impératif, mais il faudra penser à la phase du signal : en nombre pair elle est respectée, pour les nombres impairs elle est retournée. Il y aurait mille possibilités pour mettre cela en ordre dans la chaîne complète, mais il faudra y penser si on souhaitait une clé flat autre que FF, et qui strapperait les correcteurs. Si ces clés sont indispensables sur une console, elles ne s'imposent nullement sur un amplificateur d'instrument, mais si on y tient absolument, il faut veiller à ne pas renverser la phase pour ne pas rendre fou le sonorisateur.

L'ensemble ne nécessitant aucun réglage, il faudra procéder uniquement — mais soigneusement — à des vérifications de bon fonctionnement. Pour tester le stockage en RAM, nous vous avons préparé une petite carte portant une RAM de 2 ko, un circuit d'aiguillage des données, une sélection d'adresse par dip switchs, un clé d'écriture-lecture, et une clé cde pour passer de la position manuelle à la RAM. Cette carte est donnée sans schéma et la valeur des rares composants est mise directement sur le dessin d'implantation, **figure 9**. Le fonctionnement est des plus simples : en position manuelle, on configure les commutateurs (noter le code affiché), puis passer sur Write et revenir sur Read (noter l'adresse déterminée par les switches). Changer les commutateurs de position pour afficher un autre code et basculer CDE : la précédente combinaison doit s'afficher. En passant de CDE actif au repos, on dispose de deux sonorités différentes et la RAM permet d'en stocker 2056. On voit que si DATA IN est aiguillée par exemple sur une EPROM, DATA OUT sera disponible pour être écrite en RAM, d'où la possibilité de transfert d'une mémoire vers l'autre. Et si les données ne viennent pas d'une EPROM mais du port de sortie d'un PIO quelconque, on peut faire ce qu'on veut.
Si vous n'avez pas jeté votre 464 ou 6128 et que vous avez réalisé en son temps la carte 32L, vous êtes en mesure de commander les 3 cellules sans autre forme de procès qu'un câble et un inter CDE extérieur.
Mais MACX n'est pas qu'un outil de studio. Sur le terrain il faut pouvoir se libérer d'un ordinateur et retrouver l'autonomie habituelle des amplis d'instruments, pour profiter au maximum des présets sans toutefois en être esclave.

A ce sujet, il serait sympa que vous nous fassiez savoir combien de présets prévoir : combien en RAM et combien en ROM ? Nous avons en effet admis 3 possibilités (hors une commande extérieure par bus I2C ou par PC) : RAM, ROM, MANUEL. Partant du principe qu'une commande au pied pourrait... proposer MANUEL et "n" présets stockés en RAM, combien vous sembleraient utiles et raisonnables : 15, 16, plus ?

Attention, ce n'est pas l'avis du technicien qui nous intéresse mais celui du musicien. Au besoin vous pouvez poser la question autrement : "combien de fois par spectacle modifie-t-on les réglages de l'ampli (pas ceux placés sur la guitare) ?" Si on vous répond une trentaine de fois, tâchez d'isoler les SONS différents et de savoir si 15 présets plus une clé de groupe 1/2 doublant les possibilités serait bien vue (pas sûr...).

Pour nous donner vos conclusions, une bal "MACX" a été

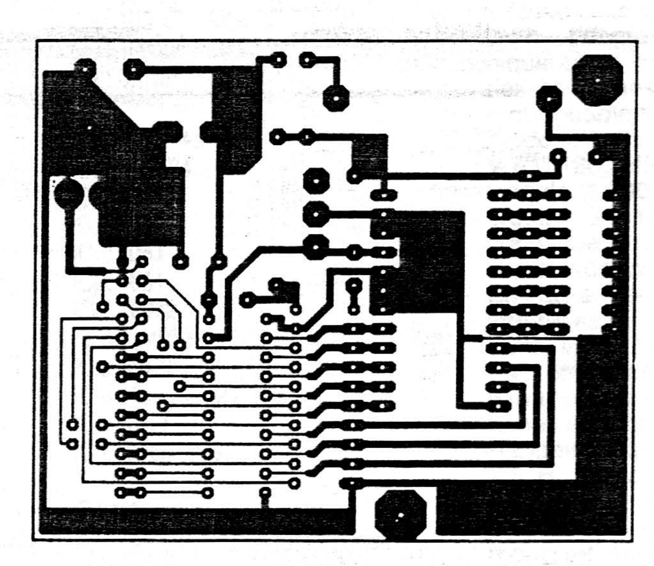


Figure 9 a

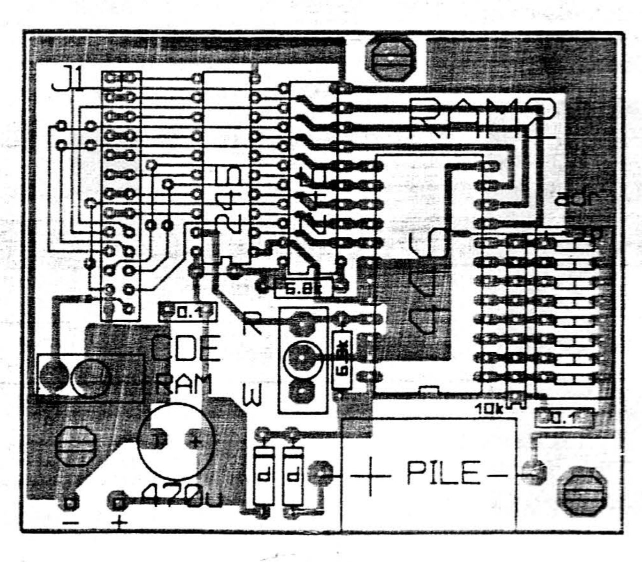


Figure 9 b

ouverte sur le 36-15 ERP. N'hésitez pas à l'utiliser, réponse ou simple remerciement dans les 48 heures assurés.

CONCLUSION PROVISOIRE

Est à l'étude un étage d'entrée spécifique pour guitares, exploitant le même principe de mémorisation des données que le correcteur qui a été décrit ici. Mais ce n'est pas aussi simple qu'on pourait le penser au premier regard.
Pour l'instant, placez ces cellules en insertion et passez un bon été. ERP travaille pour vous !

Jean ALARY.

Nomenclature MACX

Résistances

R_1 : 100 kΩ
R_2 : 22 kΩ
R_3 : 22 kΩ
R_4 : 22 kΩ
R_5 : 3,3 kΩ
R_6 : 22 kΩ
R_7 : 1,5 kΩ
R_8 : 100 Ω
R_9 : 3,9 kΩ
R_{10} : 3,9 kΩ
R_{11} : 2,7 kΩ
R_{12} : 3,3 kΩ
R_{13} : 2,7 kΩ
R_{14} : 330 Ω
R_{15} : 3,9 kΩ
R_{16} : 3,9 kΩ
R_{17} : 2,7 kΩ
R_{18} : 2,2 kΩ
R_{19} : 3,3 kΩ
R_{20} : 5,6 kΩ
R_{21} : 10 kΩ
R_{22} : 12 kΩ
R_{23} : 5,6 kΩ
R_{24} : 3,3 kΩ
R_{25} : inutilisée

BASSES	MEDIUM	AIGUES
R_{26} : 22 kΩ	22 kΩ	12 kΩ
R_{27} : 22 kΩ	15 kΩ	10 kΩ
R_{28} : 15 kΩ	22 kΩ	8,2 kΩ
R_{29} : 10 kΩ	10 kΩ	6,8 kΩ
R_{30} : 10 kΩ	8,2 kΩ	5,6 kΩ
R_{31} : 8,2 kΩ	6,8 kΩ	4,7 kΩ
R_{32} : 5,6 kΩ	4,7 kΩ	2,7 kΩ
R_{33} : 5,6 kΩ	4,7 kΩ	2,7 kΩ
R_{34} : 8,2 kΩ	6,8 kΩ	4,7 kΩ
R_{35} : 10 kΩ	8,2 kΩ	5,6 kΩ
R_{36} : 10 kΩ	10 kΩ	6,8 kΩ
R_{37} : 15 kΩ	12 kΩ	8,2 kΩ
R_{38} : 22 kΩ	15 kΩ	10 kΩ
R_{39} : 22 kΩ	22 kΩ	12 kΩ
R_{40} : 22 kΩ	18 kΩ	14 kΩ
R_{41} : 22 kΩ	18 kΩ	14 kΩ

R_{42} : 3,3 kΩ
R_{43} : 3,3 kΩ
R_{44} : 100 kΩ
R_{45} : SIL 8 × 10 kΩ
R_{46} : SIL 8 × 10 kΩ
R_{47} : 10 kΩ
R_{48} : 10 kΩ
R_{49} : 10 kΩ
R_{50} à $_{56}$: 270 Ω

Condensateurs

C_1 : 100 µF
C_2 : 100 pF
C_3 : 100 µF
C_4 : 1 nF/220 pF/47 pF (B/M/A)
C_5 : 2,2 µF
C_6 : 2,2 µF/0,2 µF/47 nF (B/M/A)
C_7 : 100 µF
C_8 : 0,1 µF
C_9 : 0,1 µF
C_{10} : 100 µF
C_{11} : 100 µF
C_{12} : 0,1 µF
C_{13} : 0,1 µF
C_{14} : 100 µF
C_{15} : 27 pF
C_{16} : 0,1 µF
C_{17} : 0,1 µF
C_{18} : 0,1 µF
C_{19} : 100 µF axial
C_{20} : 100 µF
C_{21} : 0,1 µF

Circuits intégrés

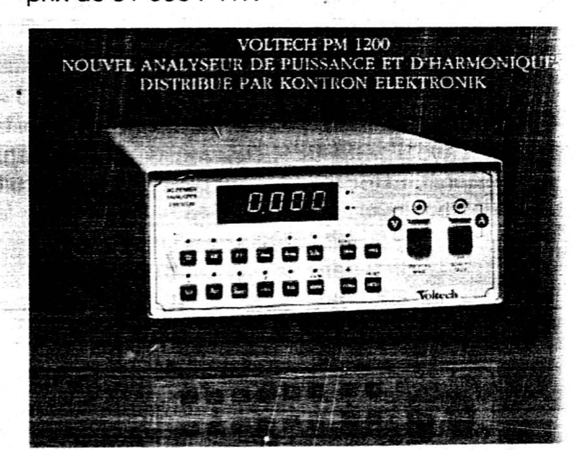
IC_1 : NE5534
IC_2 : 4051
IC_3 : 4052
IC_4 : 4051
IC_5 : 4051
IC_6 : TL072
$IC_{7/8/9}$: 4053
IC_{10} : 7400
$IC_{11/12/13}$: 74LS21
IC_{14} : 74LS244
IC_{15} : 2764 hexa

Divers

AFF_1 = AFF_2 : afficheurs anodes communes
CM_1 = CM_2 : LORLIN 1C/8P
CM_3 : LORLIN 3C/4P
Prévoir barrettes et supports ICs

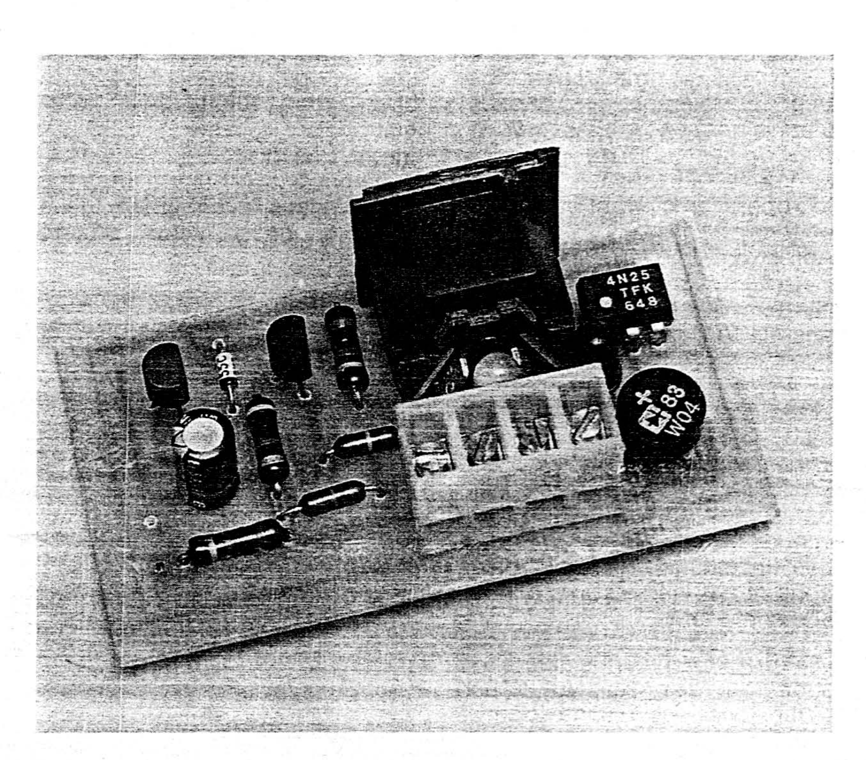
VOLTECH PM 1200 : Analyseur de puissance et d'harmoniques

Par l'utilisation de plus en plus fréquente d'alimentations à découpage, d'onduleurs et autres charges non linéaires, les fabricants de ces types de matériels sont amenés à vérifier et contrôler sans cesse la pollution harmonique engendrée par ces charges perturbantes.
Dernier-né de la gamme VOLTECH, société anglaise dont KONTRON ELEKTRONIK assure la distribution exclusive, voici le **PM 1200**, analyseur de puissance monophasé.
Doté d'une excellente précision de base de **0,1 %** pour les mesures simples des paramètres alternatifs pour la connaissance des W, VA, VAR, facteurs de puissance, valeurs efficaces et facteurs de crête en tension et en courant ainsi que des harmoniques jusqu'au rang 50, la bande de fréquence du PM 1200 s'étend du continu **à 50 kHz.**
Un haut degré d'isolement galvanique entre les entrées, les sorties et la masse, lui confère un remarquable taux de réjection en mode commun. C'est ainsi que le PM 1200 effectue des mesures jusqu'à **1 000 V et 20 A** (175 A crêtes) en toutes sécurité et confiance, même sur des signaux de forme complexe.
Equipé en version de base des interfaces IEEE 488, RS 232C et Centronics, le PM 1200 trouve son utilisation aussi bien dans les laboratoires que dans les systèmes automatiques de test.
Rappelons que la gamme VOLTECH comporte également le PM 1000 — non programmable 20 kHz — et le PM 3000 — mono et triphasé, entièrement programmable, 200 KHz —.
Le PM 1200 est disponible au prix de 31 660 F HT.



Un système de transmission de données à "boucle de courant"

Même s'il n'a rien de bien moderne, le procédé de transmission de données par "boucle de courant" peut encore rendre de bons et loyaux services. Permettant d'atteindre des portées très supérieures à ce que l'on peut obtenir en RS 232, ce système est facile à mettre en œuvre sans faire appel à des composants spéciaux comme en RS 422, par exemple. Typiquement, deux exemplaires du montage décrit ici permettront de faire communiquer deux PC à 19 200 bauds sur 100 mètres de câble téléphonique à deux paires non blindées, et ce pour quelques dizaines de francs par extrémité. Mais d'autres applications sont possibles : utilisation d'un PC à distance à l'aide d'un MINITEL, ou tout simplement raccordement de périphériques du type "à boucle de courant".



UN PROBLÈME DE LIGNES

Transmettre des données numériques sur une ligne de communications est un problème qui se pose aussi bien lorsqu'il faut relier une imprimante à un PC, que lorsqu'il s'agit de faire communiquer entre eux deux ordinateurs distants de milliers de kilomètres.

A partir de quelques mètres au maximum, on travaille pratiquement toujours "en série", c'est-à-dire un bit après l'autre.

Dès que la distance de transmission (ou "portée") doit dépasser quelques kilomètres, on se tourne classiquement vers les lignes téléphoniques et les modems : schématiquement, les "uns" et les "zéros" à transmettre sont convertis en tonalités de fréquences différentes, qui peuvent être acheminées sur les voies de transmission prévues pour la parole.

En réalité, les modems modernes mettent en œuvre des principes bien plus sophistiqués, tandis que l'on se tourne de plus en plus vers des réseaux purement numériques comme NUMERIS.

A courte distance, et n'en déplaise aux amoureux des monopoles en tous genres, il est tout indiqué de "tirer du fil" soi-même et de travailler en "bande de base".

Par "transmission en bande de base", il faut entendre tout simplement l'acheminement direct des uns et des zéros sous une forme purement électrique, sans modulation d'une quelconque "porteuse".

Les niveaux logiques "0 – 5 V" présents en sortie des circuits intégrés ordinaires ne peuvent supporter plus de quelques dizaines de centimètres de conducteurs si on souhaite opérer à une vitesse décente.

Moyennant l'utilisation de circuits d'interface appropriés, on

peut atteindre quelques mètres, mais pas davantage.
En RS 232, on peut espérer porter un peu plus loin : typiquement quelques dizaines de mètres à des vitesses modérées, grâce au remplacement des niveaux 0 et 5 V par du + 12 V et du – 12 V (ou parfois davantage).
Mais dans les deux cas, il s'agit toujours de transmission "en tension", et qui plus est en mode "asymétrique" c'est-à-dire référencé à la masse.
Comme en technique du son où on ne travaille guère qu'en "symétrique" lorsque les lignes de micro sont longues, l'utilisation de circuits différentiels améliore très sensiblement les choses : c'est la norme RS 422.
Mais on peut aussi envisager une approche radicalement différente : opérer en courant et non plus en tension !
Après tout, le télégraphe du bon vieux temps portait à des centaines ou milliers de kilomètres sur des fils très ordinaires dans lesquels on se contentait d'établir et interrompre un courant de quelques dizaines de milliampères !
Et ne parlons pas du télex...
En fait, les capacités parasites des câbles, qui arrondissent très vite les fronts des signaux transmis en tension, affectent beaucoup moins les courants d'intensité confortable.

Quant à la résistance des fils, il suffit de disposer au départ d'une tension suffisante pour la vaincre, et donc pour obtenir le passage du courant voulu.
Qui dit courant dit circuit fermé : pour transmettre des données par interruptions d'un courant, il faudra un fil pour l'aller et un pour le retour de ce courant. A la limite, l'un de ces conducteurs pourrait être la terre, mais on préfère presque toujours utiliser une "paire" torsadée, qui n'a d'ailleurs nul besoin d'être blindée.
L'alimentation fournissant le courant peut se situer n'importe où sur l'un quelconque des deux fils de cette "boucle", mais en pratique on l'installe à l'une des extrémités qui est alors dite "active" (l'autre étant évidemment "passive").
Si un même émetteur de données doit desservir plusieurs récepteurs, pas de problème : chaque équipement est monté "en coupure", en série dans n'importe lequel des deux fils de ligne. Cela permet, par exemple, de disséminer dans un même local ou bâtiment, plusieurs MINITEL recevant un "journal cyclique" diffusé par un PC central.
Il est alors avantageux de concevoir les récepteurs de façon à ce qu'ils fonctionnent de façon identique quelle que soit la polarité du courant qu'ils reçoivent.
Par contre, il ne faut pas espérer pouvoir mettre en communication plusieurs émetteurs avec un seul ou plusieurs récepteurs...

MISE EN PRATIQUE : LA SIMPLICITÉ MÊME

La plupart du temps, on aura à convertir des signaux RS 232 en boucle de courant, et réciproquement.
Plutôt que d'inclure très classiquement des circuits d'interface RS 232 dans notre schéma de la **figure 1**, nous avons préféré adopter la norme MINITEL, c'est-à-dire "TTL collecteur ouvert".
Ainsi, notre montage sera compatible directement avec n'importe quel MINITEL (à condition d'utiliser un cordon DIN "croisé"), ou avec une prise RS 232 de PC par l'intermédiaire d'un cordon "MINITEL-PC" aussi courant que possible.
Bien entendu, toutes les variantes sont envisageables : par exemple connecter un MINITEL à un PC pour le piloter à distance. Dans tous les cas, l'important est de bien définir entrée et sortie de chaque équipement, et de prévoir le câblage en conséquence.
C'est la partie "émission" de notre montage qui est chargée de l'alimentation de la ligne, et donc "active" : c'est plus pratique du fait que de l'énergie est disponible sur la prise DIN de la plupart des MINITEL récents (utilisable par simple adjonction d'un fil sur notre carte), ou sur le premier PC venu.
Typiquement, dans le cas d'une liaison "duplex" (quatre fils), une paire sera alimentée par une extrémité de la liaison et la seconde par l'autre.
Le circuit d'émission est un simple régulateur de courant à transistor (réglé sur 20 mA, valeur classique) dont la référence de tension peut être court-circuitée par un transistor recevant les données à transmettre.
Le "un" logique correspond donc à l'absence de courant, et le "zéro" logique à 20 mA (la norme prévoit les deux modes : courant normal ou courant inversé).
Une diode LED est intercalée en série dans la ligne, permettant de visualiser les données transmises et surtout de vérifier commodément la continuité de la boucle. Le courant étant régulé, elle ne risquera pas de recevoir plus de 20 mA, même en cas de court-circuit en ligne. Le circuit récepteur est encore plus simple, car purement passif : un pont redresseur règle une fois pour toutes la question de la polarité, une diode LED visualise les données reçues tout en surveillant là encore la continuité de la ligne, et un photocoupleur délivre les données reçues à travers une sérieuse isolation galvanique.
Chaque paire est donc complètement isolée à l'une de ses extrémités, ce qui élimine tout problème de bouclage parasite entre les équipements installés aux deux extrémités de la ligne.

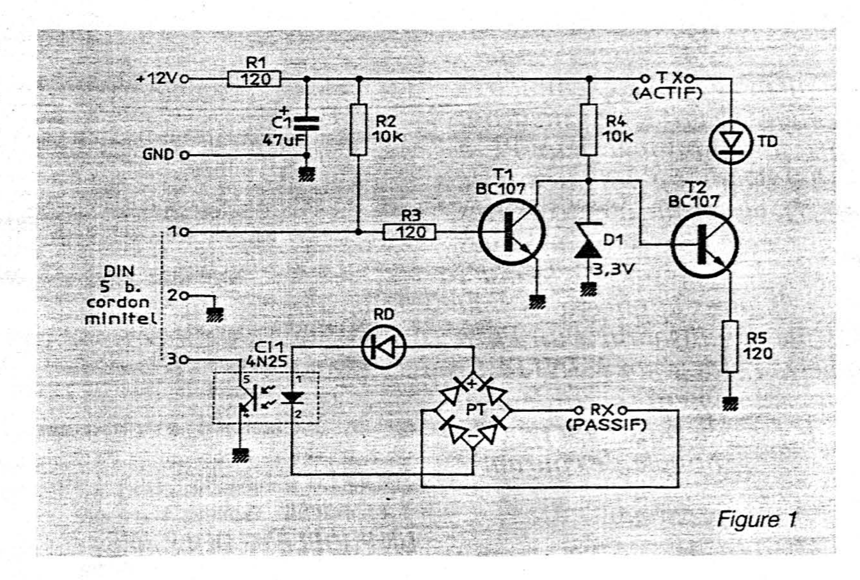


Figure 1

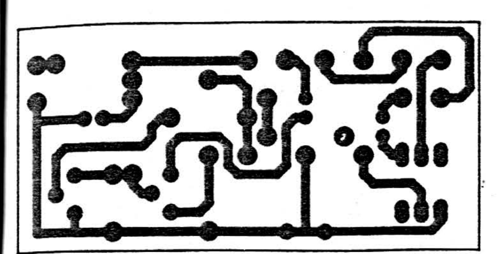


Figure 2

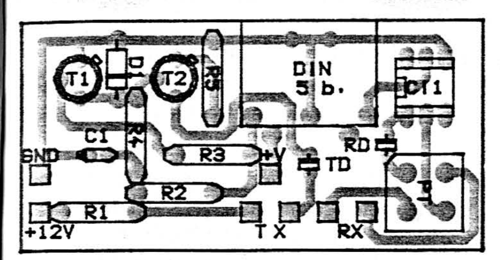


Figure 3

La réalisation de ce petit module ne pose aucun problème : il suffit de graver le circuit imprimé de la **figure 2**, et de le câbler en accord avec le plan de la **figure 3**.

Un robuste bornier à vis permet de connecter les deux paires (émission et réception), cela rappelons-le sans souci de polarité.

Pour les premiers essais, bien entendu, le module peut être bouclé sur lui-même (deux bornes TX reliées aux deux bornes RX par une "paire" de longueur quelconque) : il recevra donc "en écho" tout ce qu'on lui fera émettre, et les deux voyants fonctionneront ensembles.

C'est a cette occasion que l'on pourra procéder à des essais de vitesse de transmission : typiquement, la boucle de courant est prévue pour des portées de 500 mètres à 9 600 bauds, mais on peut aller nettement plus vite sur des distances plus courtes.

Par contre, on ne devra pas espérer dépasser la vitesse limite du cordon MINITEL-PC : certains schémas ne permettent guère d'excéder 1 200 bauds, mais un modèle de qualité pourra normalement atteindre au moins 19 200 bauds.

On pourra également contrôler l'absence de perturbations causées à d'éventuelles autres paires d'un même câble : nous avons pu faire cohabiter deux paires "boucles de courant" avec deux paires téléphoniques dans un câble de près de 100 mètres, alors qu'une liaison RS 232 causait un parasitage intolérable du téléphone !

MISE EN ŒUVRE

Grâce à sa prise DIN aux normes MINITEL, ce module peut être utilisé de multiples façons.

La plus simple est de l'équiper d'un cordon "MINITEL-PC", lui-même branché sur la prise RS 232 d'un compatible PC.

Pour connecter un MINITEL, un cordon DIN croisé sera nécessaire, comme pour relier deux MINITEL ensembles.

Une application intéressante consiste d'ailleurs à relier un MINITEL à un PC par une liaison "boucle de courant" équipée de deux de ces modules : à des centaines de mètres si nécessaire, on pourra prendre les commandes du PC avec le clavier et l'écran du MINITEL à condition d'exécuter au préalable quelques commandes DOS de redirection et de paramètrage du port série.

```
10 REM ----- MINICOM.BAS -----
20 OPEN "NOECHO" FOR OUTPUT AS #1
30 DATA 27,59,96,88,82 : REM blocage écho modem vers écran
40 DATA 27,58,105,67,12 : REM mode écran en mode rouleau + cls
50 DATA 27,59,105,89,65 : REM clavier étendu (MINITEL bistandard)
60 FOR F=1 TO 15
70 READ A
80 PRINT#1,CHR$(A);
90 NEXT F
100 CLOSE#1
110 OPEN "MINICOM.BAT" FOR OUTPUT AS #1
120 PRINT#1,"MODE COM1:1200,E,7,1" : REM paramétrage RS 232 du PC
130 PRINT#1,"MODE BW 40" : REM écran monochrome 40 colonnes
140 PRINT#1,"COPY NOECHO COM1:" : REM paramétrage du MINITEL
150 PRINT#1,"CTTY COM1" : REM donne la main au MINITEL
160 PRINT#1,"CLS" : REM efface l'écran du PC
170 CLOSE#1
180 SYSTEM
190 REM (c)1992 Patrick GUEULLE
```

Figure 4

Le petit programe BASIC de la **figure 4** permet de rendre cette manœuvre aussi simple que possible.

Il suffira de l'exécuter une fois en présence d'une disquette contenant le système DOS, ou au moins l'utilitaire MODE livré avec celui-ci.

Deux courts fichiers se trouveront alors créés sur le disque : NOECHO, et MINICOM.BAT.

Par la suite, le MINITEL étant branché au PC et en service, il suffira de frapper MINICOM (+ ENTER) sur le PC pour que le contrôle de l'ordinateur soit transféré sur le clavier et l'écran du MINITEL !

Pour rendre "la main" au clavier du PC, il faudra frapper sur le MINITEL : CTTY CON (+ un retour chariot ou un SHIFT-ENVOI).

On pourra ainsi travailler à distance sur le PC, mais presque uniquement sous DOS (consulter des DIRectories, consulter, copier, ou imprimer des fichiers, etc.).

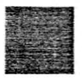
En effet, bien des logiciels applicatifs interrogent directement le clavier et gèrent directement l'écran, sans se laisser rediriger vers le port série.

Par ailleurs, la vitesse de réaction du PC se trouvera fortement réduite : il faudra en effet que tous les "écrans" transitent bit par bit sur la ligne série à 1 200 bauds...

Mais à vrai dire, ce n'est pas vraiment pour ce genre d'usage, surtout démonstratif, que l'on se servira du montage décrit ici : il peut rendre des services autrement appréciables, comme par exemple l'échange de fichiers entre PC situés à des étages différents ou même dans des bâtiments différents.

Cela, le premier venu des logiciels de communication s'en chargera fort bien !

Patrick GUEULLE



Nomenclature

Résistances

R_1, R_3, R_5 : 120 Ω
R_2, R_4 : 10 kΩ

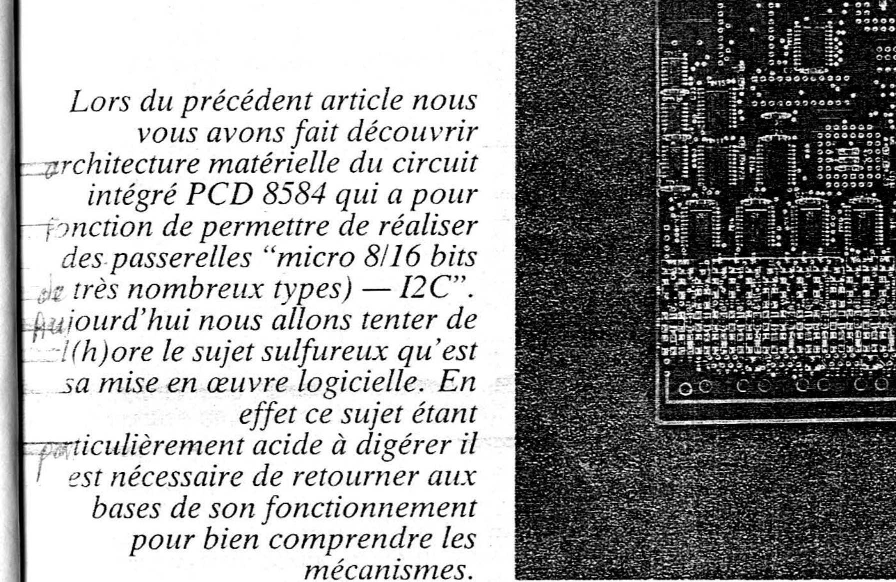
Condensateurs

C_1 : 47 µF

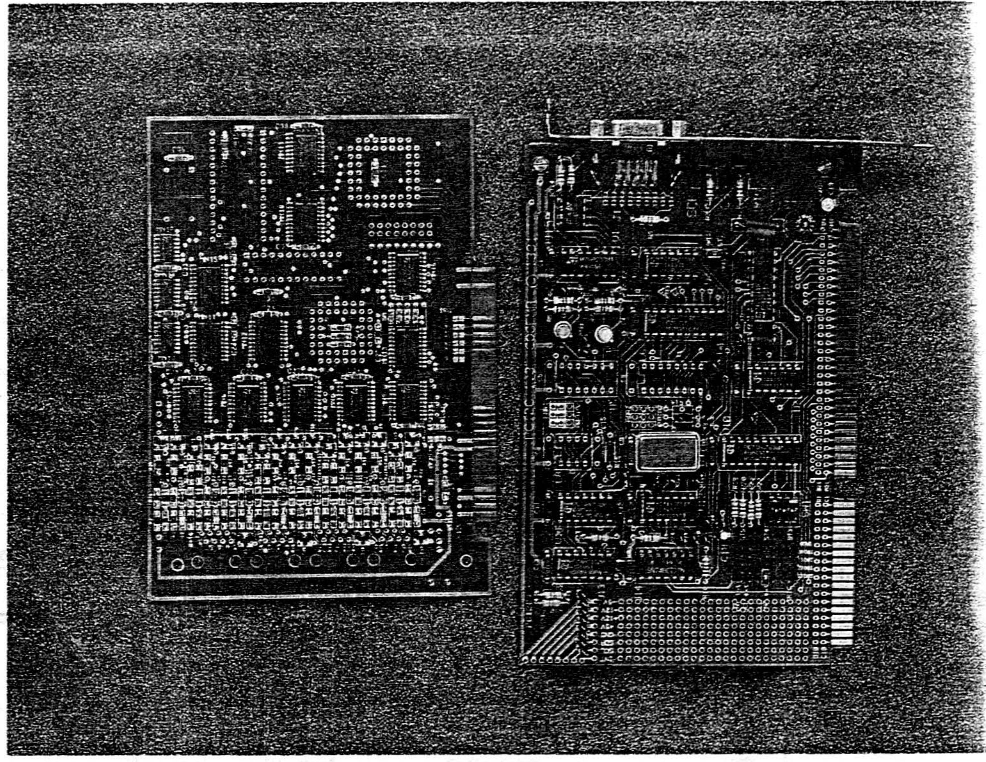
Semiconducteurs

D_1 : Zener 3,3 V
T_1, T_2 : BC 107
Pont de diodes : 50 V/1 A
CI_1 : 4N25, optocoupleur
TD, RD : LED

Mise en œuvre logicielle du PCD 8584



Lors du précédent article nous vous avons fait découvrir l'architecture matérielle du circuit intégré PCD 8584 qui a pour fonction de permettre de réaliser des passerelles "micro 8/16 bits (de très nombreux types) — I2C". Aujourd'hui nous allons tenter de ...l(h)ore le sujet sulfureux qu'est sa mise en œuvre logicielle. En effet ce sujet étant particulièrement acide à digérer il est nécessaire de retourner aux bases de son fonctionnement pour bien comprendre les mécanismes.



Avant de rentrer dans le détail de son fonctionnement rappelons succinctement que ce circuit, qui a pour mission de commander l'échange I2C, gérer son protocole, les procédures d'arbitrage et les timings, fonctionne sur une base de gestion des données orientée "byte" (octet), utilisant pour converser avec le processeur central (selon les cas) soit un mode d'interruption classique soit un mode de "polled handshake" : "établissement d'une liaision par scrutation".

Feu !

Ça y est le grand moment est enfin arrivé. Vous venez de finir de câbler votre circuit et vous venez de le jeter sauvagement dans la cage aux fauves.

Avant toute chose laissez-lui le temps de reprendre ses esprits afin qu'il découvre dans quel guêpier vous l'avez fourré. Pour cela il est suffisamment grand pour comprendre automatiquement avec qui il doit et va discuter par la suite.

En complément du tableau, **figure 1**, déjà publié, nous vous donnons **figures 2** et **3** les principes de fonctionnement de cette reconnaissance automatique de type de bus qui a lieu lors de la première séquence de "WR - CS".

A ce sujet deux petites remarques qui ont leur importance s'imposent ! :

1) Après la première mise sous tension du composant, le premier signal WRite a pour mission d'initialiser le PCD 8584 (en mode 808x par défaut).

2) Si l'on utilise un signal WR commun à plus d'un composant, il est nécessaire de prendre soin

Figure 1

Type	$\overline{R/W}$	$\overline{WR}$	$\overline{R}$	$\overline{DTACK}$	$\overline{IACK}$
8049 / 51	NO	YES	YES	NO	NO
68000	YES	NO	NO	YES	YES
Z80	NO	YES	YES	NO	YES

à ce que juste après la mise sous tension le premier WRite soit pour le PCD 8584 et ceci avant d'écrire dans tout autre périphérique partageant la même entrée "WR". En effet, si tel était le cas, pendant que le signal CS appliqué au PCD 8584 serait à l'état Haut, cela entrainerait une reconnaissance erronée du type de mode d'interface sélectionné...

et donc de ne jamais établir la procédure de communication avec le micro-contrôleur restreignant ainsi un peu le champ des applications de ce composant !

Bref maintenant tout devrait aller bien et revenons à nos sages petits moutons "soft" en vous rappelant rapidement ici aussi quelques vérités premières du PCD 8584.

Généralités (voir figure 4, bloc diagramme)

Le circuit comprend 5 registres : trois, S_0' registre de propre adresse, S_2 registre d'horloge, S_3 registre d'interruption, sont utilisés (principalement) pour l'initialisation et sont normalement écrits une seule fois après la phase de reset du circuit intégré.

Les deux autres sont des doubles registres accessibles tant en lecture qu'en écriture :
S_0 : registre combinant des fonctions de décalage et de tampon de données circulant sur le bus I2C.

S_1 : registre de commande et de statut nécessaire à l'accès et/ou monitoring du bus.

sont utilisés pour les émission et réception des données.

LES LOGICIELS DE COMMANDE DU PCD 8584

Les structures des exemples logiciels que nous allons décrire dans cet article sont ceux recommandés par le fabricant du composant et qui à notre connaissance n'ont jamais été publiés en tant que tel. Pour de sombres raisons de pratique, nous allons vous laissez ce "scoop" en V.O.

en espérant que les commentaires en anglais ne vous rebuteront pas trop.

Par contre, afin de nous convaincre totalement, nous avons testé ces flow-charts en réalisant des logiciels qui seront prochainement disponibles sur le serveur MINITEL ERP (en version compactée PK "zippée" !).

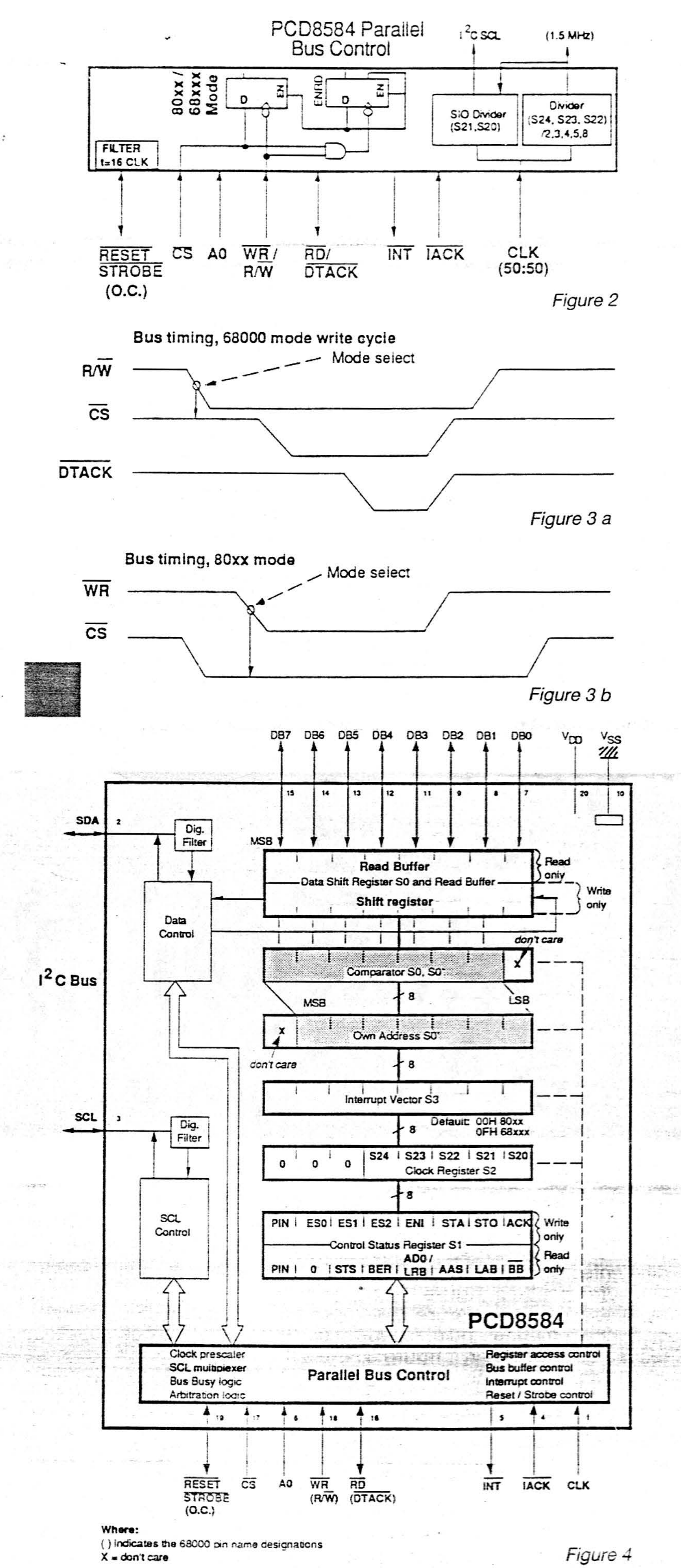


Figure 2

Figure 3 a

Figure 3 b

Figure 4

L'initialisation

Le flow-chart d'un exemple de séquence d'initialisation est donné **figure 5**.
Les valeurs choisies pour imaginer cet exemple sont les suivantes :
adresse I2C propre au circuit PCD 8584 : AAh
(donc valeur à charger : 55h bien sûr !)
Fréquence "horloge" du système : 12 MHz
Débit du bus I2C, d'où SCL : 90 kHz
Le flow-chart indique précisément les différentes étapes à suivre de façon à construire un logiciel pour initialiser le circuit intégré.
A remarquer la gymnastique imposée à la broche A_0 dont la fonction est d'assurer la sélection des différents registres :
*) Lorsque A_0 est HAUT le registre S_1 devient accessible.
*) Lorsque A_0 est BAS les autres registres peuvent être accédés selon les valeurs précédemment chargées dans les bits ES_0, ES_1 et ES_2 du registre S_1.

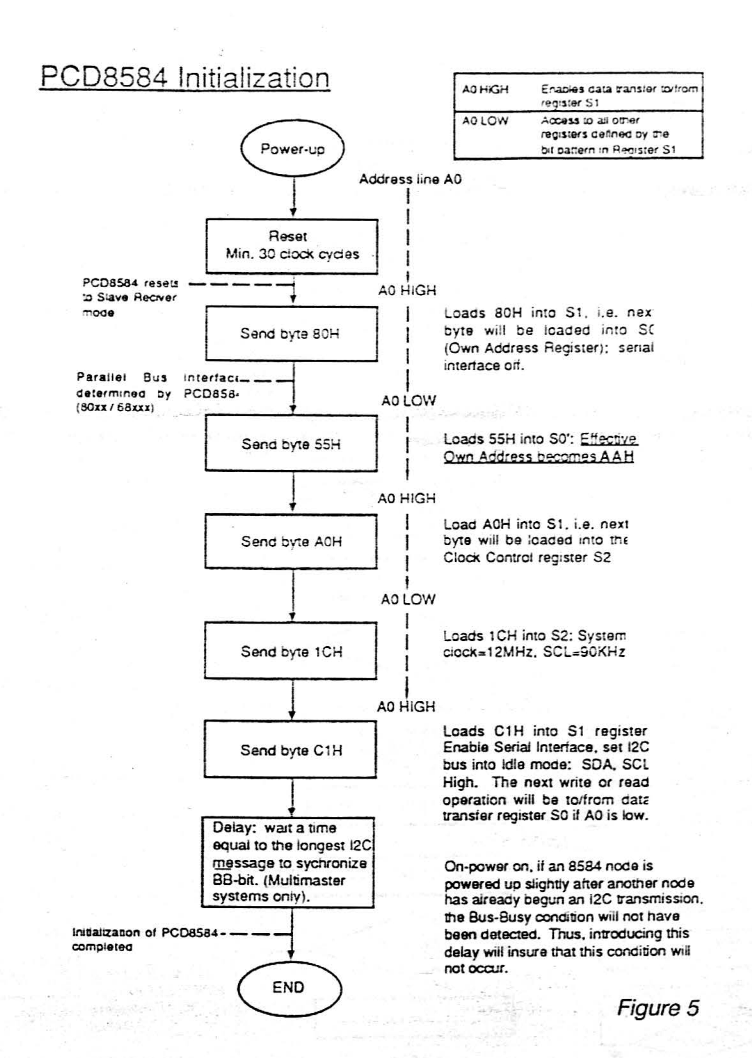
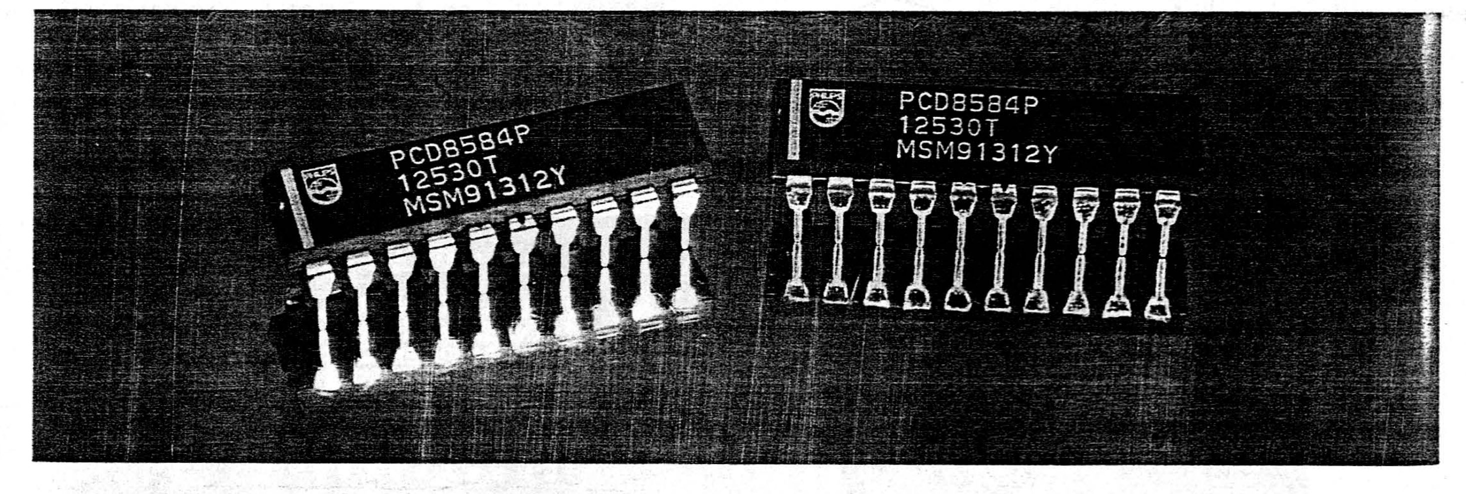


Figure 5



Le circuit PCD 8584 en mode MAÎTRE

Trois flow-charts résument les différentes situations :
a) Maître émetteur, **figure 6**.
b) Maître récepteur, **figure 7**.
c) Maître émetteur puis récepteur après un "re-start", **figure 8**.
qu'il faut prendre le temps de lire en détail car ils sont complets en ce qui concerne le déroulement des opérations et de plus, pour tous les irréductibles du hard auquel nous sommes fiers d'appartenir, nous donnons les chronogrammes des signaux présents sur les différentes broches concernées **figure 9** et **figure10**.

Malgré tout cela il est nécessaire de rajouter quelques commentaires de plus au sujet du très particulier registre S_0.
Drôle de registre que S_0 (**figure 11**).
La partie du bas de S_0 fonctionne en registre à décalage pour tous les messages d'écriture et/ou de lecture (sérialisés) en provenance du bus I2C qui sont effectués via cette zone particulière de S_0 et qui ne peut être accédée par le micro-contrôleur extérieur qu'en ECRITURE.
La partie du haut de S_0 est un registre du plus beau parallèle jamais rencontré qui sert de tampon au message I2C incident et qui ne peut être que LU (en parallèle) par le micro-contrôleur extérieur.
Les bonnes questions à se poser pour concevoir un logiciel sont :
1) "A quel moment les données arrivant par le bus I2C dans la partie basse (shift registrer) vont-elles être transférées dans la partie du haut (le buffer) afin d'être disponibles pour être lues par le micro ?"
Réponse : c'est pendant la phase d'acquittement (9e coup d'horloge).
2) "Et si je ne lis pas le contenu du buffer tout de suite ?"
Réponse : tant que la partie S_0 du haut (le buffer) n'a pas été

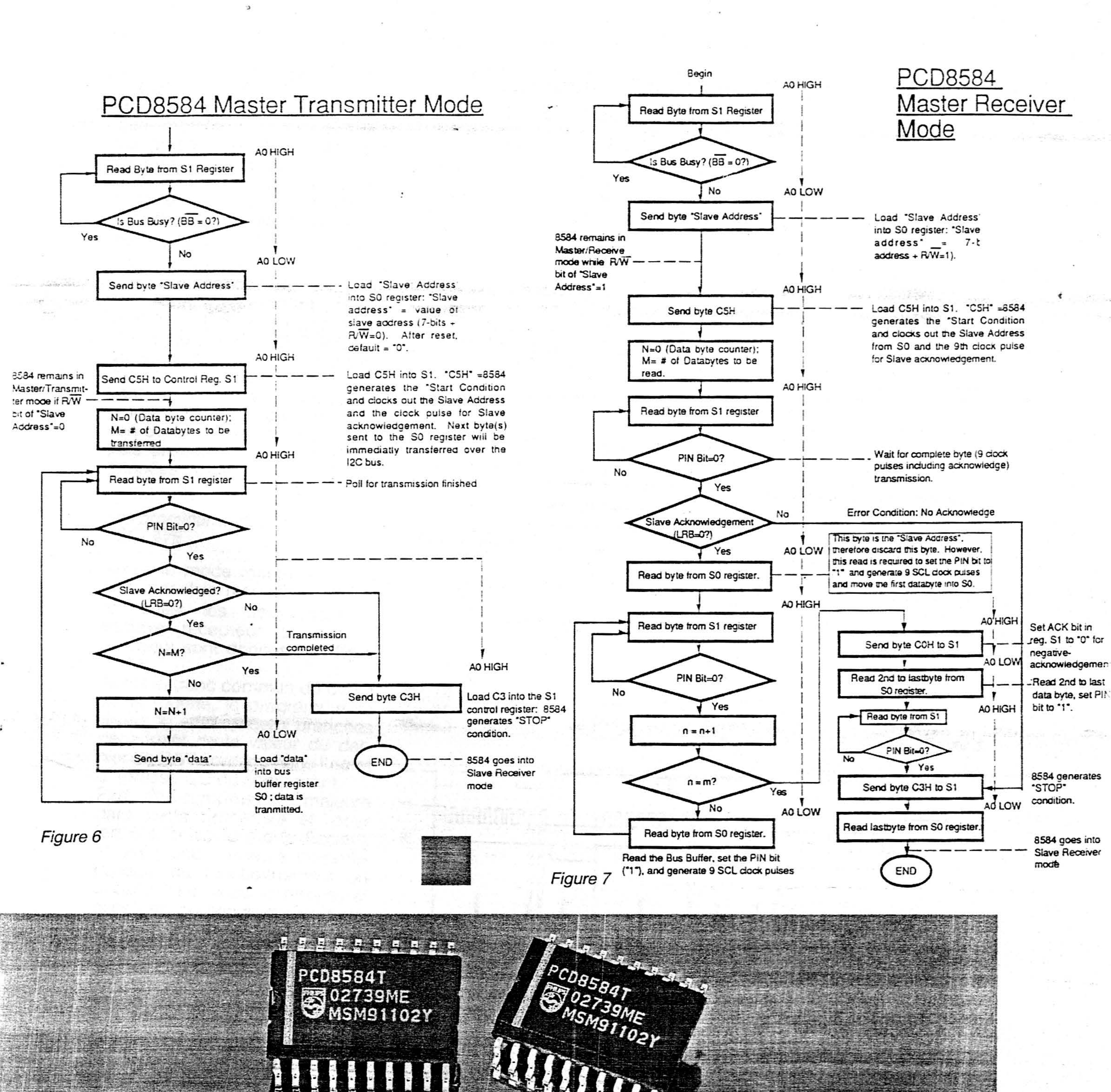


Figure 6

Figure 7

relue par le micro extérieur, l'accès à la partie basse (shift register) de réception de données est interdite et la broche PIN vous informe de cet état.

Pour conclure ce paragraphe faisons encore deux remarques :

a) En mode ÉMETTEUR (en fait que le circuit soit Maître ou Esclave), les données chargées dans le registre à décalage sont aussitôt transmises sur le bus si le bit de validation de la communication série "ESO" est à l'état HAUT.

b) En supposant (pour quelque raison que ce soit) que l'on désire lire le contenu du registre S_0 (le buffer du haut of course !) immédiatement après avoir écrit des données (à transmettre) dans la partie du bas de S_0, il est alors nécessaire d'effectuer une lecture du buffer de S_0 pour "rien" (pour rire serait un bien grand mot) (v.o. : un "dummy read") de façon à "invoquer" la réception d'un premier octet. Au fou !...
En effet, ce "stupide" circuit est totalement incapable de deviner qui a chargé le shift register et donc, afin de transférer le contenu du shift dans le buffer (opération n'ayant lieu que lors d'une phase d'acquittement), il est nécessaire d'une part de lui faire croire qu'il vient de recevoir un message (donc qu'il pense qu'il était en esclave récepteur) et d'autre part de lui faire exécuter gracieusement un "auto-acquittement" pour que le transfert des données shift-buffer se produise et enfin, oh miracle, on peut aller lire le contenu de S_0 tant désiré.

... Ouf !
Pour terminer rajoutons quelques mots au sujet de la **figure 8** qui présente le flow chart de la procédure à suivre, en mode maître, lors d'émissions de données suivies immédiatement de réceptions d'autres données.

Contrairement à ce que beaucoup de personnes croient généralement, ce cas de figure se rencontre fréquemment, principalement lors de l'emploi de mémoires RAM, E2PROM, circuits complexes à pré-charger... car dans ces cas-là, on est souvent obligé d'écrire l'adresse du pointeur (ou mot de contrôle) où l'on désire commencer la lecture puis ensuite lire le contenu des données de celles-ci.

Les procédures du mode ESCLAVE

Après le mode maître, passons maintenant au mode ESCLAVE.
Ici aussi les deux aspects, esclave récepteur et esclave émetteur sont donnés à la **figure 12**.
Après le tronc commun du début de la routine, le programme se divise en effet en deux branches dépendant de la valeur du dernier bit R/W contenu dans l'octet d'adresse I2C du composant.
Pas de complication majeure dans cette procédure et, pour terminer avec le mode Esclave et avoir une meilleure compréhension du fonctionnement du circuit nous vous donnons ici aussi les chronogrammes **figure 13** et **figure 14** des signaux présents sur les broches.
Normalement voici achevé la présentation du PCD 8584 et des flow-charts de ses logiciels associés. Cela ne peut donc que fonctionner, et c'est souvent à cet instant que le bureau des pleurs ouvre ses guichets.
En effet vous avez certainement remarqué des PIN par ci, des PIN par là, dans toutes les routines et nous vous avions indiqué que ce bit particulier du registre de commande et de statut S_1 avait une très grande place dans le bon fonctionnement de l'ensemble. Alors, on désire des détails.

Le bit PIN (Pending Interrupt Not) du registre S_1

Sa mission principale est d'informer l'utilisateur (que vous êtes) du statut de la transmission I2C et de servir à "synchroniser" celle-ci avec votre propre système.

PCD8584 Master Transmitter - Receiver Mode (Repeated Start)

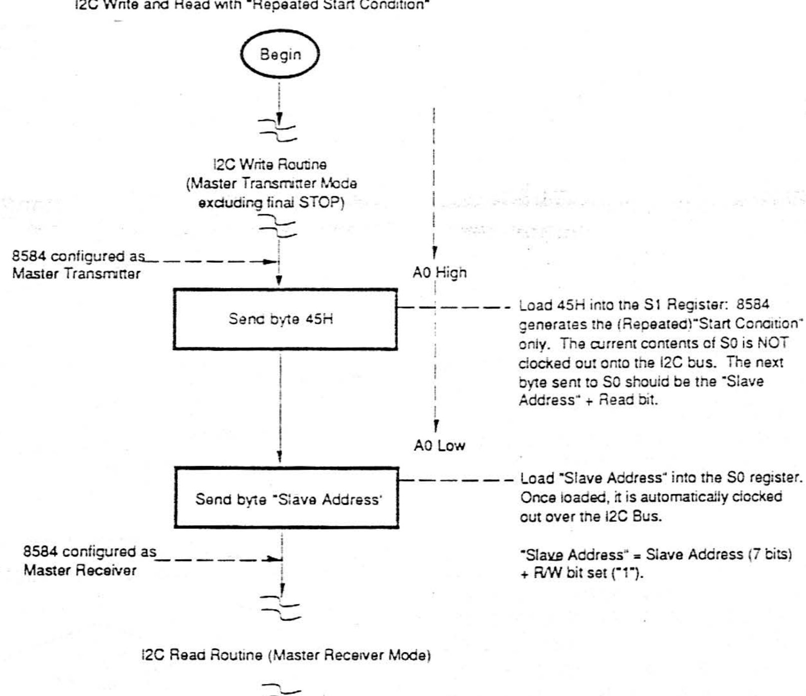


Figure 8

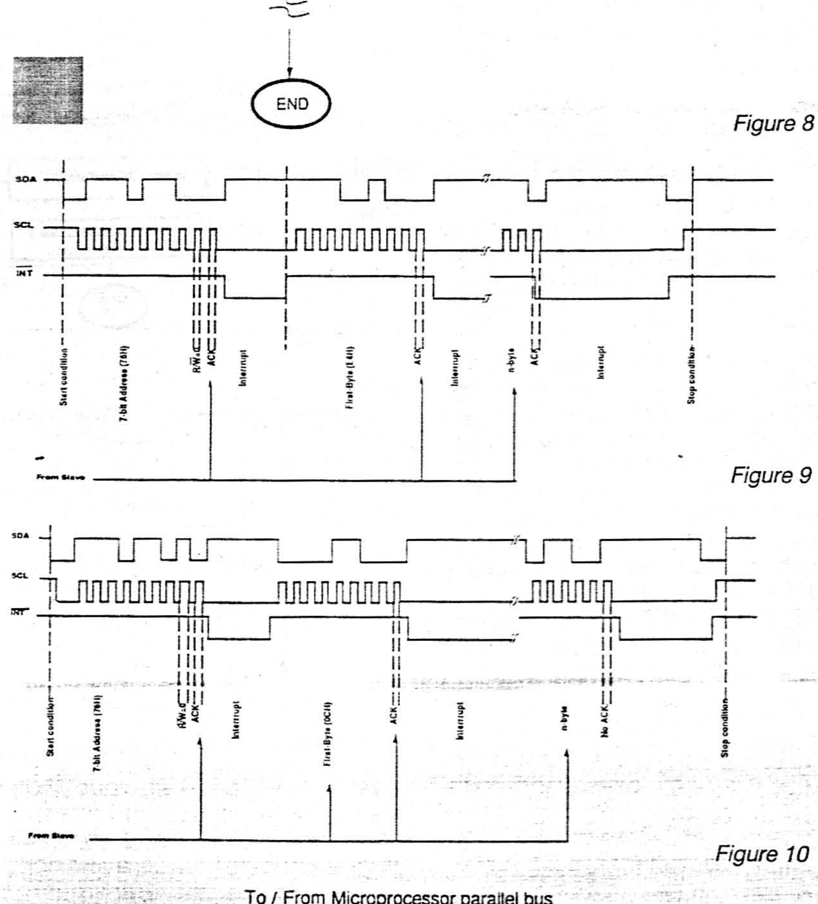


Figure 9

Figure 10

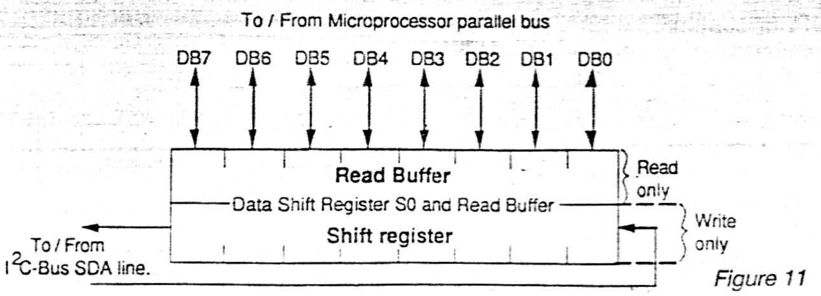


Figure 11

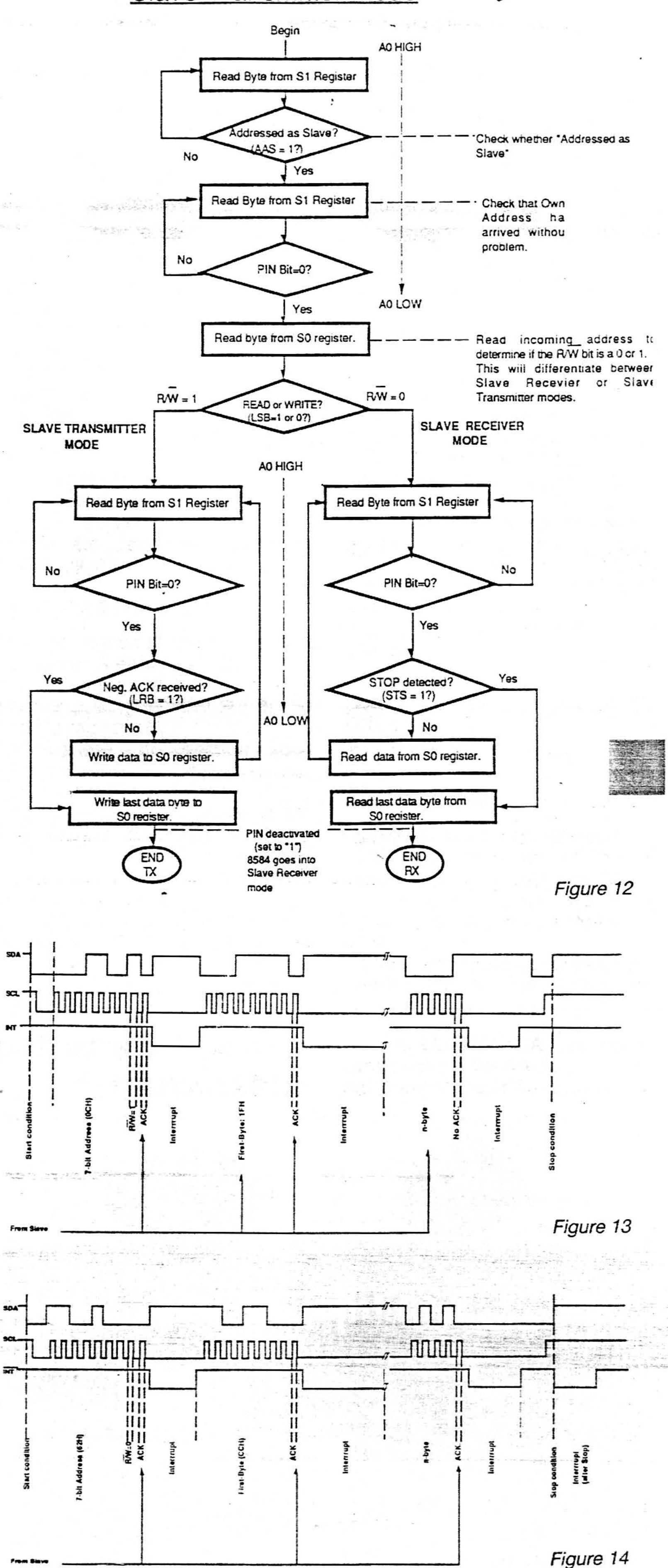


Figure 12

Figure 13

Figure 14

Première particularité : c'est le seul bit de ce registre à pouvoir être lu ou écrit, voir **figure 15**.

En écriture

Il y a écriture et écriture. Ça commence bien !
Il y a les écritures volontaires provenant de l'extérieur (en fait de votre bon vouloir) et celles qui seront réalisées automatiquement, en interne, par le circuit, sans vous demander votre avis et que vous découvrirez dans le prochain paragraphe.
En attendant, lorsque l'on écrit volontairement un "1" dans PIN, ceci a pour effet de positionner tous les bits de S_1 à "0" sauf le bit BB et de pouvoir ainsi servir de condition de reset à ce registre.

En lecture

Vous allez nous dire qu'il y aura toujours soit un "1" soit un "0". Facile !, oui mais quand ? Sous quelles conditions ? Là vous êtes moins fiers alors, relax, prenez votre respiration et soyez bien attentif !

1) En mode de lecture le contenu de ce bit vous informera de ce qui a pu arriver DANS LES CONDITIONS SPÉCIFIQUES DU CAS DE FIGURE OÙ VOUS ÊTES MOMENTANÉMENT. A vous donc de savoir où vous en étiez de votre logiciel. A chacun ses soucis.
2) Le PCD 8584 ne sort pas cycliquement le contenu de ce bit pour vous faire plaisir et ce sera donc à vous, pour en connaitre son contenu, d'aller le lire cycliquement, à votre rythme (de logiciel) selon le procédé bien connu dit de "polled handshake".
Ceci étant posé et, sachant qu'au reset le bit PIN était bien sage à "0", il n'attend plus que d'être positionné par quelques actions internes au circuit intégré à "1".
Or, il se trouvre que le bit PIN est positionné automatiquement en interne à "1" (sans mettre tout le contenu de S_1 à "0" comme au paragraphe précédent lorsque cet acte était dû à une volonté externe !) selon les conditions suivantes :
a) A chaque fois que la transmission I2C est initialisée (via le bit STA — start — mis à "1").
b) Chaque fois que l'on charge S_0 lorsque l'on est en position d'ÉMETTEUR.
c) Chaque fois que l'on lit le contenu de S_0 lorsque l'on est en position de RÉCEPTEUR.

PIN	ES0	ES1	ES2	ENI	STA	STO	ACK	Write only
Control Status Register S1								
PIN	0	STS	BER	AD0 / LRB	AAS	LAB	$\overline{BB}$	Read only

Figure 15

Voici donc déjà quelques informations utiles à traiter.
De plus, et de façon à vous être agréable et un peu plus coopératif au niveau des routines logicielles, le PCD 8584 remet automatiquement le bit PIN à "0" lorsqu'une transmission (émission ou réception) est réussie (8 bits + acquittement).
Tout cela est parfait mais hélas il devient très vite lassant de devoir être obligé d'aller très souvent savoir ce qui ce passe à l'intérieur par cette méthode de "polling" logicielle sur ce fameux bit PIN.
Cela représente fréquemment du temps perdu (pour la CPU), de la fatigue (surtout pour les électrons), etc., etc. Bref comment faire mieux ?

Du polling à l'interruption

Dans les lignes précédentes, afin de gérer l'échange I2C nous nous sommes évertués à aller lire par polling le contenu du bit PIN du registre S_1.
Il existe une autre méthode souvent plus souple pour disposer de ce type d'information.
Elle consiste à actionner le bit ENI (Enable Interrupt) de S_1 ce qui va avoir pour effet de lier un signal externe INT au contenu du bit PIN.
En effet le bit PIN déclenchera un signal d'interruption sur la broche de sortie INT (active à l'état bas à chaque fois que le bit PIN sera remis à "0"). Comme dans toute interruption qui se respecte, le micro-contrôleur la gérera en se détournant de son programme principal pour savoir ce qui vient de se passer et minimisera ainsi son temps d'occupation CPU, il fonctionnera non plus en mode de polling mais en mode d'interruption.
Dernière remarque :
pour tous les "affreux" amicaux que vous êtes et que nous entendons déjà ricaner en ayant observé que la broche 5 (INT) possède une double fonction (SCL out en mode longue distance, ce dernier sélectionné en positionnant les bits ES_0 et ES_1 à "1" — voir ERP précédent) et qui se demandent comment on peut alors réaliser une méthode d'interruption en mode longue distance, la réponse est simple : on ne peut pas ! Mais le polling marche très bien, merci, na !

Et pour terminer...

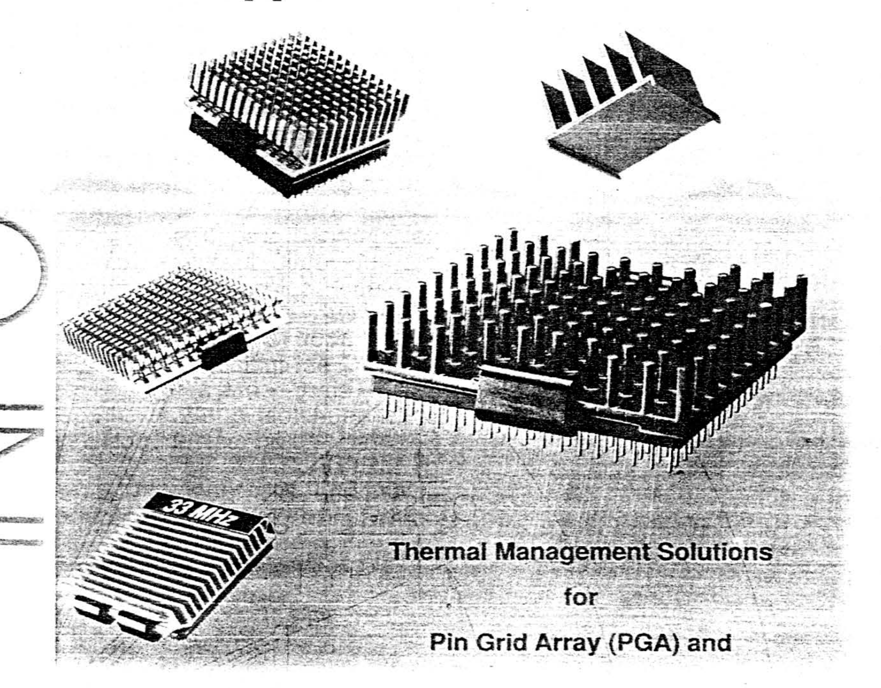
Quelques mots qui ne manqueront pas de vous intéresser concernant les systèmes Multi-maîtres (car tôt ou tard on y arrive, surtout grâce à des PCD 8584 !).
Toutes les routines présentées permettent de fonctionner de système à système en architecture multi-maître sans problème particulier mais étant donné que la fonction multi-maître supportée par le PCD 8584 comporte certaines restrictions mineures, de façon à éviter des conflits entre des données, des START, STOP et RE-START lors de la mise sous tension des différents systèmes, il est préférable d'introduire une temporisation dans la séquence d'initialisation de chacun des PCD 8584 au moins égale à la longueur du plus long message I2C à transmettre comme cela est indiqué dans la flow-chart d'initialisation.
En vous souhaitant à tous de très bonnes vacances ensoleillées, nous vous donnons rendez-vous à la rentrée pour entamer pour un autre grand domaine d'applications industrielles, ce qui devrait nous conduire tout naturellement en BUS à un vrai festival de CAN !

Dominique PARET

NB :

Le mois dernier (nº 536 juillet 92) vous avez été nombreux à remarquer sur la photo de couverture deux cartes industrielles servant d'interfaces "intelligents" entre des slots PC et des applications au bus I2C et sur lesquelles il y avait de nombreux PCD 8584. Rendons donc à César ce qui lui appartient en remerciant les Sociétés COGEMA (à Limoges) et DIALECTICA (à Montigny-le-Bretonneux) qui nous les ont aimablement prêtées pour imaginer notre article. Encore merci et félicitations pour ces applications.

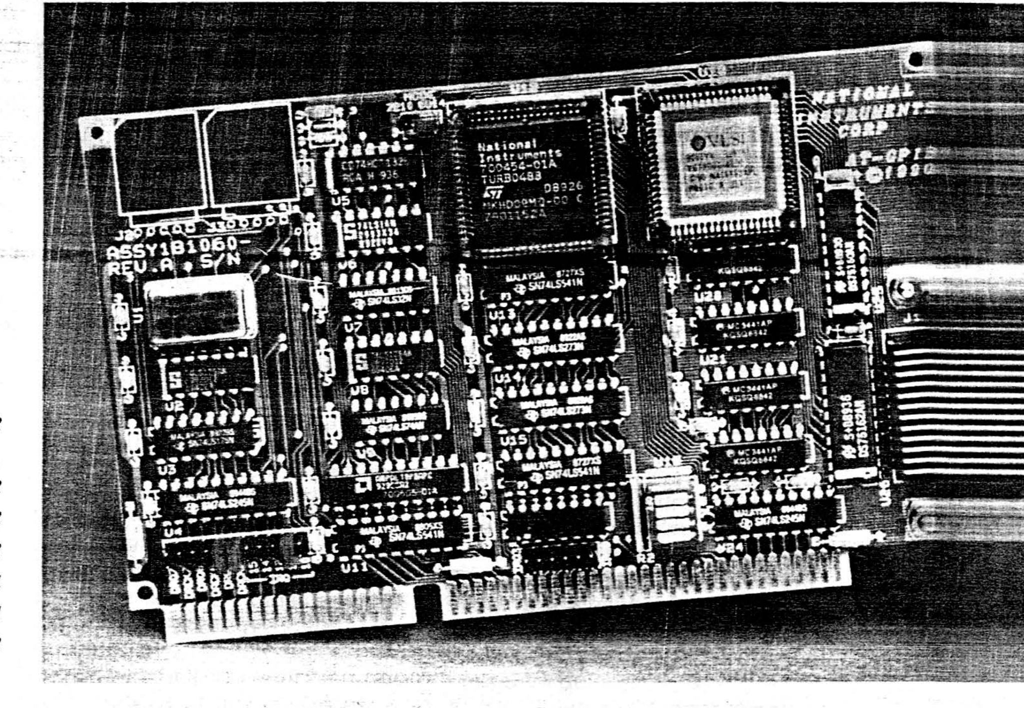
Dissipateurs à ailettes rapportées



P. BALLOFFET SA représentant exclusif de AAVID en France, présente les nouveaux **dissipateurs à ailettes rapportées** (collées). Ils offrent une garantie de fiabilité du semi-conducteur pour un encombrement et un poids réduits, tout en conservant une résistance thermique plus basse que les dissipateurs en aluminium extrudés conventionnels.
Pour les mêmes dimensions, ces dissipateurs offrent un gain thermique environ 2 fois supérieur aux dissipateurs extrudés. Ils sont particulièrement adaptés aux applications concernant les alimentations, les modules thermoélectriques, les semi-conducteurs de commande, les variateurs de vitesse des moteurs électriques, etc.
Pour permettre un choix rapide et précis parmi sa large gamme de dissipateurs disponibles, AAVID fournit les caractéristiques thermiques en fonction des dimensionnements mécaniques.

P. Ballofet SA 4, rue Brunel - 75017 Paris
Tél. : 33 (1) 42.67.69.81

La norme IEEE-488.2



L'étude du bus GPIB, abordée lors de notre précédent article, décrivait en détail l'architecture retenue lors de la mise en place du standard IEEE-488. Ce mois-ci, nous consacrons la présente publication à la définition de la norme IEEE-488.2.

```
                                BUS
  <          Device Dependent Messages          >
     <     Common Commands and Queries     >
        <   Syntax and Data Structures   >
           <    Remote IF Messages    >
 D : C : B : A                        A : B : C : D

 <-- System      -->                  <-- System      -->
     Component x                          Component y

Mfrs.  : IEEE-488.2 :      IEEE-488.1      : IEEE-488.2 : Mfrs.
Specs. : Standard   :      Standard        : Standard   : Specs.

WHERE:
   Layer D represents Device Functions
   Layer C represents Common System Functions
   Layer B represents Message Communication Functions
   Layer A represents Interface Functions (IF)
```

Figure 1

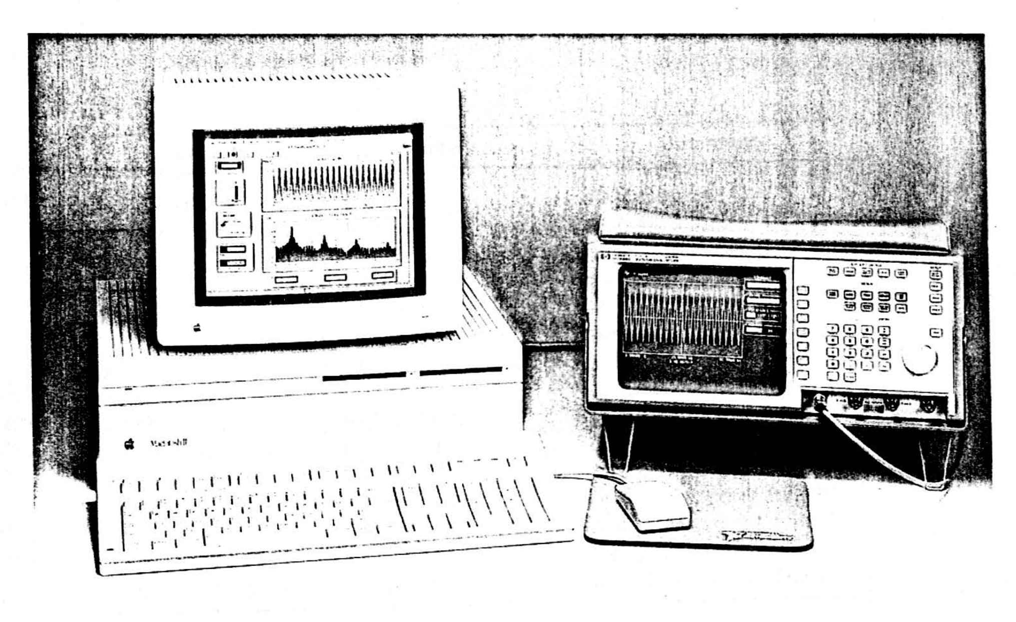
GENERALITES

C'est en 1987 que l'Institute of Electrical and Electronics Engineers (IEEE), décida de rédiger une nouvelle norme, la 488.2, destinée à pallier les inconvénients inhérents à sa sœur aînée, alors rebaptisée 488.1. En effet, le standard défini en Avril 1975 laissait un certain flou sur la normalisation du transfert bilatéral des données entre contrôleur et équipements. De nombreux constructeurs de matériels développèrent ainsi durant quasiment dix années, des dispositifs utilisant des formats et codes absolument incompatibles entre eux.

Ce nouveau standard 488.2 rajoute en fait une couche supplémentaire au-dessus de la précédente norme. Cela signifie que les anciens équipements acceptent le pilotage par un contrôleur 488.2. De même, les appareils récents supportent-ils parfaitement les interfaces du passé.

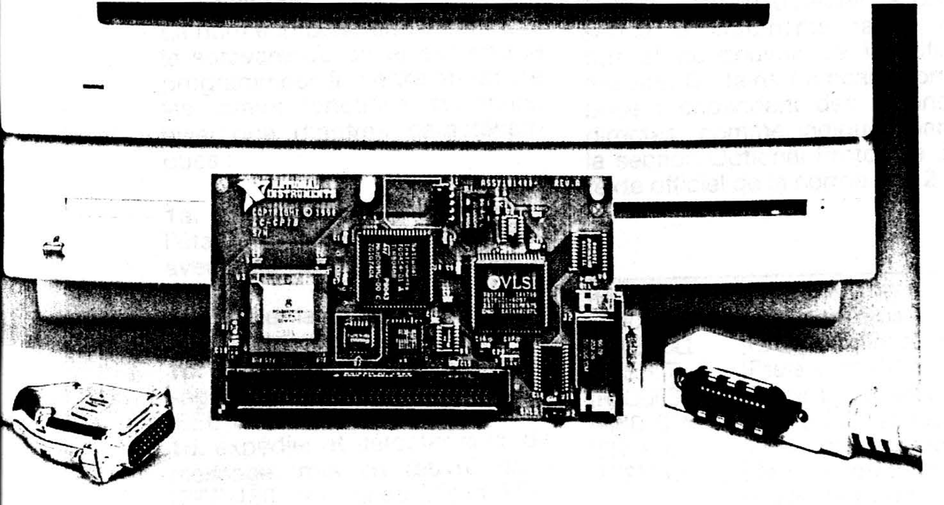
Pour bien comprendre le but de cette nouvelle définition, la **figure 1** représente graphiquement les diverses couches en lesquelles on peut scinder l'interface GPIB d'un instrument. La couche la plus basse se nomme Remote Interface Messages, et illustre la partie physique du contrôleur IEEE, décrite par la norme 488.1. Cette notion englobe la mécanique du connecteur, les divers

câblages, les signaux électriques, le handshake des données etc... Le standard 488.2 regroupe quant à lui les deux sections intermédiaires, dont la première, Syntax and Data Structure, établit les méthodes de communication entre les dispositifs. On peut citer comme exemple, l'usage du jeu de caractères ASCII pour représenter les informations qui circulent.
Common Commands and Queries marque la volonté des fabricants de standardiser un certain nombre de mnémoniques, afin que tous les instruments supportant l'IEEE-488.2 puissent les accepter. Par exemple, * IDN ? demande au dispositif adressé de retourner son identification normalisée.
La dernière couche, Device Dependent Messages, exprime la syntaxe mise en œuvre par le constructeur pour piloter son équipement. La réception de ces commandes impose à l'appareil d'exécuter telle ou telle fonction.



Remarques

La norme IEEE-488.2 se présente sous la forme d'un document à l'épaisseur assez importante. Publier des articles complets et détaillés sur le sujet, suffirait à alimenter la revue pendant plusieurs années ! En conséquence, le présent article constitue plutôt un résumé destiné à introduire certaines des notions fondamentales évoquées par l'ouvrage précité. La norme exacte concerne plus particulièrement les personnes qui travaillent à l'élaboration de nouveaux équipements. Nous axerons donc notre article sur des éléments nouveaux (report du mot d'état, commandes communes...) susceptibles d'intéresser directement les programmeurs.



Une fois encore, les nombreux termes techniques anglais utilisés par les normes que nous avons étudiées, ne trouvent pas tous de traduction adéquate. C'est pour cette raison que nous les utiliserons tels quels, afin de ne pas alourdir le texte par des interprétations inadaptées ou peu littéraires. De plus, compulser le dictionnaire pour connaître la signification exacte de certains mots ne peut qu'enrichir votre culture de la langue anglaise...

Les problèmes liés à la norme 488.1

Voici, résumées, les difficultés rencontrées lors de l'utilisation d'un système répondant à la norme 488.1 :

- Deux instruments offrant les mêmes fonctions peuvent présenter des possibilités de communication différentes : l'un ne possède que le mode Talk Only, alors que l'autre accepte de parler, mais également d'écouter.
- Pas de formats de données communs : lorsque deux instruments sont interconnectés sur le même bus, l'un d'entre eux peut s'exprimer avec un format de données différent de celui mis en œuvre par l'autre équipement. Cette particularité force ainsi le concepteur à développer des routines distinctes pour piloter l'appareil de son choix.
- Protocole de communication inexistant : par exemple, l'ordre dans lequel un dispositif expédie des ordres ou des commandes.
- Absence d'un jeu de commandes standards : deux systèmes qui exécutent des fonctions similaires peuvent réclamer des syntaxes complètement dissemblables.
- Le report du mot d'état diffère d'un équipement à l'autre : chaque appareil retourne un octet d'état à l'intérieur duquel il positionne des bits indiquant une opération passée ou en cours. Ainsi, selon le constructeur et pour une demande de service équivalente, les bits n'occupent pas une position normalisée.

Les solutions apportées par le standard 488.2

- Un minimum de possibilités déjà définies par l'IEEE-488, mais désormais obligatoires pour les interfaces souhaitant se conformer à l'IEEE-488.2.
- Format des données et de la syntaxe utilisée spécifiant comment les informations sont représentées.
- Protocole lors des envois de messages précisant les données expédiées, et le moment où elles transitent sur le bus.
- Jeu de commandes communes.

• Nouvelle définition du mot d'état (status byte) subdivisé en sous-registres, autorisant un report d'activité plus complet.

LES MODIFICATIONS SUR LE HARDWARE

Comme souligné précédemment, IEEE-488.2 impose un minimum de caractéristiques, auxquelles les nouveaux interfaces se plient. La **figure 2** en représente les codes, alors que l'annexe de fin d'article les détaille. En clair, tous les nouveaux équipements au standard 488.2, doivent pouvoir expédier et recevoir des données, déclencher des demandes de services et répondre à la commande d'initialisation en se plaçant ensuite dans un état connu. De même, si un appareil souhaite devenir système-contrôleur, la nouvelle norme détaille le minimum de spécificités que la fonction nécessite : parallèle polling et validation des modes remote/local. Ainsi, l'utilisateur sait à présent que tous les équipements répondant au standard 488.2 qu'il utilise présentent des caractéristiques communes. Cette particularité simplifie grandement leur interconnexion puis leur pilotage.
La norme impose également que le software du driver autorise le programmeur à mettre en œuvre les quatre fonctions suivantes, anisi que d'autres caractéristiques :

1a. produire une impulsion à l'état bas (TRUE) sur la ligne IFC, avec une largeur supérieure à 100 µs.
1b. valider la ligne REN dans les deux états, vrai ou faux.
1c. envoyer un ou plusieurs messages d'interface, définis dans IEEE-488.
1d. expédier et détecter la fin de message, mis en œuvre dans IEEE-488 : les lignes EOI et ATN, respectivement vraie et fausse, suivies d'un handshake sur un octet de donnée.
2. la possibilité (directement ou par l'intermédiaire d'un programme), d'expédier ou de recevoir les codes, formats, protocoles ainsi que les commandes communes, définies par la présente norme.
3. la faculté de tester l'état (vrai ou faux) de la ligne SRQ.
4. la capacité de détecter les transitions d'un état vers l'autre, sur la ligne SRQ.
5. l'aptitude à examiner chaque bit d'un mot d'état.

Capability	Code*	Comment
Source Handshake	SH1	Full Capability
Acceptor Handshake	AH1	Full Capability
Talker	T(TE)5, or T(TE)6	Basic Talker, Serial Poll, untalk on MLA
Listener	L(LE)3, or L(LE)4	Basic Listener, unlisten on MTA
Service Request	SR1	Full Capability
Device Clear	DC1	Full Capability
Remote Local	RL0 or RL1	None or Full Capability
Parallel Poll	PP0 or PP1	None or Full Capability
Device Trigger	DT0 or DT1	None or Full Capability
Controller	C0 or C4 with C5, C7, C8 or C11	None or Respond to SRQ, Send IF Msg., pass, receive control
Electrical Interface	E1 or E2	Open Collector or Tristate

*See Appendix C for Code definitions

Figure 2 : Les codes utilisés.

6. la possibilité de détecter les timout(s) lorsque le contrôleur s'adresse à un appareil ou inversement, puis de déclencher une erreur exploitable par le programme d'application. Ce dernier doit pouvoir aussi bien valider des timeout de différentes longueurs, que les dévalider définitivement.
Le texte de référence recommande également certaines options, comme piloter individuellement les lignes NRFD et NDAC, afin de détecter la présence d'instruments reliés au bus et de pouvoir les identifier ensuite. Certains fabricants proposent cependant des routines directes, comme indiqués dans la section Optional Protocols du texte officiel de la norme 488.2 :

RESET	Initialise le système	Obligatoire
FINDRQS	Détermine l'appareil qui demande un service	Optionnel
ALLSPOLL	Lance un polling série sur tous les dispositifs	Obligatoire
PASSCTL	Passe le contrôle du bus à un autre instrument	Optionnel
REQUESTCTL	Demande le contrôle du bus	Optionnel
FINDLSTN	Trouve tous les dispositifs connectés sur le bus	Optionnel
SETADD	Programme l'adresse d'un dispositif	Optionnel
TESTSYS	Demande l'exécution d'un self-test, à l'appareil adressé	Optionnel

Le lecteur comprendra aisément la difficulté de reproduire dans cet article, l'ensemble des modifications et enrichissements apportés à la gestion du bus. Les informations proposées ci-dessus, ne représentent donc qu'un extrait du texte de normalisation. Les personnes désireuses de se procurer l'ouvrage complet sur IEEE-488.2 se reporteront à la bibliographie fournie en fin d'article.

FORMAT DES DONNEES ET SYNTAXE EMPLOYEE

IEEE-488.2 définit un ensemble de formats qui permettent la transmission de nombreux types de données tels, par exemple, les nombres décimaux, les entiers, ou encore les chaînes de caractères. Nous verrons plus loin les méthodes retenues.

Le standard 488.2 introduit également un nouveau concept, résumé par les deux phrases suivantes : Forgiving listening. Precise talking : réception conciliante, émission précise. La première phrase illustre la faculté d'un instrument à accepter tout un assortiment de formats et de codages divers, entraînant sa compatibilité avec des équipements anciens : l'appareil « excuse » l'instrument qui lui parle, en acceptant sa syntaxe. Cependant, la réponse de ce même appareil doit se conformer à une définition rigoureuse des formats, spécifiée par la présente norme. En bref, on demande aux instruments de s'exprimer selon une procédure normalisée et connue de tous.

LA COMMUNICATION ENTRE LES EQUIPEMENTS

Grâce à ce chapitre, la norme autorise la communication entre les instruments, en spécifiant les modalités nécessaires à l'envoi des commandes, des paramètres, des données. IEEE-488.2 décrit en détail les actions à entreprendre, lorsque, par exemple, un appareil reçoit de multiples ordres, ou subit une interruption lors de l'exécution d'une tâche en cours. La mise en œuvre de ce protocole réclame de la part de l'instrument, certains états, dits opérationnels, commentés ci-dessous :

ETAT	FONCTION
IDLE	Attend des messages
READ	Lit et exécute des messages
QUERY	Stocke les réponses à expédier
SEND	Envoie des réponses
RESPONSE	En train d'expédier les réponses
DONE	Emission des réponses achevée
DEADLOCK	L'instrument ne peut accepter plus de données
UNTERMINATED	L'appareil a essayé de lire un message non terminé
INTERRUPTED	L'équipement a subit une interruption par un nouveau mesage, alors qu'il expédiait une réponse

Ces états indiquent à l'instrument le type de comportement à adopter, en présence d'un défaut ou d'une anomalie rencontrés lors d'une communication.
IEEE-488.2 détermine également les principes régissant l'échange de données entre appareils interconnectés. Cette clause concerne notamment l'ordre d'expédition des informations sur le bus. Enfin, le standard impose à un instrument de ne pas émettre de données sur les lignes, sans qu'un interface ne l'autorise au préalable.

Le jeu de commandes communes

Dans la norme IEEE-488, chaque appareil possédait un jeu de fonctions lui permettant de dialoguer avec d'autres instruments et éventuellement, retourner un mot d'état. En fait, chaque constructeur utilisait ses propres commandes, rendant ainsi les systèmes de communication peu uniformes. A présent, IEEE-488.2 détaille une liste de commandes communes qui suppriment les éventuelles incompatibilités précédemment évoquées. On retrouve ces commandes classées sous la forme de groupes, en fonction de l'action qu'elles déclenchent :
System Data : informations sur l'appareil : description technique, options...
Internal Operations : opérations internes : remise à zéro, calibration, auto-test.
Status & Events : mots d'états et d'événements : structure du mot d'état retourné.
Synchronization : synchronisation des diverses opérations au sein de l'instrument.
Parallel Poll : interrogation parallèle : réponse à un polling parallèle selon 488.1.
Device Trigger : déclenchement de l'appareil : séquence lancée à réception d'un trigger.
Controller : contrôleur : définition du passage de contrôle entre des appareils.
Auto Configure : Configuration automatique : possibilité de modifier l'adresse d'un écouteur.
Macros : macro-commandes : définir des ensembles de commandes compacts.
Storred Settings : configurations internes : sauve et restitue des données internes.
Le standard impose la mise en œuvre obligatoire de certaines de ces commandes sur les instruments. On peut ainsi écrire des modules de programmation uniques, aisément transposables d'un appareil à un autre. La tâche du programmateur s'en trouve considérablement simplifiée.

Report du mot d'état

IEEE-488.2 décrit un modèle de mot d'état, afin qu'un contrôleur sache correctement interroger un équipement qui réclame son attention. La **figure 3** représente le diagramme (complexe !) retenu par la norme. En fait, on utilise le modèle déjà mis en œuvre au sein du précédent standard, auquel on ajoute la

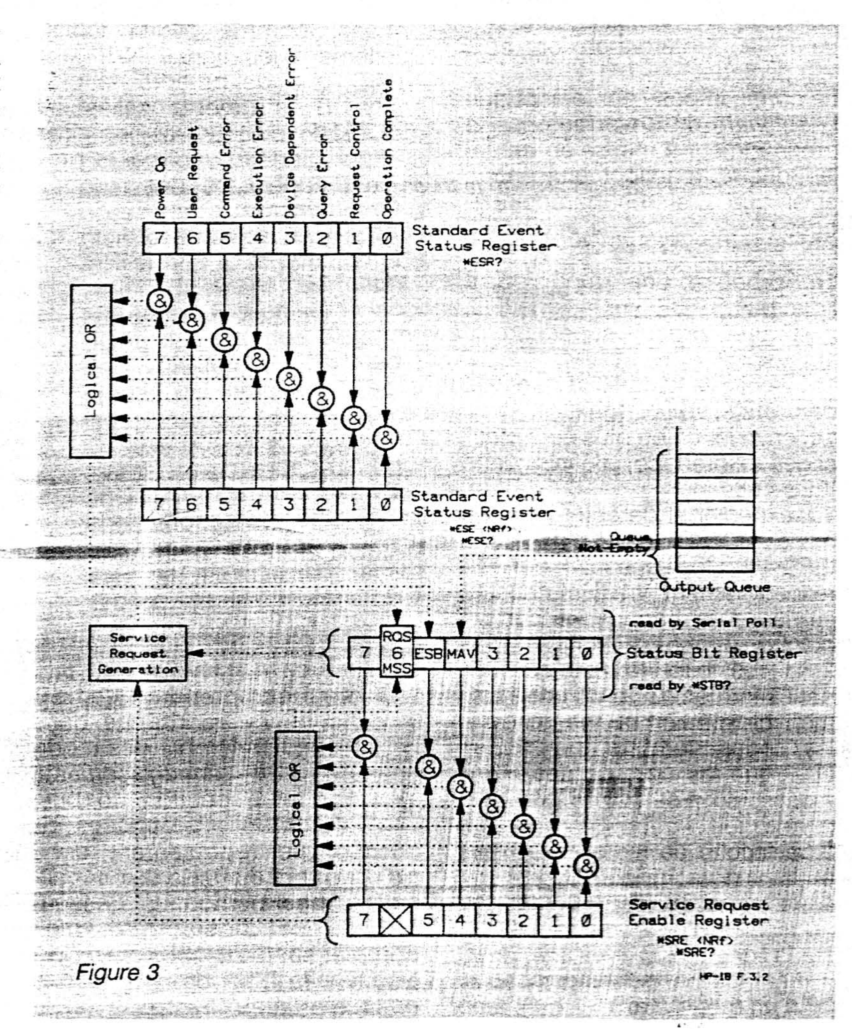


Figure 3

définition de certains des bits. Event Status Bit (ESB, bit du statut d'évènement) et Message Available (MAV, message disponible), font partie de cet ajout. IEEE-488 définissait déjà le bit RQS (Request Service, demande de service). Nous survolerons cette nouvelle architecture un peu plus bas.

Le codage des informations

Le standard original IEEE-488, proposait aux utilisateurs un moyen d'intercommunication qui résolvait nombre de leurs problèmes. Cependant, il ne définissait nullement le format des données ainsi que le protocole de codage, et laissait libre choix d'utiliser les classiques standards alphanumérique, binaire et BCD. Comme nous l'évoquions antérieurement, la nouvelle norme introduit un ensemble de formats et codes s'appliquant à tous les types de données.

Le codage des messages

IEEE-488 utilisait le code ISO 7 bits (ASCII) pour documenter les commandes d'interface. Elles furent exploitées ensuite selon ce principe, par de nombreux dispositifs d'instrumentation. Néanmoins, l'absence d'un véritable standard entraîna les constructeurs d'équipements à développer des appareils utilisant des codages binaires différents. Dans le but de normaliser cette situation, IEEE-488.2 spécifie trois types de codages binaires : ASCII 7 bits (pour les caractères alphanumériques), Binary 8 bits Integers (Entiers 8 bits) et Binary Floating Point Code (Code pour les virgules flottantes). Grâce à ces définitions, le standard 488.2 peut décrire les formats de données nécessaires aux notations décimales, octales, hexadécimales entières etc... La plupart de ces formats utilisent le code ASCII pour représenter la donnée.

LE FORMAT DES DONNEES EN MODE RECEPTION

La norme 488.2 propose de nombreux types de formats, comme en témoigne le tableau de la **figure 4**.
Nous l'écrivions plus haut, le dispositif qui reçoit des informations doit faire preuve d'indulgence à l'égard de celui qui émet (Forgiving Listening). Par exemple,

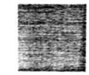
Listener Formats	Status
<Decimal Numeric Program Data>	Required
<Character Program Data>	Optional
<Suffix Program Data>	Optional
<Non-Decimal Numeric Program Data>	Optional
<String Program Data>	Optional
<Arbitrary Block Program Data>	Optional
<Expression Program Data>	Optional
Talker Formats	
<NR1 Numeric Response Data>	Required
<Arbitrary ASCII Response Data>	Required
<Character Response Data>	Optional
<NR2 Numeric Response Data>	Optional
<NR3 Numeric Response Data>	Optional
<Hexadecimal Numeric Response Data>	Optional
<Octal Numeric Response Data>Optional	
<Binary Numeric Response Data>	Optional
<String Response Data>	Optional
<Definite Length Arbitrary Block Response Data>	Optional
<Indefinite Length Arbitrary Block Response Data>	Optional

Figure 4

accepter les caractères minuscules ou majuscules. Ce principe assure la correcte liaison entre des équipements anciens et récents.

Interpreter les diagrammes

Nous allons débuter le paragraphe consacré au format des données, par la représentation graphique mise en œuvre dans la norme 488.2, et que l'on retrouvera également au cours de notre introduction sur le langage SCPI. Il s'agit des diagrammes de « voie ferrée » (Railroad Diagrams) qui indiquent le sens de lecture ainsi que les diverses options possibles au sein d'une même commande. La **figure 5** en illustre un exemple. Les flèches imposent la direction selon laquelle on traverse le diagramme, en principe de gauche à droite. Les objets existent sous forme de rectangles ou de cercles. Les cercles illustrent des caractères littéraux ('*','?',':','+' par exemple), alors que les rectangles décrivent la syntaxe d'une structure définie dans le texte. Lorsque la commande accepte plusieurs fois le même élément, on trouve une flèche qui reboucle la fonction : c'est le cas de ‹digit› sur notre exemple précédent. De même, un chemin fléché déroutant un élément, indique au lecteur qu'il peut être omis : '+' et '−' sur notre dessin.



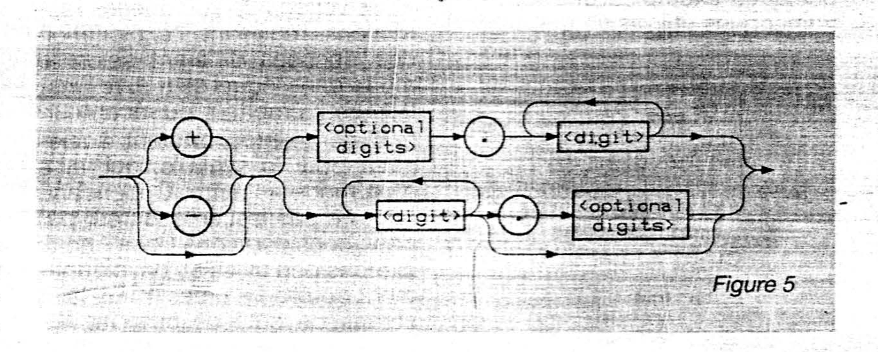


Figure 5

Le format ‹NRf›

Sous ce nom se dissimule en fait le format "Decimal Numeric Program Data", représenté par le symbole ‹NRf›, pour flexible Numeric Representation. La définition du ‹NRf› se trouve en **figure 6 a**. Voici quelques exemples de formats autorisés :

.123
1.23
+ 12.3
.123E − 45
+ 12.3e + 45
.123 E + 1
+ 12.3e − 1
− 0.123

Comme vous le constatez, ce format tolère beaucoup de variations (very forgiving !). Cependant, la mantisse ne peut excéder plus de 255 caractères, sans compter les zéros de tête. L'exposant doit se trouver dans la gamme − 32000 à 32000.
Lorsqu'un instrument reçoit un ‹NRf› d'une précision supérieure à celle qu'il accepte, l'appareil arrondit alors le chiffre au lieu de le tronquer. Durant cette opération, l'équipement ignore le signe et arrondit à une valeur supérieure ou égale à un demi :

Valeur reçue	Valeur arrondie
1.3499	1.3
1.35	1.4
− 2.458	− 2.5
− 2.447	− 2.4

La norme accepte également les suffixes dont la **figure 6 b** résume les codes.

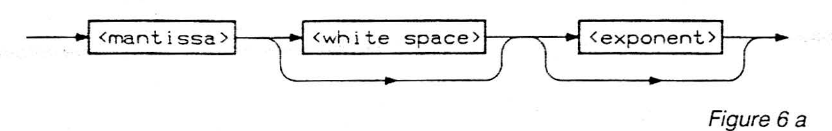


Figure 6 a

Class	Preferred Suffix (primary unit)	Allowed Suffix (secondary unit)	Referenced Unit
Current	A		Ampere
Pressure	ATM		Atmosphere
Charge	C		Coulomb
Illumination	CD		Candela
Ratio	DB		Decibel
Power	DBM		Decibel milliwatt
Capacitance	F		Farad
Mass		G	Gram
Inductance	H		Henry
Frequency	HZ		Hertz
Pressure	INHG		Inches of mercury
Energy	J		Joule
Temperature	K		Degree Kelvin
		CEL	Degree Celsius
		FAR	Degree Fahrenheit
Volume	L		Liter
Illumination	LM		Lumen
Illumination	LX		Lux
Length	M		Meter
		FT	Feet
		IN	Inch
Frequency		MHZ	Megahertz
Resistance		MOHM	Megaohm
Force	N		Newton
Resistance	OHM		Ohm
Pressure	PAL		Pascal
Ratio	PCT		Percent
Angle	RAD		Radian
		DEG	Degree
		MNT	Minute (of arc)
		SEC	Second
Time	S		Second
Conductance	SIE		Siemens
Mag Density	T		Tesla
Pressure	TORR		Torr
Amplitude	V		Volt
Power	W		Watt
Mag Flux	WB		Weber
Luminous Flux	LM		Lumen

Figure 6 b

LE FORMAT DES DONNEES EN MODE EMISSION

Intéressons-nous à présent au format mis en place, lorsque l'instrument passe en mode parleur. Dans le but de simplifier les moyens de décodage à réception, les données émises subissent des restrictions plus importantes que précédemment. Le concept Precise Talking revêt ici sa pleine signification. Voici quelques exemples des formats numériques utilisés :

NR1	NR2	NR3
123	12.3	1.23E + 5
+ 123	+ 1.234	123.4E-56
− 12345	− 12345	− 12345.678E + 90

La syntaxe

Nous venons de voir que les restrictions régissant l'exploitation des données diffèrent selon le mode dans lequel se trouve l'instrument : émetteur ou récepteur. Ces contraintes existent également pour la syntaxe, qui varie d'un mode à l'autre. Cependant, pour ne pas lasser le lecteur par des considérations que nous jugeons peu utiles au développement de programmes, nous laisserons de côté ce chapitre. La bibliographie donnée en fin d'article aiguillera éventuellement les personnes désireuses d'approfondir cette section.
Un mot cependant sur les commandes communes. Elles débutent par un astérisque, immédiatement suivi d'un mnémonique. Par exemple, *TRG déclenche un trigger. La demande d'information (Query) se traduit par l'ajout d'un point d'interrogation à la fin du mnémonique : *IDN ? demande de retourner l'identification de l'instrument adressé.

Nous détaillerons plus bas ces commandes communes, reconnues par tous les instruments se conformant au standard 488.2.

Généralités sur le report du mot d'état

Dans le précédent standard, seul le bit RQS indiquait la présence d'une demande de service. L'état, la position ainsi que la signification des autres bits dépendaient alors du constructeur et de son équipement.
IEEE-488.2 améliore sensiblement la situation, en pilotant chaque bit du mot d'état par la sortie d'une structure logique : Status Data Structure. Celle-ci consiste en un registre huit bits, dont chacune des sorties aboutit à un ET, pour permettre son éventuelle inhibition. La seconde entrée de cet opérateur reçoit alors un bit en provenance d'un registre de validation. Celui-ci, programmé par l'intermédiaire d'une commande commune, permettra à la sortie retenue de piloter via le OU huit entrées, le bit final au sein du mot d'état. Enfin, une dernière opération logique sélectionnera la combinaison des bits qui déclenchera la demande de service. La **figure 7 a** illustre ce que nous venons d'expliquer.
La norme définit avec précision certains des bits de l'octet d'état. Ils portent les noms d'**E**vent **Sta**tus **B**it, **M**essage **AV**ailable et **M**aster **S**ummary **S**tatus **B**it. Voici, dans l'ordre, l'explication du fonctionnement de ces indicateurs.

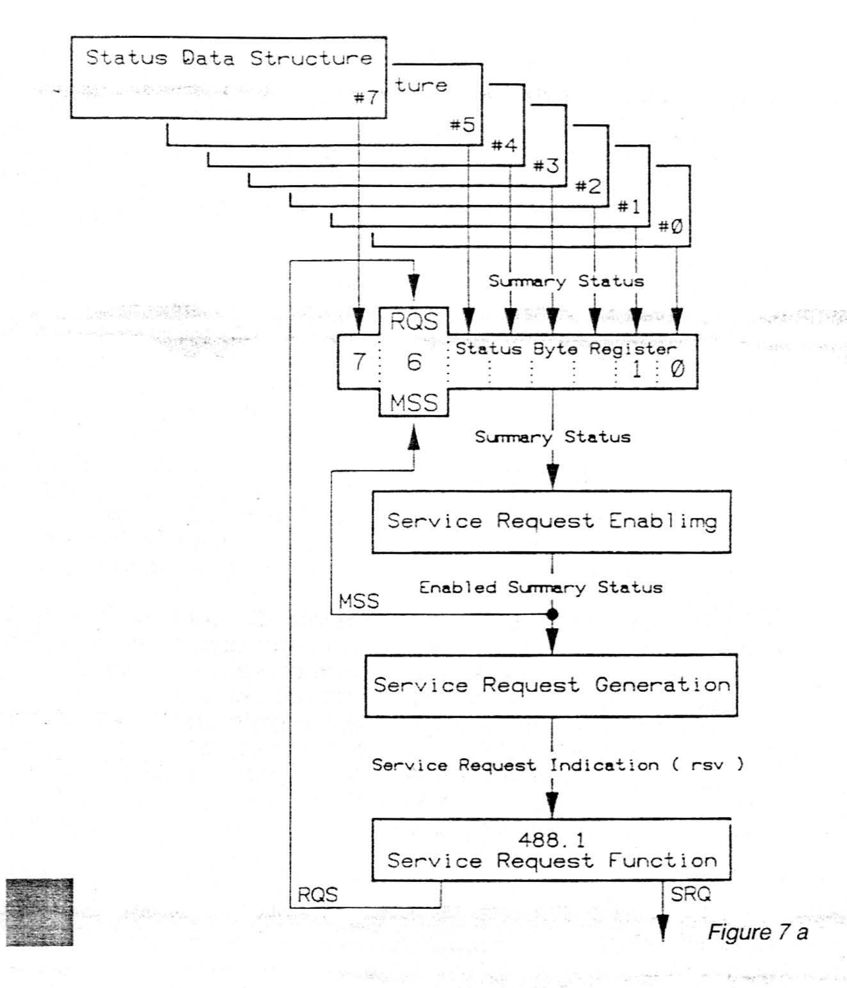


Figure 7 a

Le registre d'événements

Le rôle de cet octet (**S**tandard **E**vent **S**tatus **R**egister, SESR) consiste à capturer tous les changements, ou les transitions, qui interviennent à l'intérieur d'un instrument lors de son fonctionnement. Les bits occupent un état haut (TRUE) lorsqu'un événement se produit et ne repassent à zéro que sur l'ordre du contrôleur. Les Américains décrivent ce comportement par "Sticky bits". Cette particularité garantit à l'utilisateur une information complète et stable sur les éventuelles modifications apparues dans son équipement.
IEEE-488.2 introduit la notion de filtres de transition. Un filtre de transition positif autorise le basculement du bit d'évènement, lorsque la condition passe de l'état FAUX à VRAI. Inversement, un filtre de transition négatif pilote le bit d'événement lors du passage de VRAI à FAUX de la condition étudiée. Autoriser les deux types de filtres permet de valider le bit d'événement lors du moindre changement sur la condition.

Comme l'illustre la **figure 7 b**, le bit Event Status (**ESB**) occupe la cinquième place dans l'octet d'état et indique la présence d'un ou plusieurs bits armés dans le registre SESR. Le registre **E**vent **S**tandard **E**nable (ESE), permet

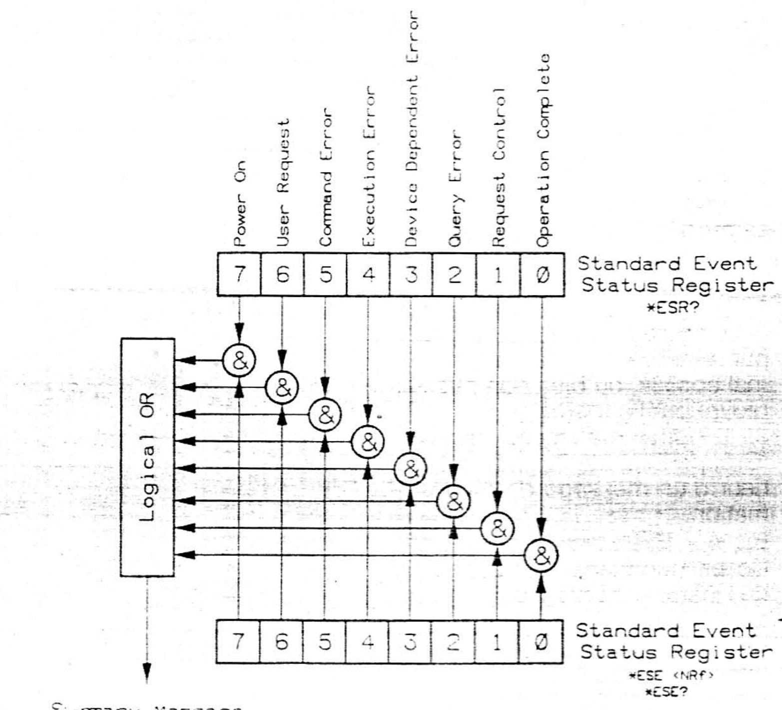


Figure 7 b

de masquer ou d'autoriser, la participation d'un ou plusieurs bits d'événement à la combinaison logique finale (OU).

Il suffira alors de positionner le bit correspondant à un (par la commande *ESE 16), pour valider l'évènement de son choix. Par exemple, placer le bit 4 à l'état haut (*ESE 16), engendrera la mise à un du bit ESB lorsqu'une erreur d'exécution sera détectée. On utilisera *ESR ? pour connaître l'état du registre d'événement.
Tous les instruments se conformant à la norme possèdent au moins un SESR. On peut le remettre à zéro par trois commandes : *CLS, *ESR ? (une simple lecture) et selon le concepteur, par une remise sous tension de l'instrument. Dans ce cas, le bit 7 passe à un... (voir ci-après). Certains équipements peuvent également proposer plusieurs registres d'événements. Le constructeur fournit alors les commandes spécifiques nécessaires à leurs programmation et lecture.
La norme 488.2 attribue précisément le contenu de chaque bit du SESR, comme en témoignent les lignes qui suivent :
Bit 7 - Power On (PON) indique que l'instrument a été éteint puis rallumé depuis la dernière lecture du registre.
Bit 6 - User Request (URQ) signale la mise en route par l'utilisateur d'une fonction particulière de l'instrument. On laisse, grâce à cette option, le choix à l'utilisateur de déclencher son propre SRQ sur une quelconque action (par exemple, prévenir une erreur de manipulation). Ce bit se positionne quel que soit l'état de l'appareil (Remote/Local).
Bit 5 - Command Error (CME). Ce bit se positionne à l'état haut lorsque l'un de ces événements se produit :
1. Une erreur de syntaxe à l'intérieur d'une commande IEEE-488.2.
2. Une erreur de sémantique, due par exemple à une commande mal épellée, ou bien non mise en œuvre par l'appareil.
3. L'instrument reçoit un GET (Groupe Execute Trigger) à l'intérieur d'un message de programmation.
Bit 4 - Execution Error (EXE). Ce bit caractérise l'impossibilité de l'instrument d'exécuter l'ordre qu'il reçoit. Par exemple, la valeur spécifiée dans la commande dépasse la gamme de l'équipement ou ne correspond pas à la sélection en cours. Forcer l'appareil à travailler selon certaines conditions alors que son état ne le permet pas, déclenchera également le bit EXE.
Bit 3 - Device-dependent Error (DDE). Ce type d'erreur illustre tous les comportements erronés dus à des mauvais fonctionnements internes. Par exemple, des surcharges ou des calibrations inexactes.
Bit 2 - Query Error (QYE). Ce bit signale les problèmes suivants : le contrôleur tente de lire le buffer de sortie alors qu'il est vide ou bien la donnée contenue dans ce même buffer a été perdue (par surcharge éventuelle).
Bit 1 - Request Control (RQC). L'instrument signale au contrôleur qu'il souhaite prendre sa place !
Bit 0 - Operation Complete (OPC). Ce bit indique que l'instrument a achevé toute opération en cours et accepte de nouvelles commandes. Ce bit n'est validé qu'en réponse à la commande commune *OPC, qui force l'instrument à le piloter dès la fin de son action.

Messages disponibles

Il s'agit du drapeau **MAV** (bit 5), qui signale à l'utilisateur la présence de données dans le buffer de sortie (Output Queue). Ce buffer travaille en "first in, first out" (FIFO) et stocke les messages jusqu'à leur lecture par le contrôleur. On nettoie cette zone mémoire par une commande de Reset, par un DCL (488.1) ou encore à la suite d'une remise sous tension.

L'indicateur MSS

Le bit **M**aster **S**ummary **S**tatus, indique simplement si l'instrument possède au moins une raison d'émettre une demande de service. Bien que l'appareil expédie le **MSS** en bit 6, celui-ci **n'est pas envoyé** en réponse à un polling série. Il ne fait aucunement partie de la définition du mot d'état rédigée par la norme 488.1. On retrouve ce bit en **figure 7 d**, lors du déclenchement d'un polling parallèle.

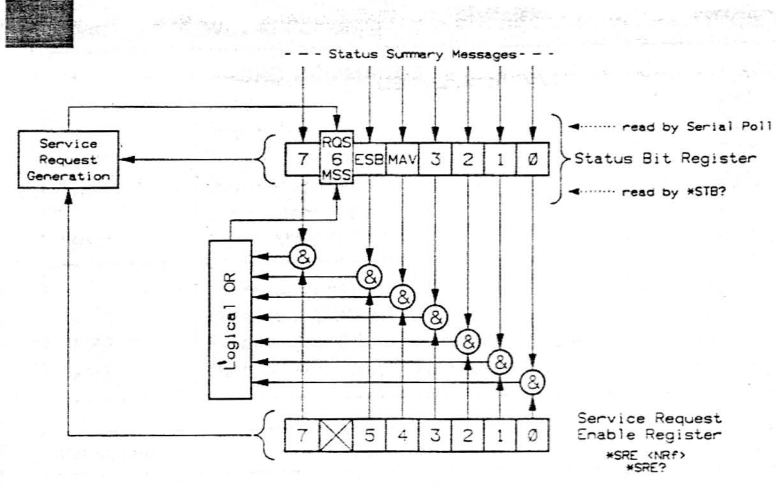


Figure 7 c

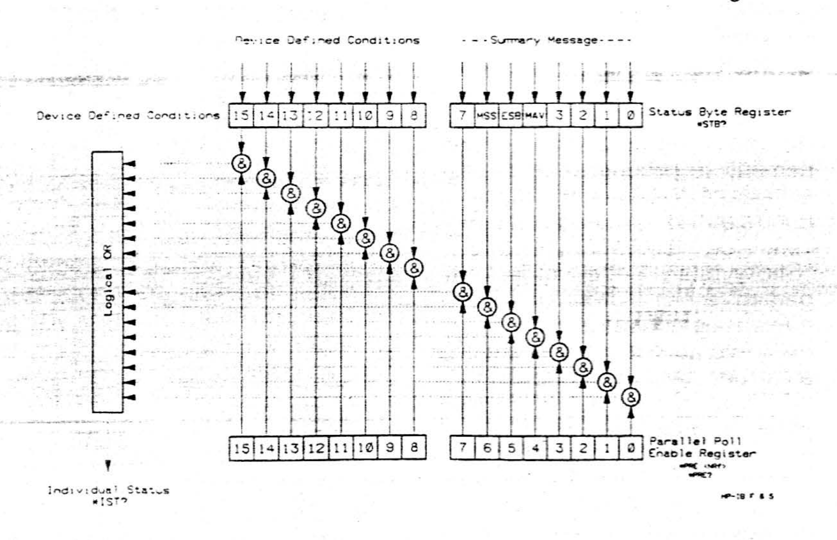


Figure 7 d

Mettre en place la demande de service

Nous possédons à présent la signification des bits composant le mot d'état. Il faut maintenant sélectionner le ou les bits qui produiront la demande de service. La **figure 7 c** vous livre le principe retenu, qui ressemble grandement à ceux décrits plus haut. La validation des bits choisis s'effectue au travers du registre **S**ervice **R**equest **E**nable **R**egister, accessible par la commande commune *SRE, suivie du mot de programmation. Par exemple, *SRE 16 déclenchera un "service request", dès qu'une donnée sera disponible. On peut également lire la configuration en cours par la commande *SRE ?
On notera que le polling série bascule le bit **RQS** à zéro, mais **n'affecte en rien** le mot d'état original. Cet octet se trouve réinitialisé à réception d'une commande introduite par le standard 488.2. Il s'agit de *CLS qui cette fois repasse à zéro les bits de **tous** les registres composant la structure de ce mot d'état.
Les bits 3 et 7 du mot d'état, trouvent une application en SCPI, sous les noms respectifs de QUEStionnable Status et OPERation Status. Les bits 0, 1 et 2 restent à la disposition des concepteurs d'instruments.

Le polling parallèle

Un mot sur ce système mis en place par le précédent standard 488.1 et autorisant des réponses rapides sur l'état d'un ou plusieurs instruments reliés au bus. La **figure 7 d** schématise le principe adopté. Il s'agit d'une architecture similaire à celle employée pour le registre d'événement. Par contre, le bit final représentatif de l'une des structures de données de la **figure 7 a**, se trouve directement expédié en réponse au polling série. On nomme ce bit "ist" pour **i**ndividual **st**atus local message. Il existe également un registre de validation pour choisir le bit qui sera placé dans l'ist.
IEEE-488.2 définit ainsi une commande optionnelle pour programmer l'octet de validation et pour le lire. On trouve également la possibilité d'obtenir "ist", sans déclencher de polling parallèle.

LES COMMANDES COMMUNES

La norme IEEE-488.2 met en place un certain nombre de commandes, acceptées par tous les appareils respectant le standard. Ces commandes transitent sur les lignes IEEE en mode données (ATN false). En ce sens, elles ne représentent pas de nouvelles commandes de bus.
Certains de ces ordres, que nous décrivons ci-après, doivent figurer obligatoirement dans le jeux de commandes des instruments 488.2. Il s'agit du mot clé Required (Reqd.), qui apparaît sur le tableau de la **figure 8**. Cette particularité permet, une fois encore, d'écrire du code que le programmeur pourra aisément porter sur différents équipements compatibles.

Figure 8 a

Mnemonic	Description	Compliance
	AUTO CONFIGURE COMMANDS	
*AAD	Assign Address	Opt.
*DLF	Disable Listener Function	Opt.
	SYSTEM DATA COMMANDS	
*IDN?	Identification Query	Reqd.
*OPT?	Option Identification Query	Opt.
*PUD	Protected User Data	Opt.
*PUD?	Protected User Data Query	Opt.
*RDT	Resource Description Transfer	Opt.
*RDT?	Resource Description Transfer Query	Opt.
	INTERNAL OPERATION COMMANDS	
*CAL	Calibration Query	Opt.
*LRN	Learn Device Setup Query	Opt.
*RST	Reset	Reqd.
*TST?	Self-Test Query	Reqd.
	SYNCHRONIZATION COMMANDS	
*OPC	Operation Complete	Reqd.
*OPC	Operation Complete Query	Reqd.
*WAI	Wait to Complete	Reqd.
	MACRO COMMANDS	
*DMC	Define Macro	Opt.
*EMC	Enable Macro	Opt.
*EMC?	Enable Macro Query	Opt.
*GMC?	Get Macro Contents Query	Opt.
*LMC?	Learn Macro Query	Opt.
*PMC	Purge Macros	Opt.
	PARALLEL POLL COMMANDS	
*IST?	Individual Status Query	Reqd. if PP1
*PRE	Parallel Poll Enable Register Enable	Reqd. if PP1
*PRE?	Parallel Poll Enable Reg Enable Query	Reqd. if PP1

Figure 8 b

Mnemonic	Description	Compliance
	STATUS & EVENT COMMANDS	
*CLS	Clear Status	Reqd.
*ESE	Event Status Enable	Reqd.
*ESE?	Event Status Enable Query	Reqd.
*ESR?	Event Status Register Query	Reqd.
*PSC	Power on Status Clear	Opt.
*PSC?	Power on Status Clear Query	Opt.
*SRE	Service Request Enable	Reqd.
*SRE?	Service Request Enable Query	Reqd.
*STB?	Read Status Byte Query	Reqd.
	DEVICE TRIGGER COMMANDS	
*DDT	Define Device Trigger	Opt. if DT1
*DDT?	Define Device Trigger Query	Opt. if DT1
*TRG	Trigger	Reqd. if DT1
	CONTROLLER COMMANDS	
*PCB	Pass Control Back	Reqd. if Controller
	STORED SETTINGS COMMANDS	
*RCL	Recall Instrument State	Opt.
*SAV	Save Instrument State	Opt.

Informations sur le système

Il s'agit d'informer l'utilisateur sur des dispositifs intégrant un système de test.
***IDN ? IDe**N**t**ification query.
Demande à l'instrument de s'identifier par l'envoi d'un message standard, constitué de quatre champs séparés par des virgules :
Champ 1 : Fabricant, obligatoire.
Champ 2 : Modèle, obligatoire.
Champ 3 : Numéro de série, ASCII "0" si non disponible (48 décimal).
Champ 4 : Révision du software, ASCII "0" si non disponible (48 décimal).
Par exemple, HEWLETT-PACKARD, 347A, 2221A01113, A1. La longueur maximale ne peut excéder 72 caractères.

Commandes de fonctionnement interne

Elles permettent de vérifier le bon fonctionnement de l'équipement adressé. Elles autorisent la calibration, le test et la remise à zéro. Il existe également la possibilité de lire la configuration de l'instrument.
***RST ReSeT**
Ce mnémonique initialise l'instrument en réalisant les opérations suivantes :
1 - Place l'équipement dans un état connu, sans se soucier de sa configuration en cours.
2 - Rétablit les séquences de déclenchement (voir *DDT) à des valeurs de démarrage.
3 - Dévalide les macros.
4 - Stoppe toutes les opérations en cours.
5 - Force l'instrument à oublier les éventuels ordres *OPC et *OPC ? reçus auparavant.
Par contre, il n'affecte aucunement les éléments cités ci-après :
1 - L'état de l'interface IEEE-488.1.
2 - L'adresse IEEE-488.1.
3 - Le buffer de sortie.
4 - Le registre de validation des demandes de services (Service Request Enable Register).
5 - Le registre de validation des événements standards (Standard Event Status Enable Register).
6 - Le drapeau de remise sous tension (bit 7 du SESR, PON).
7 - Macros (à part les interrompre).
8 - Les données de calibration.
9 - Les données protégées de l'utilisateur.
10 - La zone de mémoire contrôlée par *RDT (voir plus bas).

IEEE-488.2 définit trois niveaux d'initialisation, que l'on atteint à l'aide des ordres suivants :
IFC : la commande 488.1 Send Interface Clear, place le bus IEEE dans un état stable et connu (idle en anglais). Aucun des instruments ne se trouve adressé et le système-contrôleur devient contrôleur en charge. Il s'agit du niveau 1.
DCL ou SDC : ces messages 488.1 effacent les buffers d'entrée et sortie, arrêtent toute action entreprise dans l'appareil et le prépare à recevoir de nouvelles instructions. DCL, Device Clears, concerne tous les instruments. SDC, Selected Device Clear, atteint uniquement les équipements adressés pour écouter. Nous sommes au niveau 2.
Enfin, la commande *RST décrite plus haut, représente le niveau 3.
***TST ?** Self-**T**e**ST** query
Tout comme *CAL ?, cette commande ordonne à l'instrument de lancer une procédure d'autotest. Le résultat peut varier de − 32767 à + 32767. Un zéro indique la bonne marche des opérations. La documentation renseignera l'utilisateur sur les causes d'une réponse non nulle.

Les commandes de synchronisation

Elles permettent de veiller à ce que les ordres sélectionnés s'exécutent de la même façon d'un instrument à l'autre (in unison, en anglais !). Elles arrivent à ce résultat en imposant à l'appareil d'attendre la fin de l'action entreprise, avant d'en démarrer une autre.
***OPC OP**eration **C**omplete
Demande à l'instrument de valider le bit 0 dans le registre SESR à la fin du travail en cours.
***OPC ? OP**eration **C**omplete query
Cette instruction impose à l'appareil de placer la valeur ASCII 1 (49 en décimal) dans son buffer de sortie, lorsqu'il a terminé tout travail en cours.
***WAI WAI**t to continue
Cet ordre force l'appareil à attendre la fin du déroulement des deux précédents mnémoniques.

Les commandes de mot d'état et d'évènements

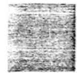
Cet ensemble de commandes offre la possibilité de lire et valider des événements à l'intérieur d'un instrument. Il autorise également la lecture du mot d'état, sans passer par un polling série.
***CLS CL**ear **S**tatus
Cet ordre remet à zéro le mot d'état ainsi que toutes les structures de données qui lui sont associées. Il initialise également les indicateurs décrivant les buffers, mais n'affecte pas le buffer de sortie (Output Queue).
***ESE** **S**tandard **E**vent **S**tatus **E**nable
Comme nous l'abordions dans le paragraphe consacré au registre SESR, la commande *ESE permet de sélectionner la participation des énévements au bit final ESB. Par exemple, *ESE 36 valide les bits 5 (Command Error) et 2 (Query Error).
***ESE ?** **E**vent **S**tatus **E**nable query
Cet ordre lit et retourne le contenu du registre SESR. La valeur évolue entre 0 et 255.
***ESR ?** **E**vent **S**tatus **R**egister
Cette commande expédie à l'utilisateur, la valeur associée au registre d'évènement. Son décodage ultérieur renseignera sur les actions entreprises au sein de l'instrument. Sa lecture initialise à zéro ce registre.
***SRE S**ervice **R**equest **E**nable
Cet ordre, suivi d'un masque, déterminera le ou les bits du mot d'état qui déclencheront une demande de service. Par exemple, pour permettre au bit 4 (Message Available MAV) de valider un SRQ, on expédiera *SRE 16.
***SRE ?** **S**ervice **R**equest **E**nable query
Retourne la valeur du masque de programmation expédié par la commande ci-dessus. La gamme s'étend de 0 à 63 ou de 128 à 191. En effet, le bit 6 ne peut être programmé.
***STB? S**tatus **B**yte query
Cette commande lit le mot d'état avec le bit 6 MSS plutôt que RQS. La réponse est un entier compris entre 0 et 255.

LA PROGRAMMATION SELON NI-488.2

Enfin ! Nous rentrons maintenant dans des considérations plus pratiques, après cette importante introduction aux nouveautés apportées par la norme.
Pour illustrer notre exemple, nous avons repris le module BUS488-1.C, récemment publié dans nos colonnes. Nous utiliserons les nouvelles fonctions, développées par National-Instruments et regroupées dans leur logiciel NI-488.2. Le module proposé se trouve en **figure 9**, et porte le nom de BUS488-2.C La fonction globale reste la même

```
   Gestion du fluke selon la norme IEEE 488.2
   BUS488_2.C, Christophe BASSO 1992
 */

#include <stdio.h>
#include <stdlib.h>
#include <string.h>

#include "decl.h"                           /* Prototypes des fonctions NI488 */
#include "bus488.h"            /* Prototypes des fonctions relatives au Fluke */
#include "ibicerr.h"          /* Prototypes des fonctions de gestion d'erreur */

#define MAX_ADDR   10           /* Nombre d'adresses explorées, GPIB0 inclus */
#define MAVbit    0x10                        /* Bit 4 arme, message disponible */

void cleanup(void)
{
  Send(0,Ud,"*RST",4L,NLend);                        /* Reinitialise le fluke */
  show_err("Send");
  ibonl(0,0);                              /* Referme le descripteur du GPIB0 */
  show_err("Ibonl");
  if ( fclose(dat_file) == EOF) fail("Unable to close destination file\a");
  puts("Program terminated");
}

int find_fluke(void)
{
  unsigned int instruments[MAX_ADDR+1],         /* Valeur des adresses testées */
               result[2*MAX_ADDR];        /* Stockage des adresses détectées */
  char         buffer[20];                  /* Stockage de l'identificateur */
  int          loop,                                    /* Variable compteur */
               pad,                      /* Adresse primaire d'un récepteur */
               num_listeners;               /* Nombre de récepteurs repérés */

  SendIFC(0);                                   /* Reset le controleur GPIB0 */
  show_err("SendIFC");

/* ----------- Définition des adresses à tester. Ici de 0 à 9 ----------- */

  for (loop=0;loop < MAX_ADDR;loop++) instruments[loop] = loop;
  instruments[MAX_ADDR] = NOADDR;

  printf("Finding all listeners on the bus...\n");

/* ----------- Cherche tous les instruments connectés sur le bus --------- */

  FindLstn(0,instruments,result,MAX_ADDR);
  show_err("FindLstn");

/* ----------- La ligne suivante décompte le GPIB0 ----------------------- */

  num_listeners = ibcnt - 1;
  printf("Number of instruments found = %d\n", num_listeners);

/* ----------- Demande l'identification à chaque appareil ---------------- */

  for (loop=1;loop <= num_listeners;loop++)
    {
    Send(0,result[loop],"*IDN?",5L,NLend);


    show_err("Send");

/* ----------- Récupère l'identification de l'instrument ---------------- */

    Receive(0,result[loop],buffer,10L,STOPend);
    show_err("Receive");

/* ----------- Adresse primaire avec la fonction GetPAD ------------------ */

    pad = GetPAD(result[loop]);
    buffer[ibcnt] = '\0';
    printf("The instrument at address %d is a %s\n", pad, buffer);

/* ----------- L'instrument est-il le Fluke 45 ? ------------------------- */

    if (strncmp(buffer,"FLUKE, 45",9) == 0)
      {
       Ud = pad;
       puts("Fluke has been found ...");
       return(0);
      }
    }
  return(-1);                                       /* Fluke non trouvé ... */
}

void init_fluke(void)
{
  char *bufl;

  if ( find_fluke() < 0) fail("Fluke not found ...\a");
  else {
         bufl = "*RST; VDC; AUTO; TRIGGER 2; *SRE 16";
         Send(0,Ud,bufl,strlen(bufl),NLend);
         show_err("Send");
       }
/*
  *RST        = initialisation du Fluke45
  VDC         = gamme tension continue
  AUTO        = selection automatique des échelles
  TRIGGER 2 = déclenchement externe par le bus
  *SRE 16     = déclenchement du SRQ en cas de donnée prête
  VAL1?       = retourne la valeur de l'affichage primaire
  *IDN?       = demande l'identité du récepteur
*/
}

float read_fluke(void)
{
  unsigned int fluke_state;                        /* mot d'état du Fluke45 */
  char         buffer[25];           /* buffer de stockage de la donnée lue */
  int          SRQasserted;

/* ----------- Déclenche la conversion et demande la valeur lue ---------- */

  Send(0,Ud,"*TRG; VAL1?",11L,NLend);
  Show_err("Send");

  ----------- Attend l'arrivée du SRQ ------------------------------------ */

  WaitSRQ(0,&SRQasserted);
  if (!SRQasserted) fail ("SRQ not asserted\a");

/* ----------- Le SRQ présent, effectue un Serial Polling ----------------

  ReadStatusByte(0,Ud,&fluke_state);
  show_err("ReadStatusByte");

/* ----------- Vérifie que le statut du Fluke n'indique pas d'erreur -----

  if (!(fluke_state & MAVbit)) fail("Fluke 45, message not available\a");

/* ----------- Lit la valeur présente dans le buffer du Fluke ------------

  Receive(0,Ud,buffer,20L,STOPend);
  show_err("Receive");

/* ----------- Retourne la valeur convertie en float ---------------------

  return((float)atof(buffer));
}
```

Figure 9



et consiste à initialiser puis à récupérer des tensions continues délivrées par un multimètre Fluke 45.

Avant toute opération sur le bus, la routine SendIFC initialise la carte contrôleur présente dans le PC (adresse 0).

National introduit la fonction FindLstn qui permet de trouver les adresses de tous les équipements reliés au bus IEEE. Pour cette opération, le contrôleur émet une adresse sur le bus et vérifie si la ligne NDAC (Not Data ACcepted) est manipulée. Nous utilisons cette fonction dans la routine find-fluke(), en limitant à 10 le nombre d'adresses scrutées (variable MAX-ADDR). On notera que FindLstn détecte également la carte contrôleur GPIB0, d'ailleurs décomptée quelques lignes plus bas. Toutes les adresses trouvées sont rangées dans le tableau "result", qui peut éventuellement contenir des adresses secondaires.

Une fois les adresses détectées, une boucle leur demande de s'identifier à l'aide de la commande commune *IDN ?, expédiée par la nouvelle fonction Send. Si l'une des adresses retourne la chaîne d'identification décrite par le constructeur ("FLUKE, 45") alors le message indiquant la localisation du multimètre apparait à l'écran. Au cas où aucune des chaînes ne correspond à l'instrument recherché, le programme s'arrête.

Le programme expédie ensuite la séquence d'initialisation du multimètre, par la routine init-fluke(). Peu de commentaires à ce sujet, exceptée la commande *SRE 16, qui demande l'émission d'un SRQ lorsque le résultat de conversion est disponible.

La lecture du Fluke consiste classiquement à déclencher une conversion puis attendre l'arrivée du Service Request. Nous exploitons la commande commune *TRG pour démarrer l'acquisition du Fluke 45. WaitSRQ, fonction de NI-488.2, réalise la boucle d'attente du SRQ et initialise à 0 ou 1 la variable SRQas-

serted. La ligne de code suivante teste cette dernière et stoppe le déroulement du programme, au cas où le dispositif n'a pas émis son SRQ.
Après récupération du mot d'état par la fonction ReadStatusByte, le programme vérifie que le drapeau MAV possède un état haut, témoins de la disponibilité du résultat. Il entame ensuite la lecture du résultat, par la routine Receive. Une fois convertie, la valeur décimale retourne dans le programme principal pour un traitement adéquat.
Parmi les autres commandes offertes par le logiciel NI-488.2, on peut citer TestSys, qui impose aux instruments de conduire leur auto-test interne et de retourner un résultat, FindRQS, dont le rôle consiste à détecter l'appareil qui réclame la parole, PassControl, qui cède le contrôle du bus à un équipement, ou encore ResetSys, qui réalise une initialisation selon les trois niveaux règlementaires. Le lecteur remarquera avec intérêt la conformité de ces routines avec celles proposées par la norme 488.2. Le programmeur possède ainsi tous les éléments pour développer du code maintenable et lisible.
National-Instrument développe également ses propres circuits intégrés, comme l'illustre une des photographies publiées. Elle représente une carte AT-GPIB, sur laquelle figurent les deux ASICS de la société : Turbo 488, qui autorise des transferts à 1 Mo/sec et NAT 4882, dont le nom évoque à lui seul, son entière compatibilité avec la norme IEEE-488.2.

Comment se procurer le texte des diverses normes ?

La solution la plus simple, et de loin la moins onéreuse, consiste à commander les manuscrits des normes IEEE directement aux états-unis à l'adresse ci-dessous :
The Institute of Electrical and Electronics Engineers
Standards Department
445 Hoes Lane
P.O. Box 1331
PISCATAWAY NJ 08855-1331
U.S.A.
Tél. : 19 1 908 562 3800 (informations).
Fax : 19 1 908 562 1571

ANNEXE

Interface Functions	Code
Source Handshake	SH
Acceptor Handshake	AH
Talker (Extended Talker)	T (TE)
Listener (Extended Listener)	L (LE)
Service Request	SR
Remote Local	RL
Parallel Poll	PP
Device Clear	DC
Device Trigger	DT
Controller	C
Driver Electronics	E

Source Handshake (SH)

SH0 No Capability
SH1 Full Capability

Acceptor Handshake

AH0 No Capability
AH1 Full Capability

Talker

Service Request (SR)

SR0 No Capability
SH1 Full Capability

Remote Local

RL0 No capability
RL1 Complete Capability
RL2 No local Lockout

Parallel Poll (PP)

PP0 No Capability
PP1 Remote Configuration
PP2 Local Configuration

Device Clear (DC)

DC0 No capability
DC1 Full Capability
DC2 Omit Selective Device Clear

Talker (T) Extended Talker (TE)

	Basic Talker	Serial Poll	Talk Only Mode	Unadressed if MLA
T (TE) 0	NO	NO	NO	NO
T (TE) 1	YES	YES	YES	NO
T (TE) 2	YES	YES	NO	NO
T (TE) 3	YES	NO	YES	NO
T (TE) 4	YES	NO	NO	NO
T (TE) 5	YES	YES	YES	YES
T (TE) 6	YES	YES	NO	YES
T (TE) 7	YES	NO	YES	YES
T (TE) 8	YES	NO	NO	YES

Listener

Listener (L) Extended Listener (LE)

	Basic Listener	Listen Only Mode	Unadressed if MTA
L (LE) 0	NO	NO	NO
L (LE) 1	YES	YES	NO
L (LE) 2	YES	NO	NO
L (LE) 3	YES	YES	YES
L (LE) 4	YES	NO	YES

Device Trigger (DT)

DT0 No Capability
DT1 Full Capability

Driver Electronics (E)

E1 Open Collector (250KB/SEC MAX)
E2 Tri State (1MB/SEC MAX)

Controller (C)

There are 29 controller levels. The more significant are :

C0 No Capability
C1 System Controller
C2 Send IFC and Take Charge
C3 Send REN
C4 Respond to SRQ
C5 Send Interface Messages, Receive Control, Pass Control, Pass Control To Self, Parallel Poll, Take Control Synchronously

Attention cependant de préciser une expédition par avion et non par bateau, comme la société le propose par défaut. Nous avons malheureusement expérimenté cette dernière solution, qui porte le délais de réception à huit semaines !

CONCLUSION

Cet article complète notre précédente publication consacrée à la norme IEEE-488.1. Le lecteur possède à présent la majorité des éléments lui permettant de décrypter avec succès les documentations qui accompagnent les nouveaux équipements de mesure. L'étude détaillée du travail en Service Request, associée à l'exemple de programmation, facilitera, nous l'espérons, la mise au point de logiciels répondant à ce nouveau standard.

Christophe BASSO

Bibliographie

IEEE Std. 488.1-1987, "Digital interface for programmable instrumentation".

IEEE Std. 488.2-1987, "Codes, Formats, Protocols, and Common Commands For use with ANSI/IEEE Std 488.1-1987"

ANSI/IEEE Std 754-1985 "IEEE Standards for Binary Floating Point Representation".

Le bus IEEE, Electronique Radio-Plans nº 534.

La programmation des cartes IEEE pour PC, Electronique Radio-Plans nº 536.

La programmation du multimètre HP34401, Electronique Radio-Plans nº 536.

Tutorial Description of the Hewlett-Packard Interface Bus, HP part-number 5021-1927.

Catalogue Général National-Instruments 1992.

IEEE Standard Codes, Formats, Protocols and Common Commands

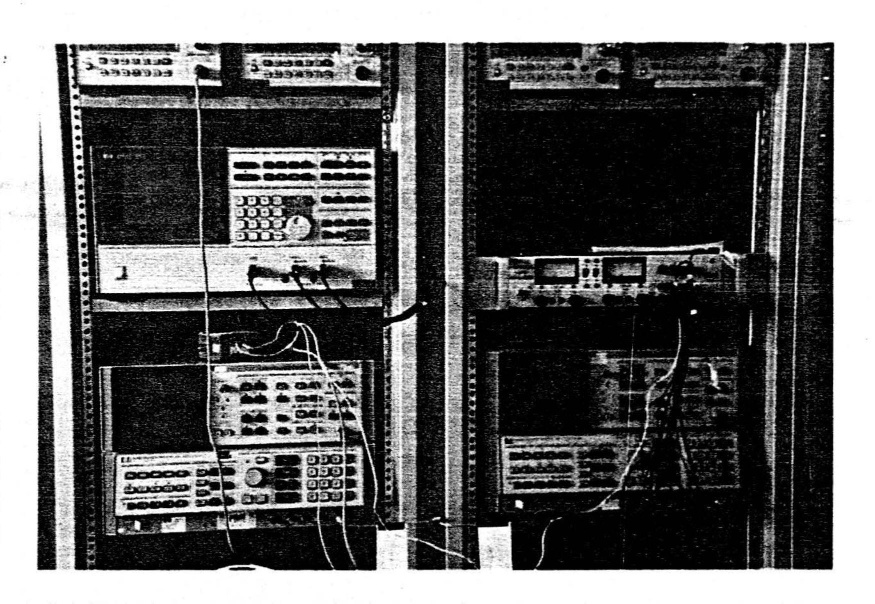
For Use with ANSI/IEEE Std 488.1-1987

IEEE Standard Digital Interface for Programmable Instrumentation

IEEE Instrumentation and Measurement Society

La diffusion à 12 GHz

Au cours de cette dernière partie nous verrons principalement trois sujets. Le premier sujet traite le bilan de liaison à 12 GHz. Quant au second, il évoque les dispositions pour les mesures de bruit d'un signal D2MAC. Enfin, pour clore ce long dossier, nous verrons les conditions et les moyens de réception de TDF 1-2 à l'étranger, en nous adressant à nos lecteurs établis dans le reste de l'Europe et en Afrique du Nord.



BILAN DE LIAISON À 12 GHz :

Dans Electronique Radio-Plans du mois de mars nous avons vu le calcul et un exemple chiffré du G/T utilisable d'installation.
Le facteur ou figure de mérite intervient comme paramètre principal dans la détermination du rapport porteuse/bruit qui est défini comme suit :
Le rapport porteuse-bruit ou P/B, qui est symbolisé dans les formules par les lettres C/N (de l'anglais carrier/noise), en sortie de l'UE, caractérise la qualité de réception d'après la norme 90/120.
Il est fonction du facteur de mérite de l'UE de réception et des caractéristiques du signal reçu.
Il est obtenu à partir de la densité surfacique de puissance P_0, par la formule extraite de la norme française suivante :

$$\frac{C}{N} = a_0 \cdot P_0 \cdot \frac{G}{T} \cdot \frac{c^2}{4\pi f^2 k \, Brf}$$

dans laquelle :
C/N : = Rapport porteuse/bruit du canal reçu.
P_0 : = Densité surfacique de puissance au point de réception par ciel clair (W/m²).
G/T = Facteur de mérite (K^{-1}).
c = Vitesse de la lumière (m/s).
k = Constante de Boltzmann ($1{,}3807.10^{-23}$ J/K).
a_0 = Affaiblissement dû aux précipitations, exprimé en rapport de puissance ($0<a_0<1$)
f = Fréquence centrale du canal (Hz).
Brf = Bande équivalente de bruit du filtre utilisé pour le canal considéré (Hz).
Le rapport porteuse/bruit est également obtenu à partir de la Puissance istrope rayonnée équivalente — Pire — par la formule :

$$\frac{C}{N} = a_0 \cdot a_1 \cdot \frac{PIRE}{4\pi d^2} \cdot \frac{G}{T} \cdot \frac{c^2}{4\pi f^2 k + Brf}$$

dans laquelle :
PIRE dans la direction du point de réception (W).
d = distance satellite au point de réception (m).
a_0 = affaiblissement dû aux précipitations exprimé en rapport de puissance ($0<a_0<1$).
a_1 = affaiblissement dû aux gaz de l'atmosphère exprimé en rapport de puissance ($0<a_1<1$)
Note : Bruit dû à la LM.
Le rapport signal-bruit en sortie de l'UE de réception est affecté par le bruit de la liaison montante c'est-à-dire Terre vers satellite.
Le rapport porteuse/bruit effectif est donné par la relation :
$(C/N)^{-1} = (C/N_1)^{-1} + (C/N_2)^{-1}$
N_1 est le bruit de la LM.
N_2 est le bruit de la LD et de l'UE.
Pour un rapport porteuse/bruit <14 dB, le bruit de la LM (N_1) peut être considéré comme négligeable.

Pour le calcul du bilan de liaison il est admis de retenir à 12 GHz un affaiblissement de 206,1 dB par ciel clair qui prend en compte les 0,3 dB pour les gaz de l'atmosphère. Quant à la distance d, il est de coutume de retenir 38 500 km.
Pour ce qui concerne la Pire, on relève les valeurs qui ont été précisées sur la figure 4 du numéro 532 et la **carte n° 1** du présent numéro.
En fonction de ces données et particulièrement de la pire et des performances de l'UE, on obtient donc une certaine sensibilité ou rapport P/B à l'entrée du démodulateur (B = 27 MHz) qui lui-même fournira une certaine qualité d'image au téléviseur, la boucle est bouclée. Cependant comme nous le verrons dans la suite du texte, le S/B est particulier.

Mesures du rapport signal/bruit en D2MAC

Dans le précédent numéro, nous avions mentionné qu'il y avait divergence entre diverses sources sur le rapport signal à bruit à prendre en considération mais surtout qu'il n'y avait pas unanimité sur sa détermination.

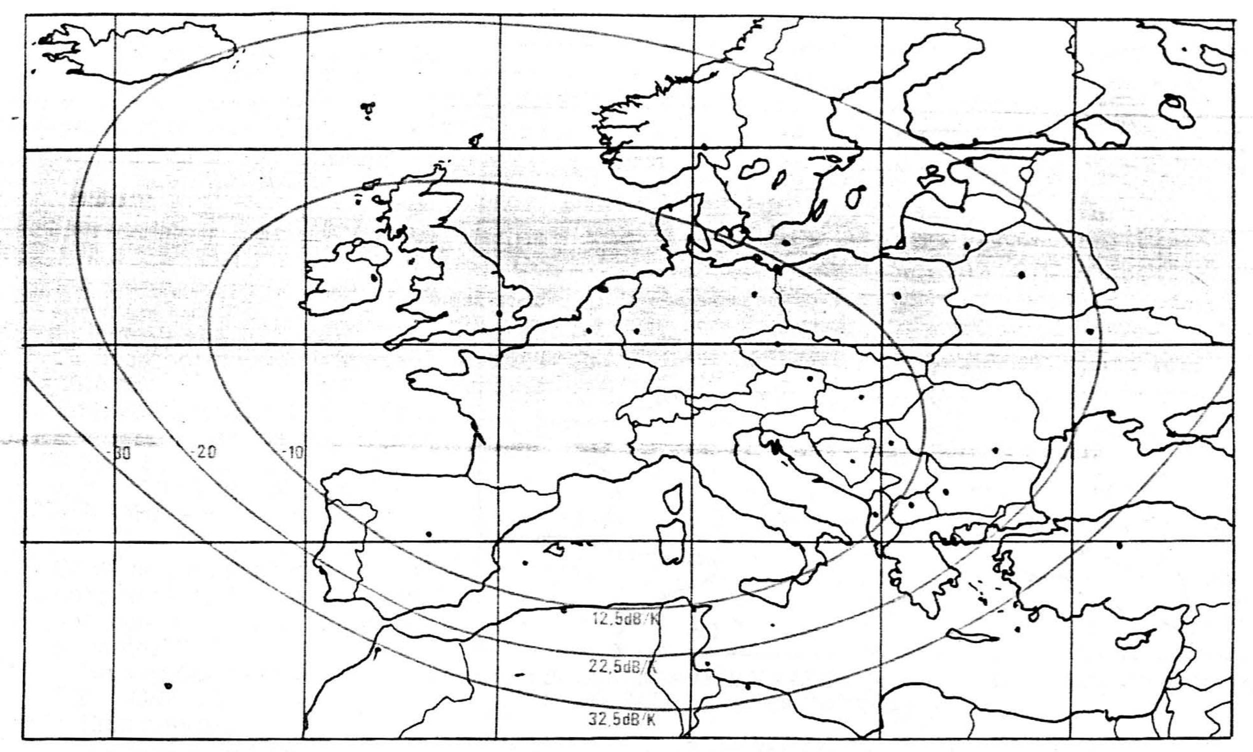


Figure 1 : TDF 1-2 19° Ouest : ISO - G/T des UE.
– Facteur de mérite exprimé en dB/K, pour un objectif de sensibilité de 14 dB et un pointage nominal du faisceau.
– Décroissance nominale du signal en dB par rapport au point de visée.

Pour couper court à tous différends, nous nous sommes adressés à qui de droit, TéléDiffusion de France ainsi qu'à France Télécom et particulièrement au STI et précisemment à la direction du programme VISIOPASS, au Centre d'Exploitation Thématique par Satellite — CETS — ainsi qu'au CCETT.
Avant de voir le côté pratique avec l'utilisation du Visiopass BIS (Bande Intermédiaire Satellite), voyons les moyens et dispositions prévus par la norme.
La mesure sur les signaux R, V, B met en œuvre les filtres suivants :
- Passe-haut 200 kHz
- Passe-bas 5 MHz
- Pas de filtre de pondération

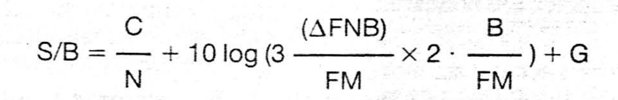
La mesure s'effectue de façon manuelle sur toute ligne au gris.

Bruits liés à l'alimentation et aux résidus de dispersion d'énergie :

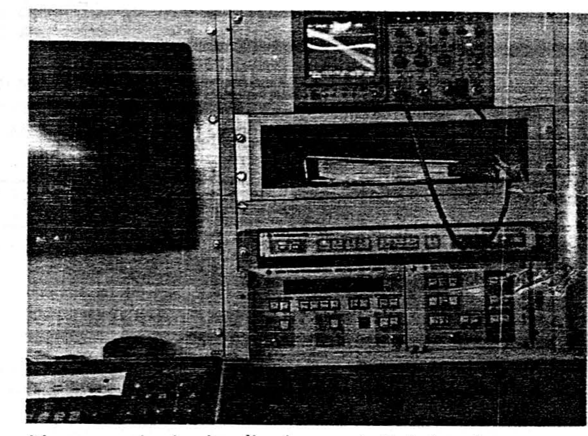
La mesure consiste à évaluer le niveau efficace des raies harmoniques de 25 Hz, elle utilise un analyseur de spectre à balayage lent couvrant la bande 0 – 500 Hz.

Bruits impulsifs :

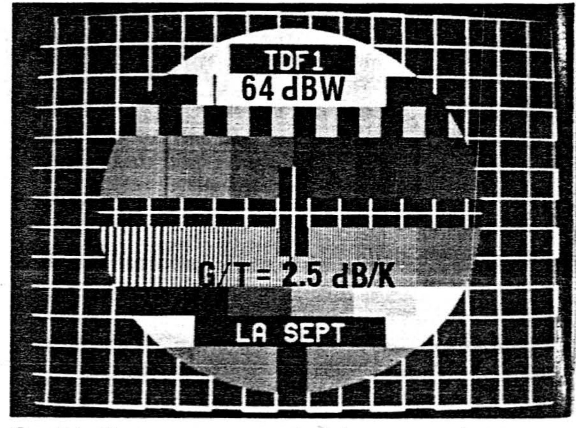
Les bruits impulsifs sont liés à l'usage de la modulation de fréquence et leur caractérisation est définissable par la notion de seuil.
Le seuil d'un démodulateur de fréquence est défini comme la valeur du rapport porteuse/bruit correspondant à un écart de 1 dB entre la valeur du rapport signal/bruit mesuré et la valeur théorique calculée à partir de la relation suivante :



$$S/B = \frac{C}{N} + 10 \log (3 \frac{(\Delta FNB)}{FM} \times 2 \cdot \frac{B}{FM}) + G$$



Mesures de bruit : équipement Rohde et Schwarz. UPSF2.



Qualité d'image correspondant à un rapport porteuse/bruit mesuré de 14 dB. Démodulateur STU 901.

avec :
ΔFNB : déviation aux basses fréquences entre un niveau de luminance au blanc et un niveau de luminance au noir.
ΔFNB : ΔFt $\sqrt{2}$ avec ΔFt : déviation de la fréquence à la fré-

quence de transition du réseau de préaccentuation (1,37 MHz).
B : largeur de bande du filtre de réception avant le démodulateur FM (filtre de mesure de bruit).
FM : largeur de bande du filtre de mesure du bruit en sortie du démodulateur de fréquence (FM = 7,5 MHz).
G : Gain de pondération et de désaccentuation.
Gain de désac. : 4,75 dB.
Gain de pondération = désac. : 16,7 dB.
En D2MAC via TDF 1 ou TV SAT, les paramètres de modulation utilisés sont les suivants :
ΔFt = 13,5 MHz d'ou ΔFNB = 9,54 MHz
Brf = 27 MHz
Dans ces conditions, les relations entre le S/B et C/N dans une bande de 27 MHz sont les suivantes :
– Bruit non pondéré
S/B – C/N = 17,2 dB.
– Bruit pondéré
S/B – C/N = 29,1 dB.
En général, cette mesure est faite en présence de porteuse non modulée et la valeur obtenue n'est pas directement reliée à la dégradation subjective de la qualité de l'image.
Il s'avère donc nécessaire de définir une autre mesure qui tienne compte de la modulation et qui prenne en compte le phénomène de troncature du spectre dans le filtre de réception. La mesure proposée appelée seuil dynamique consiste à moduler la porteuse pendant la durée du Mac par un signal sinuoïdal de fréquence élevée (par exemple 7 MHz) et de grande amplitude (1 volt) qui conduise à la déviation de fréquence maximale après modulation.
Le signal modulant est éliminé en sortie démodulateur de fréquence par un filtre passe-bas. Ce seuil dynamique est défini comme précédemment comme étant la valeur du rapport porteuse/bruit correspondant à un écart de 1 dB entre le S/B mesuré et le S/B théorique dû au bruit gaussien seul.
En conséquence, les performances d'un démodulateur de fréquence au niveau du seuil seront exprimées par les deux valeurs du seuil statique (en présence de porteuse non modulée) et du seuil dynamique (porteuse modulée par un signal sinusoïdal à 7 MHz d'amplitude 1 Vcc).
A titre d'exemple, les résultats (voir **tableau 1**) ont été obtenus avec deux types de démodulateurs de fréquence, conventionnel et à PLL. Les paramètres de modulation sont ceux de la diffu-

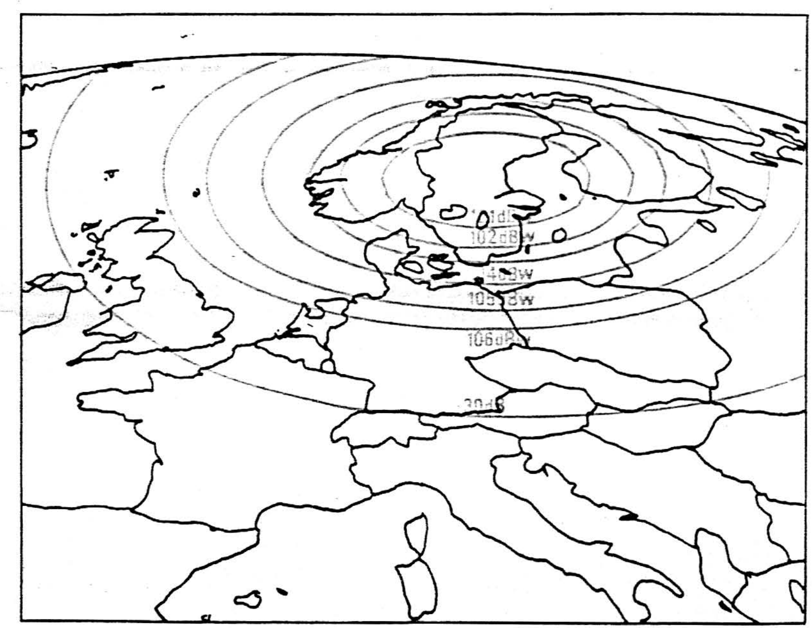


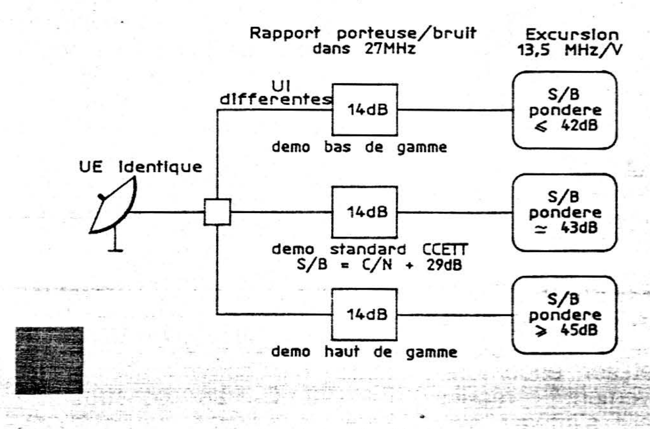
Figure 2 : Le satellite TELE X à 12 GHz est de conception semblable à celui de TDF 1-2 et TV SAT. Il diffuse les chaînes suivantes :

– TV 4 : 12,207 GHz CG PAL
– NRK : 12,322 GHz CG D MAC
– TV 5 Nordic : 12,475 GHz CG PAL

La réception en France de ces chaînes est difficile puisque d'une part la Pire est faible, et d'autre part la réception est instable, jusqu'à une moyenne de 7 dB (suivant le site) d'amplitude quotidienne de signal.

TYPE DE DÉMODULATEUR	SEUIL STATIQUE	SEUIL DYNAMIQUE
Démo conventionnel	6 dB	9,6 dB
Démo à PLL Gain de boucle nominal	5,2 dB	9,0 dB
Démo à PLL Gain de boucle réduit	4,3 dB	10,8 dB

Tableau 1 : *Source : CCETT*



Relation entre le rapport porteuse/bruit et le rapport signal/bruit.

Nota : le rapport P/B identifie la sensibilité. Il est figé à la sortie de l'UE. Le rapport S/B qualifie la qualité. Il est particulier à l'UI.

Nota : au vu des performances générales et actuelles des démodulateurs, il semble bien que la CAMR dans ses travaux de 1977 ait placé la barre assez haut puisqu'elle prévoyait le rapport C/N 14 ⇔ 45 S/B. Or, force est de constater qu'il faut 15,16 voire 17 dB pour atteindre l'objectif minimum de qualité CAMR, 45 dB.
Seuls quelques très rares démodulateurs pro ou grand-public vont au-delà puisque la meilleure relation est :
S/B = C/N + 32 dB

sion à 12 GHz. Le filtre précédent les démodulateurs a une largeur de bande usuelle soit 27 MHz.
L'examen de la qualité subjective des images obtenues a démontré que le seuil dynamique était beaucoup plus représentatif de la dégradation de l'image que le seuil statique. Avec un démodulateur à PPL, la réduction du seuil statique a souvent pour effet d'augmenter la valeur du seuil dynamique et d'entraîner une dégradation sur tous les contours de l'image.
Pour mettre en valeur toutes ces données théoriques, Electronique Radio-Plans en collaboration avec le CETS a effectué une mesure pratique basée sur l'emploi de VISIOPASS de France Télécom. Les manipulations et les relevés faits par Claude Moroni dudit centre sont présentés sur le **tableau 2**. Pour information pratique le CETS est dans une zone à 62 dBW. L'UE employée est l'antenne étalon 1,4 dB/K décrite dans ERP du mois de juin 92.

Canaux	Pratique		Théorique
	Porteuse/bruit*	Signal/bruit	S/B = C/N + 29,1
MCM	11,28	40,37	40,38
C+	10,29	39,8	39,39
LA SEPT	11,28	41	40,38
A2	12,78	41,4	41,88

** Moyenne : 11,4 dB*

Source : France Télécom CETS

Tableau 2 :

MESURES DE BRUIT
– VISIOPASS
– UPSF 2
– Mesure de bruit pondéré dans 7,5 MHz

Relevés avec différentes UE dans la zone de diffusion

Ce paragraphe intéresse les usagers français qui sont majoritairement les utilisateurs du système TDF 1-2. Avec du matériel d'origine et de performances différentes, nous avons effectué une série de tests sur quelques points du territoire français. Les UE (unité extérieure) retenues, parmi un vaste choix, sont largement distribuées et de ce fait représentatives.
– antenne plate :
L'antenne plate de type monopolarisation, c'est-à-dire qui ne permet de traiter que le signal circulaire droit ou bien gauche, semble avoir fait une percée sur le marché français, cependant certaines sociétés qui lui reprochent sa monopolarisation ont l'intention de ne plus la commercialiser...
Par sa taille et son encombrement relativement réduits (40 x 40 cm), elle s'intègre bien au site et peut même être posée dans une pièce de l'habitation équipée d'une ouverture (fenêtre) donnant vers le satellite. Il faut cependant que le plan du vitrage soit grosso modo perpendiculaire à la direction utile. Pour information, notons en RFA la distribution d'une antenne plate de 17 x 17 cm (G/T =3 dB/K environ).
L'antenne plate retenue est commune à plusieurs distributeurs et est donc généralement issue d'un même fabricant, cependant le convertisseur qui lui est associé peut présenter une figure de bruit différente.
L'antenne dont nous disposons a les caractéristiques suivantes, gain moyen 30.5 dB, figure de bruit F = 1,3 dB ce qui conduit d'après le constructeur à une figure de mérite de 8 dB/K pour une élévation standard de 30°.
Testée à Paris soit dans une zone à 63 dBW, elle autorise un excellent rapport porteuse/bruit de 18/19 dB. Sur TV SAT déduire 3 dB environ, ce qui reste encore dans les normes.
– L'antenne conique :
Illustrée dans ERP de mai, elle est remarquée par son originalité qui rappelle celle d'un cône. L'antenne mis à notre disposition par la société REVOX porte la référence 1 C 1000. Le facteur de mérite annoncé est également de 8 dB. Cette UE a un diamètre d'ouverture de 24 cm et est équipée d'une lentille de Fresnel permettant de raccourcir notablement la hauteur du cône (inférieure à 30 cm). Testée dans une zone à 62 dBW, nous obtenons un rapport porteuse/bruit supérieur à 16 dB. On regrette sa monopolarisation et son prix.
– L'antenne parabolique :
Ces types d'antennes restent les plus habituelles. Nous avons testés un réflecteur de 49 cm offset équipé d'un convertisseur F = 1,7 dB. Le constructeur, Tonna, annonce un G/T de 9,5 dB/K. Essayée dans une zone à 61 dBW, nous obtenons plus de 18 dB.
Si nous retenons, par exemple, une antenne parabolique de 30 cm couplée a une tête F = 1,7 dB, on obtient encore 18 dB à Paris. Données et caractéristiques communiquées par Télédiffusion de France.
– antenne étalon :
Cette antenne a fait l'objet d'une étude parue dans le numéro 535. Bien que n'étant pas commercialisée, nous l'avons retenue pour mesures, dans sa version 1,4 dB (E = 30°) au point de visée du satellite TDF 1-2 où la Pire est très proche de 64 dBW. L'angle d'élévation, sur ce site localisé 50 km au sud de Montluçon, est de 33°.

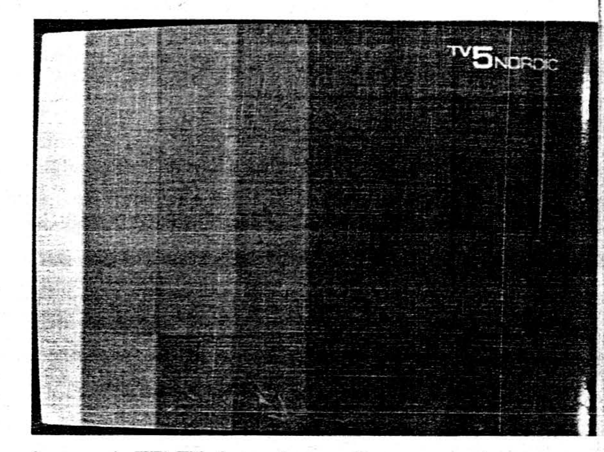
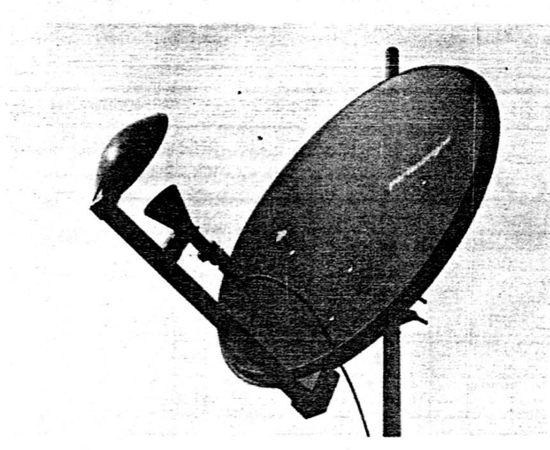


Image via TELEX. Aspect au meilleur moment de la journée (16 h 00).



Antenne Gregory Portenseigne (voir texte et tableau).

Malgré les dimensions réduites du cornet, (Ø =110 mm H =182 mm), on mesure un «respectueux» 13 dB.
Pour valoriser ces 13 dB, et pour bien mettre les choses au point, précisons que l'on obtient pas plus sur le satellite Astra, dans certaines régions et faisceaux avec des antennes standard commerciales SES.
Nous gardons ces 13 dB comme valeur étalon au point de visée de TDF 1-2. Toutefois, pour res-

Tableau 3

BILAN DE LIAISON

PARAMETRES	TDF (99 %)	TEMPS CLAIR	TEMPORAIRE	TEST
PIRE du satellite	63 dBW			
Fréquence descendante	12 GHz			
Lieu de réception	PARIS			
latitude	48,87°			
longitude	2,33°			
Position orbitale	19°			
Angle d'élévation	30,28°			
Azimut à partir du Nord en passant par l'Est	207,40°			
Distance Terre-satellite	38 586 km			
Affaiblissement espace libre	205,77 dB			
Affaiblissement atmosphérique	0,30 dB			
Affaiblissement dû à la pluie	– 1,20	0	0	0
Diamètre de parabole (m)	**0,31**	**0,24**	**0,17**	**0,11** (cornet)
Rendement	0,65	0,65	0,70	
Pertes de couplage (dB)	0,5	0,5	0,1	
Gain d'antenne (dB)	28,82	26,39	24,94	21
Température d'antenne (K)	80	80	80	
Augmentation de la température due à la pluie	70,01	0	0	
Facteur de bruit de la tête hyper	1,50	1,50	1	0,7
Température de bruit de la tête hyper (K)	119,64	119,64	75,09	
Température de bruit du système (K)	253,33	190,94	153,27	
G/T nominal	**5,36**	**4,13**	**3,08**	**1,8**
Pertes de vieillissement et de dépolarisation (dB)	0,50	0,50	0	
G/T Utile (ou opérationnel)	4,28	3,08	3,08	
Bande passante (MHz)	27			
Contribution de la LM (dB)	0,30			
RAPPORT PORTEUSE/BRUIT (dB)	*1 **14 dB**	*1 **14 dB**	*1 **14 dB**	*2 **128 dB**

*1 d'après TéléDiffusion de France
*2 mesuré ciel clair (moyenne des 4 répéteurs)

Figure 3

pecter les recommandations édictées par la CAMR, 14 dB, le facteur de mérite de référence est donc de 2,5 dB/K. Valeur de commodité, précisément 2,2 dB/K pour les puristes. En se basant sur la valeur de référence, et pour une Pire de 61 dBW, le G/T est de 5,5 dB/K, soit très proche des stipulations CAMR, 6 dB/K.

Pour information anecdotique, nous avons même poussé notre curiosité à construire des cornets de 80 mm de Ø... Les images obtenues sont encore exemptes de clics et auraient certainement fait l'affaire de nombreux téléspectateurs du système hertzien qui reçoivent notamment dans les zones de montagne, des qualités d'image -S/B - parfois inférieures à celles atteintes dans cette démonstration.

En conclusion, la réception de TDF 1-2 sur le territoire français, au moyen d'antennes conventionnelles, qu'elles soient plates, paraboliques, ou coniques (sauf étalon), s'avère conforme aux normes. Cependant, en 1997/98

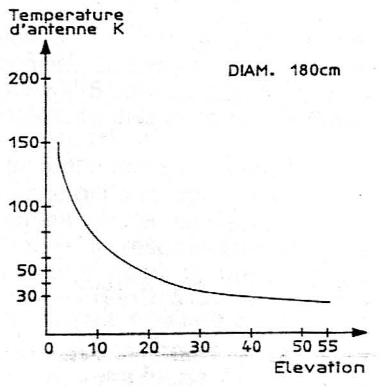


Figure 4

les actuels satellites seront vraisemblablement remplacés par les Europsat d'Eutelsat entrainant une baisse générale du signal d'au moins 3 dB. Pour récupérer théoriquement le niveau de réception actuel, deux hypothèses sont avancées. L'une consiste à augmenter la taille du réflecteur en multipliant par 1,4 le Ø et l'autre à changer de tête en passant de 1.6 à 0.7 par exemple... Pour les futurs acquéreurs, nous conseillons vivement de choisir une parabole

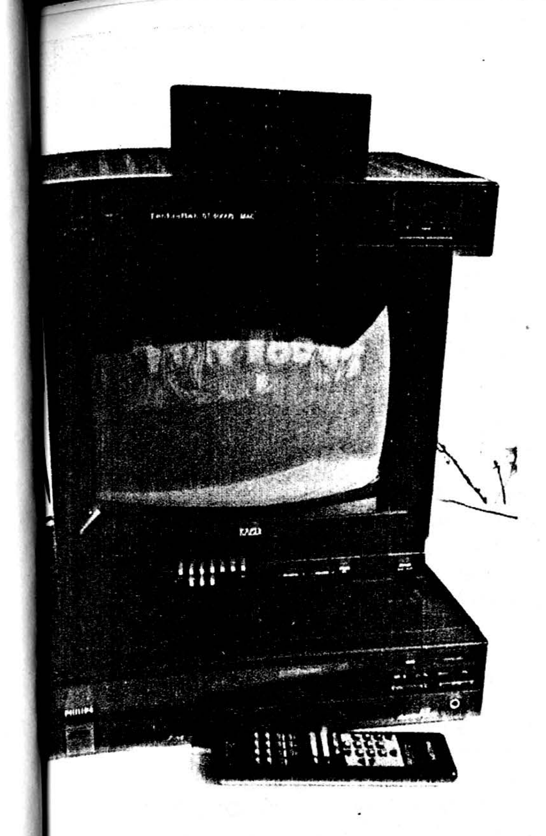
Tableau 4

Évolution du diamètre d'antenne théorique standardisé au fur et à mesure de la décroissance de la Pire

Ø (m)	PIRE (dBW)	DÉCROISSANCE (dB)
0,13	64	0
0,18	61	– 3
0,26	58	– 6
0,415	54	– 10*
0,52	52	– 12
0,655	50	– 14
0,926	47	– 17
1,31	44	– 20*
1,85	41	– 23
2,62	38	– 26
3,30	36	– 28
4,15	34	– 30*
5,24	32	– 32
6,60	30	– 34

En fonction des données de références présentées sur le tableau n° 3, ce tableau facilite l'estimation (non la détermination) du diamètre de parabole, pour un rapport porteuse/bruit constant, en fonction de la décroissance nominale de la Pire.

* Voir carte n° 1.



L'emploi du Technisat ST 4000 est particulièrement adapté à la réception des signaux faibles produits par TDF 1-2, mais aussi évidemment ceux, SECAM/D2MAC de TELECOM 2 dans les zones éloignées, Afrique du Nord. Dans sa version actuelle le ST 4000 MAC n'est pas équipé d'un lecteur Eurocrypt, cela devrait être fait d'ici peu...
L'usage du STU 901 de Portenseigne est recommandé pour sa qualité de reproduction d'image, en présence d'un rapport porteuse/bruit suffisant, (France notamment). Il est livré avec l'Eurocrypt.
Quant au DECSAT (non illustré) seule sa carte est intéressante, puisqu'elle peut être lue par n'importe quel démodulateur équipé d'un lecteur Eurocrypt.
Nota : la carte CANAL + (livrée avec le Decsat) est exclusivement commercialisée pour les personnes pouvant justifier d'un compte bancaire et d'un domicile en France.
Nos lecteurs étrangers devront donc s'abonner par le biais d'un parent ou d'un ami résidant dans l'hexagone.

de 60 cm de Ø qui présente actuellement le meilleur rapport qualité/prix puisque étant le standard industriel. Pour information, ces réflecteurs de type offset d'un gain de 35,5 dB environ, équipé d'une tête de 1,3/1,5 dB sont vendus aux alentours de 1200 Frs. Le facteur de mérite de cet ensemble est proche de 12 dB/K, ce qui garantit une excellente réception puisque proche de 24 dB à Paris. Les antennes paraboliques peuvent être bi-polarisation. Avant d'entamer le dernier thème, l'auteur regrette vivement la publication genre «dimensionnement de parabole» parue dans certaines revues de programmes de télé. Les données fournies sont d'une part trop relatives et d'autre part, ce qui est plus grave, irréalistes et des plus fantasisistes au vu des mesures et des tests effectués par Télédiffusion de France ou de France Télécom.

RÉCEPTION DE TDF 1-2 EN EUROPE ET EN AFRIQUE DU NORD :

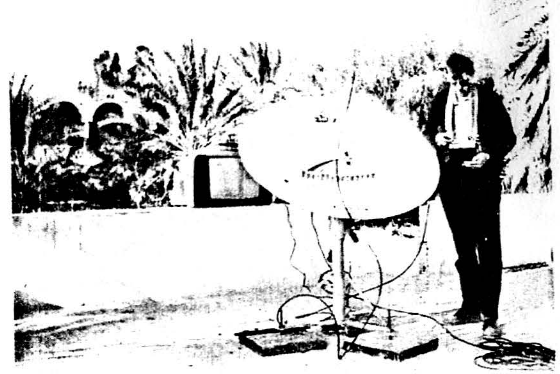
Jusqu'ici, nous nous sommes surtout intéressés à développer les conditions de diffusion et de réception sur le territoire français englobant de ce fait les pays francophones voisins, comme la Suisse Romande située dans la zone à - 2 dB et la Belgique ainsi que le Luxembourg inscrits majoritairement dans la zone à - 3 dB. La réception dans ces pays étant assimilée au caractère français, nous n'y reviendrons pas.

TDF : De la Laponie aux oasis sahariens

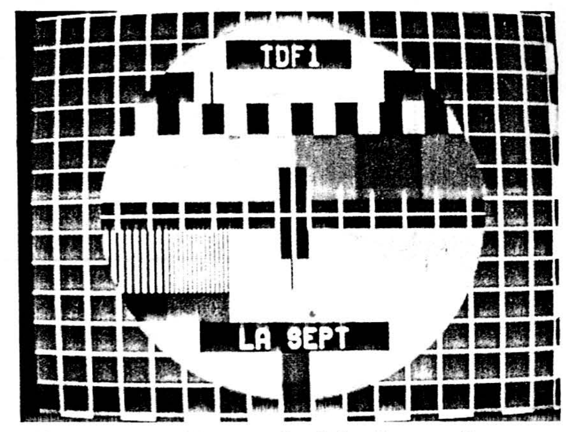
Le développement qui suit et qui clot ce long dossier est maintenant plus particulièrement destinées aux particuliers français, francophones et francophiles résidant à l'étranger. Ce thème peut présenter un certain intérêt aux installateurs français et locaux devant équiper certaines collectivités : écoles, instituts, télédistributions, relais hôtels, câble, consulats et ambassades...
Pour nombreux de nos lecteurs demeurant en dehors de la zone de desserte de Télecom 2, le satellite TDF 1 permet la réception sur le site et l'accès aux chaines de télé françaises autres que «TV5» qui conserve tout son intérêt au-delà de la zone d'émission de TDF 1-2.
Un petit mot sur la chaîne francophone qui a vu son auditoire fortement chuter en Tunisie et en Algérie, le responsable de cette situation étant la présence de chaînes généralistes émises par TELECOM 1 puis 2 B. Cet état n'est pas à mettre uniquement sur le compte de TELECOM 2 «que les décideurs de TV5 ne pensent pas comme eux, mais comme les auditeurs... Il faut créer une chaîne différente et complémentaire, infos, musique, sport, reportage, cinéma, etc. et enfin émettre en stéréo»... en somme s'inspirer d'autres chaînes pan-européennes comme 3 SAT, Deutsche, Welle, Super Channel émises également sur Eutelsat 2 F 1.

Destination de l'antenne

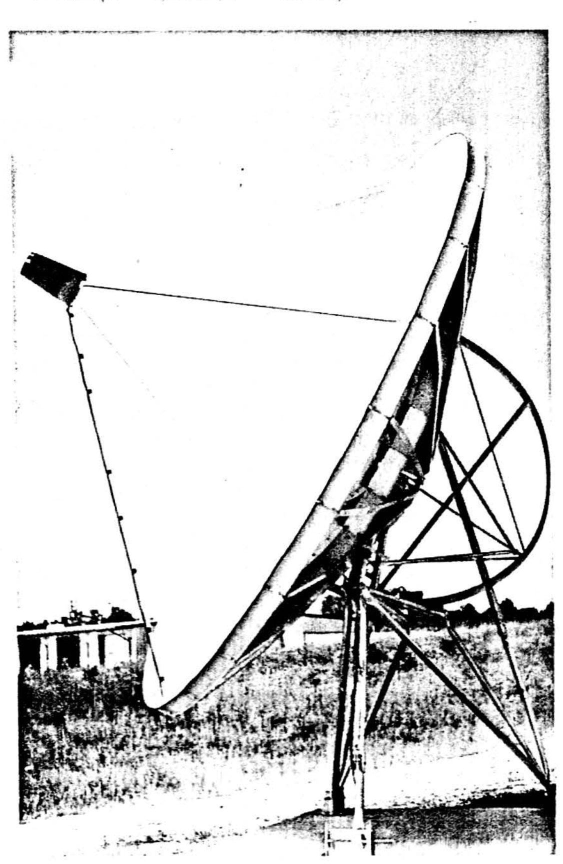
Pour aborder le sujet consacré à la réception de TDF1-2 dans les zones éloignées du point de visée, il y a préalablement deux façons de le voir et de le traiter.
L'installation projetée est-elle principalement recherchée pour pouvoir accéder aux chaînes de télé françaises ou est-elle parti-



Campagne de mesures en Afrique du Nord. Représentation de l'UE dont le G/T = 19 dB/K.

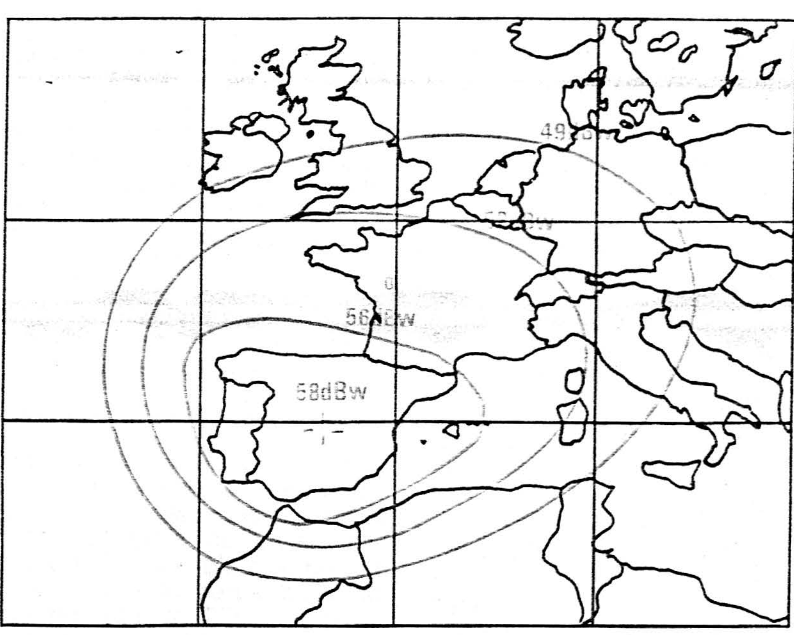


Réception au Maroc : Qualité d'image à – 24 dB (ø = 1,80 m, F = 1,5 dB).



Réflecteur ø = 4,00 m, PAJOL électronique.

culièrement destinée à bénéficier du D2MAC et de ses avantages? Si c'est la première hypothèse, cas typique du Maroc qui ne reçoit pas pour ainsi dire de signaux de Télécom 2, sauf l'extrême N/E, le facteur de mérite des UE peut être basé sur la notion d'image «propre» où il n'est pas recherché un excellent rapport S/B. L'image, dans les conditions d'un moment de la journée ne devra pas ou alors très peu présenter des clics. Quant à la caractéristique principale des l'UI (unité intérieure) - démodulateur - c'est sa sensibilité, c'est-à-dire son aptitude à extraire une image sans clics en présence de signaux les plus faibles possibles. Les manips démontrent que 2 voire 3 dB peuvent séparer des démodulateurs d'origine différente. Le démodulateur peut être éventuellement équipé d'une bande vidéo étroite, 16 MHz, complémentaire à l'usuelle, 27 MHz *.
Si c'est le cas, il est alors possible d'augmenter la plage de fonctionnement de l'ordre de 2,5 dB. Sur un démodulateur performant, il a été constaté qu'un signal de 6,5 dB permettait encore une image propre, cependant le rapport S/B approche voire descend sous 35 dB. Notons, qu'un usager s'accommode mieux d'un mauvais «grain» d'image que de la présence de clics sur un meilleur rapport S/B.
On retient encore que le seuil standard des clics est de 10 dB en moyenne sur TDF1-2 mais suivant le démodulateur va de 8,5 à 11 dB, dans 27 MHz.
En retenant la seconde hypothèse, cas notamment de la Tunisie et de l'Algérie, le facteur de mérite de l'UE est alors déterminé par la nécessité de disposer d'un rapport S/B≥ 45 dB dans les conditions d'un moment de la journée des plus défavorables, ce qui entraîne un «surdimensionnement» de l'UE pour conserver l'objectif. Une variante à cette seconde hypothèse consiste à considérer que le S/B peut être une moyenne périodique.



HISPASAT 31° Ouest : zone de couverture.

Le satellite espagnol de télé directe à 12 GHz devrait être opérationnel pour le second semestre 92.
Plan de fréquences (LD)

- *12 149 GHz CG D2 MAC ou PAL : TV**
- *12 226 GHz CG D2 MAC ou PAL : TV*
- *12 302 GHz CG D2 MAC ou PAL : TV*
- *12 379 GHz CG D2 MAC ou PAL : TV*
- *12 456 GHz CG D2 MAC ou PAL : TV*

L'accès d'Hispasat depuis la France devrait être assuré depuis des UE dont le G/T va de 9 à 14 dB/K pour un objectif de sensibilité de 14 dB (norme CAMR).
Note : Hispasat SA préconise un objectif de qualité minimum de 47 dB S/B pour la desserte du territoire espagnol.
**Bouquet possible : TVE 1, TVE 2, Antena 3, Canal Plus Espana, et Télé 5.*

Dimensionnement de la station, UE et UI.

Si, en métropole, on ignore volontairement certains paramètres entrant dans la détermination des performances d'une station, en revanche, à l'échelle du continent européen et de l'Afrique du nord alimentés par les signaux de TDF, les dits paramètres ont une influence notable et de ce fait doivent être parfaitement considérés.
Tout d'abord voici quelques repaires généraux et simples. Si on désire par exemple augmenter le gain de l'antenne de 3 dB il faut multiplier par 1,4 le diamètre. Si l'objectif est de 6 dB, il faut multiplier par 2 le diamètre... Si l'on veut gagner 1 dB ajouter 12,5 % de Ø d'antenne. Il s'agit là de valeurs standards.
L'augmentation du diamètre améliorera d'autant l'intensité du signal arrivant au démodulateur dans ces conditions clairement établies. Cependant, et pour commencer, les différents démodulateurs disponibles sur le marché délivrent, à sensibilité égale de signal (ou rapport porteuse/bruit), une plus ou moins bonne qualité d'image qualifiée par le rapport signal//bruit. Des écarts de 3 voire 4 dB S/B peuvent être ainsi atteints. Se reporter à l'observation des clichés de mires parus dans ERP de juin qui illustrent parfaitement le cas.
Premier commentaire et exemple, en divisant par 1,4 un diamètre d'antenne donné, on conserve le même S/B, par rapport à l'antenne d'origine équipée d'un démodulateur aux performances inférieures de 3 dB. Cependant, il faut prendre en compte en réduisant le diamètre, passant par exemple de 1,20 à 0,85 m, que le rapport porteuse/bruit a chuté, ce qui réduit la marge de sécurité de 3 dB sous précipitations.
Nous pensons donc qu'il est plus judicieux d'employer un bon démodulateur pour augmenter la qualité de réception que pour diminuer la taille du réflecteur, c'est l'opinion de l'auteur qui peut ne pas être partagée par le lecteur, notamment du Maghreb.
Outre les démodulateurs, les réflecteurs paraboliques à diamètre égal délivrent également au convertisseur un gain plus ou moins élevé. En effet, entre un réflecteur de type foyer primaire (ou central) et un réflecteur de type grégorien, un écart de l'ordre de 1,5 à 2 dB en faveur de ce dernier est noté. Certains documents édités en Norvège accor-

dent à l'antenne "Grégory" un rendement approchant les 82 % ce qui correspondrait à une antenne conventionnelle de 1,20 m par rapport à la version 0,90 m grégorien. La société Portenseigne qui exploite pour la France le brevet «grégorien» a mis à notre disposition cette antenne à «Double Réflecteur» qui s'avère effectivement nettement supérieure aux antennes habituelles. Ces réflecteurs existent en deux versions, 55 et 90 cm de diamètre. Voir l'illustration et caractéristiques -G/T-.
Quant à la tête hyper que certains qualifient de nerf de la guerre, elle joue effectivement un rôle primordial, comme nous le savons. Les performances des convertisseurs ont beaucoup progressées ces dernières années, la figure de bruit passant allègrement sous la barre symbolique du décibel. En cette mi-92, nous trouvons, en échantillons sur le marché des figures de bruit de 0,6 dB ce qui conduit à une nette augmentation du signal pouvant atteindre ou dépasser 3 dB par rapport au facteur de bruit courant (≃ 1,5 dB). Figure de bruit courante : 0,7 dB. Prix moyen 1400 FF TTC (5-92), Convertisseur de marque Gardiner.

En effet, une station comparable (même équipement) ne fournira pas, à Pire égale, le même signal du côté de Rabat et du côté de Moscou, de plus la climatologie est plus défavorable dans cette dernière région. Pour information près de 40° d'élévation sépare ces deux endroits. Ce qui donne pour Ø = 4,50 m des temprératures d'antenne respectives de 24 K – E = 45° – et 50 K – E = 5° – (Valeurs standard)

Quand 0,90 égale 1, 80 m de Φ !

Pour illustrer tous ces propos, prenons par exemple deux stations différentes, l'une se situant dans la partie du Sud-Ouest donc à élévation plutôt élevée et l'autre dans la partie Nord-Est du faisceau de TDF 1 donc à élévation plutôt faible. Elles sont localisées sur la même courbe d'intensité de puissance, ou isopire.
La première se caractérise par l'usage d'un réflecteur de type grégorien de 0,90 m couplé à une tête et à un démodulateur des plus performants. La seconde est constituée d'un réflecteur 1,80 m -FP- connecté à un convertisseur et démodulateur "standard". Malgré l'emploi d'un diamètre doublé, il est à craindre que cette dernière station ne puisse fournir une qualité d'image égale à celle obtenue sur le premier équipement.
Force est de constater, suite à ce qui vient d'être mentionné, qu'il est impossible de retenir et de se réferer à des valeurs isométriques pour qualifier les performances d'une station et qui plus est, d'appréhender le rapport signal/bruit.
Afin de fournir des indications utiles, au professionnel ou à l'amateur, sur le dimensionnement d'une antenne pour d'une part une certaine sensibilité de signal et d'autre part, pour une certaine valeur de Pire, nous avons retenu, ce qui nous semble le plus judicieux, le facteur de mérite nominal d'une unité extérieure à 12 GHz s'exprimant en dB/K. Les valeurs mentionnées s'entendent standard, c'est-à-dire pour une élévation de 30°. En fonction de l'élévation locale une légère correction est à appliquer, en rajoutant 1 ou 2, voire 3 dB/K notamment dans les régions Nord et Est de l'Europe où l'élévation est faible et où les conditions météorologiques sont défavorables. Quant à la sensibilité de signal prise en compte, elle correspond à celle prévue par la CAMR soit un rapport porteuse/bruit de 14 dB. Nous rappelons que ce chiffre est atteint, voire même légèrement dépassé au point de visée de TDF 1-2 au moyen d'une UE dont le G/T est de 2,5 dB/K.
Sur la carte 1 nous avons reporté des contours ou ISO - G/T en nous référant au pointage nominal du faisceau de TDF 1-2. Toutefois en mode opérationnel, des variations quotidiennes de signal sont prévisibles et dues au dépointage des antennes de TDF 1-2. Ces variations sont encore assez mal définies et localisées:
Les amplitudes journalières qui s'ensuivent peuvent atteindre 1 à 2 dB – 10 dB, jusqu' à 3 à 4 dB / – 20 dB et jusqu'à 8 dB à – 30 dB, par rapport à 64 dBW.
Si cela se confirme dans la pratique et par exemple pour - 30 dB, le rapport porteuse/bruit évoluerait de manière significative. Le signal pourrait ainsi grimper à 18 dB au moment de la journée le plus "favorable" mais chuter à 10 dB au moment de la journée le plus "défavorable". Ce qui est évidemment le plus gênant, c'est la fraction de temps pendant laquelle le signal est inférieur à la moyenne 14 dB. En principe, au vu du diagramme de rayonnement des antennes de TDF, les variations seraient moins sensibles du côté du Maroc que du côté de la Turquie, la Tunisie se situant au milieu de ces repaires.
Il est intéressant de signaler à nos lecteurs du Maghreb que l'on observe une augmentation constante du signal à partir de l'après-midi et se poursuivant une bonne partie de la nuit. Le

Tableau 5 : Evolution $T_A(k)$ en fonction de l'angle d'élévation.

Diamètre	*: 1,80 m*
Bande de fréquence	*: 10,95 - 12,75 GHz*
Gain à 11,7 GHz	*: 44,6 dB*
Gain à 12,5 GHz	*: 45,0 dB*
Polarisation	*: linéaire et circulaire*
Polarisation croisée	
Linéaire	*: – 30 dB*
Circulaire	*: – 23 dB*
Ouverture à – 3 dB à 11,7 GHz	*: 1,0 degré*
Température de bruit	*: 31° K à 40 degrés d'élévation*
Rapport F/D	*: 0,41*
Angle d'élévation	*: 0 - 70 degrés*
R.O.S. de sortie	*: 1,2 max.*
Vitesse maximale du vent	
En opération	*: 120 km/h*
Limite	*: 160 km/h*
Bride de sortie	*: compatible avec C120 e PBR 120*
G/T (F = 0,7 dB) (E = 40°)	*: 25,75 dBK*

Si les caractéristiques et les performances des unités extérieures et intérieures déterminent principalement le dimensionnement de la station, il ne faut pas négliger un dernier point important : la situation de la station et précisément l'angle d'élévation. Se reporter au **tableau 5**.

matin et une partie de la mi-journée voient la diminution du signal.

L'amélioration de l'image dans la partie sud du faisceau de TDF 1-2 coïncide donc aux heures de grande écoute de la télé. Ce phénomène est déjà connu et attendu par les usagers de TELECOM 1 C puis 2 B profitant des belles images nocturnes dans le sud tunisien et algérien.

Pour la réception collective transcodée éventuellement en PAL B-G afin de bénéficier de la stéréo (cas de MCM et de ARTE), il est utile de distribuer une meilleure qualité d'image, 48/50 dB S/B. Cela conduit à disposer d'un rapport porteuse/bruit plus conséquent, 17 dB, étant donné que les démodulateurs professionnels ne fournissent pas forcément une meilleure image que le grand-public. A Tunis ou à Alger par exemple, une UE présentant une vingtaine de dB/K est le minimum conseillé. A Rabat, cet objectif de qualité peut conduire à des facteurs de mérite de 38 dB/K... !

L'illustration éditée ne peut garantir les étendues exactes et leur limite dans lesquelles il est possible d'accéder au satellite sur la base du facteur de qualité mentionné. De plus, dans les zones à Pire des plus faibles, il peut être enregistré des rotations de polarisation ce qui peut être gênant, mais surtout ce qui peut empêcher d'atteindre le niveau de réception que l'on serait en droit d'attendre dans des conditions nominales.

Pour déterminer les ISO-G/T nous avons fait appel à diverses sources : diffuseurs, industriels, organisations, installateurs, etc, comme principalement : TDF, DBP, Kathrein, Televes, Fuba, Nokia, Irte, etc. En outre l'auteur a effectué une série de relevés sur l'Europe du Sud-Est et Ouest.

Cependant pour mieux cerner la valeur opérationnelle des signaux dans les zones excentrées, une campagne de mesures a été organisé en Tunisie.

Ce pays a été choisi pour deux raisons. La première est que la Tunisie est en position médiane entre le petit et le grand axe du diagramme de rayonnement de l'antenne TX. La seconde, c'est que nous disposions sur place d'une infrastructure adaptée à notre mission.

La campagne de mesures a pu être réalisée grâce à la collaboration de la société CIAC (Paris), disposant d'une succursale à Carthage, qui distribue le matériel de sa filiale, Héliocom. Sans la participation de ces deux sociétés, Electronique Radio-Plans ne serait pas en mesure de proposer, sérieusement, la zone de réception de TDF 1-2 en Afrique du Nord, bassin privilégié de la télé française...

Pour les mesures nous avions retenu notamment une antenne de 1,20 m de Ø de type foyer primaire qui présente un rendement de 62 %. Le convertisseur 12 GHz a une figure de bruit proche de 1,7 dB. Le facteur de qualité standard résultant est de l'ordre de 19 dB/K. Les mesures de rapport porteuse/bruit, dans une bande de 27 MHz, ont toujours eu lieu sous ciel clair.

Commençons par la capitale Tunis qui est située grosso-modo sur l'isopire 53/54 dBW, soit 10/11 dB nominal. L'élévation sur TDF est de l'ordre de 37°. Un premier test avec une parabole de 60 cm FP et le même convertisseur (11,7 dB/K) nous apprend qu'à 10 h 00 le rapport porteuse/bruit est de l'ordre de 13 dB. Seconde mesure faite cette fois-ci avec l'antenne de la campagne, on obtient vers 12 h 30 plus de 20 dB.

En fonction de ces mesures, la réception dans la région de Tunis de TDF 1-2 est tout à fait envisageable avec du 60 cm offset et une meilleure tête, 1,3 dB.

Le 2e point de mesure se situe dans la région de Sousse/Monastir, soit 120 km environ au sud de Tunis. Le premier relevé à 13 h 00 donne 15,7 dB, mais à 17 h 00 le signal a légèrement augmenté 16,5 dB.

Dans cette région englobant également Kairouan, une antenne de l'ordre du mètre est conseillée. S'il est fait usage d'un convertisseur plus performant, une parabole de 75 cm est tout à fait possible.

Le 3e point de relevé est la première oasis, Tozeur. A 22 h 00 nous constatons que le signal est encore "bon", 11 dB. Dans ces conditions on peut estimer qu'une parabole de 1,80 m peut apporter satisfaction. Il peut être également évoqué l'emploi d'une antenne de 1,20 m équipée d'un très bon convertisseur.

Enfin, le 4e point de mesure nous amène encore plus au sud, à hauteur grosso-modo de Tripoli.

Il s'agit de Tataouine localisée à 32° de longitude Nord. Nous relevons à 17 h 00 un rapport porteuse/bruit de 7 dB, qui à 22 h 00 a augmenté de l'ordre de 1 dB.

Au vu des précédentes mesures, il faut, au moins, réduire le signal de 1 dB soit une valeur diurne moyenne de 6 dB.

Pour atteindre nos 14 dB de référence, toujours en conservant la tête d'origine, l'usage d'une parabole d'un diamètre proche de 3,00 s'avère nécessaire. Avec un tel diamètre, on considère que la réception n'est plus grand public, vu le coût prohibitif d'un tel réflecteur.

Cependant, pour pouvoir accéder aux seules chaînes françaises (sauf TV5) captables sur le site de Tataouine et ce Sud tunisien, avec un équipement encore grand-public, parabole de 1,80 m, la situation et les solutions peuvent être abordées comme suit :

Tout d'abord, par rapport aux mesures, on retient une valeur moyenne de signal. Un chiffre de 7 dB nous parait tout à fait raisonnable.

En passant de la parabole de 1,20 m à celle prévue, 1,80 m, on obtient un gain de 3,5 dB, ce qui permet à ce moment-là de sortir des clics, 10,5 dB. En changeant de convertisseur, F = 0,7 dB au lieu de F = 1,7 dB nous obtenons une amélioration du G/T de 3,2 dB/K.

Il résulte de ces améliorations conjugées un gain de 6,7 dB, soit un rapport porteuse/bruit moyen de 13,7 dB, par commodité 14 dB.

Au cours d'une période de 24 h 00, le signal devrait légèrement fluctuer une quinzaine de dB la soirée et partir de la nuit, et une douzaine de dB une partie du jour. Avec l'utilisation d'un démodulateur présentant de bonnes performances, la réception domestique des satellites TDF 1-2 est, pour ainsi dire, acquise sur la majorité de la Tunisie.

Réception en Algérie et au Maroc

Les observations et les mesures techniques prises en Tunisie peuvent être extrapolées à l'Algérie et à la partie Nord du Maroc, à pire équivalente.

Sur le littoral algérien, le facteur de qualité évolue de 13 dB/K à Annaba, 14 dB/K à Alger et une vingtaine du côté d'Oran. Dans l'Oranie, pourra être utilisée l'antenne grégory de 90 cm dans sa version 21 dB/K.

La réception de TDF, toujours dans les normes, est possible au nord d'une ligne allant grosso-modo de Tiemcen, Laghouat à Sidikrelil avec une antenne grand-public dont le G/T est de

26 dB/K environ (Ø 1,80 m, F = 0,7 dB).
Cette limite pourra être quelque peu repoussée vers le sud (Berriane) si l'usager accepte un signal d'intensité inférieure à la norme.
Au-delà, des antennes de 3 voire 4 mètres de diamètre sont à prévoir du côté de Ghardaïa ou Ouargla...
Pour ce qui concerne la réception de TDF 1-2 au Royaume du Maroc, nous ne disposons que de peu d'éléments. Seules quelques observations visuelles ont pu être faites dans les enclaves espagnoles de Ceuta (24 dB nominal) et de Melilla situées dans le Rif. Les images observées via une parabole de 1,80 m et une tête F = 1,5 dB nous paraissaient tout à fait exploitables même en pleine journée. Voir cliché de mire.
D'après la RTM, la réception correcte de TDF 1-2 à Rabat nécessite des antennes de 5,00 m... ce qui confère alors aux satellites français un carractère plutôt confidentiel.
Le Maroc, desservi par le petit axe de l'antenne TX décrivant une décroissance du signal en pente relativement douce (voir figure 3 ERP 532), les fluctuations périodiques devraient être moins marquées ce qui amène une amélioration principalement nocturne moins intéressante et une dégradation diurne moins gênante. Il va sans dire que la valeur des amplitudes vont crescendo au fur et à mesure que l'on s'approche de Fès, Meknès puis Rabat. Quant à la réception de TDF 1-2 à Casablanca, elle est théoriquement plus difficile puisque la pire est de ≃ 4 dB inférieure à celle de la capitale.
Electronique Radio-Plans s'est surtout atttaché à décrire, dans cette dernière partie, les zones de réception (éloignées) en Afrique du Nord regroupant un potentiel de près de 50 millions de personnes qui ont de commun avec nous, français, belges, suisses, la langue française.
Quant aux autres pays, souvent bien mieux desservis par TDF 1-2, ils ne sont pas très motivés par les chaînes de télé françaises fussent-elles émises en D2MAC, les pays nordiques préfèrent les programmes en anglais, quant aux pays slaves et de l'Est, ils s'intéressent aux chaînes en allemand.
Que reste-t-il pour TDF 1-2, pas grand chose sur le vieux continent : la Grèce, la Bulgarie et la Roumanie etc. qui semblent apprécier MCM et A2, et peut-être ARTE.
Notre but ayant été principalement de décrire les conditions de réception en un quelconque point de France, d'Europe, d'Afrique du Nord voire du Nord/Ouest de l'Asie Mineure, nous espérons que les informations publiées puissent aider l'acquéreur à déterminer le dimensionnement d'une station à 12 GHz.

S. Nueffer

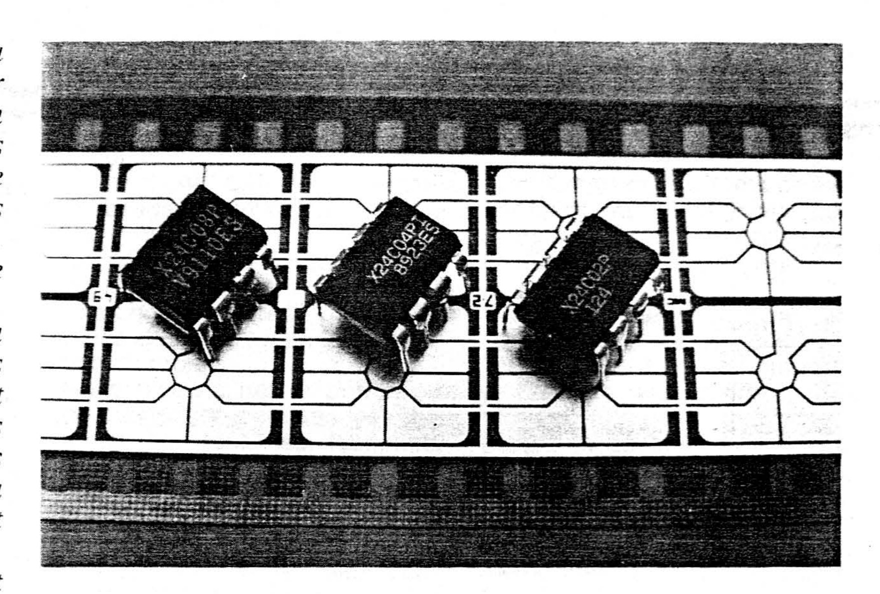
Nous tenons à remercier particulièrement :
– France Télécom, STI, VISIOPASS, le CETS
– Le CNET
– Télédiffusion de France
– La société Heliocom et la CIAC de Tunis-Carthage
– La société Portenseigne-Philips
– Les sociétés Nokia, LSC, Fuba, Revox, Kathrein, Televes, Technisat Irte...

Nota :

Le fait de citer répétitivement la norme CAMR — 14 dB — tout au long de ces 4 articles ne peut signifier ou laisser croire que ce chiffre est la référence absolue.
Nous estimons, au vu des manipulations et tests complétés d'avis de professionnels, qu'il est vivement conseillé en D2MAC de disposer au moins d'un rapport porteuse/bruit de 18 dB en présence d'un démodulateur standard, soit S/B = 18 + 29 = 47 dB en réception individuelle.

Les mémoires E2PROM série

La technologie E2PROM (ou EEPROM) permet de réaliser des mémoires présentant un attrait certain pour de nombreuses applications, réunissant dans une certaine mesure les avantages des EPROM et des RAM.
A côté de toute une famille de produits à accès parallèle, généralement conformes au standard "Bytewide", les E2PROM "série" s'imposent irrésistiblement dans des domaines très variés, des périphériques d'ordinateurs à la télévision, en passant évidemment par les cartes à puce.
Les capacités couramment disponibles vont de 128 bits à 16 k-bits, et rejoignent donc celles d'EPROM comme la 2716.
Les protocoles de communication sont généralement assez classiques, à commencer par des dérivés de l'I2C.



LE CONCEPT E2PROM :

Comme son nom l'indique (Electrically Erasable Programmable Read Only Memory), une E2PROM est en principe une mémoire "morte" comparable à une EPROM, mais effaçable électriquement et non plus aux ultraviolets.
Mais les E2PROM présentent l'immense avantage, par rapport aux EPROM ou même aux mémoires FLASH, de pouvoir être effacées de façon partielle, et pas forcément globale.
L'effacement des modèles récents est même "transparent", en ce sens qu'il est effectué automatiquement avant l'écriture de toute nouvelle donnée.
Dans ces conditions, on peut s'interroger sur ce qui différencie une E2PROM d'une RAM "non volatile", par exemple à pile lithium incorporée...

Tout d'abord, le temps d'accès en écriture : comme une EPROM, l'E2PROM enregistre ses données au moyen d'un processus "haute tension" relativement lent. Même si la génération de la tension de programmation par une pompe de charge interne à l'E2PROM peut faire oublier cette parenté, quelques millisecondes restent nécessaires pour l'écriture de chaque mot de données.
En revanche, il suffit d'inhiber la haute tension pour interdire toute écriture, volontaire ou accidentelle : une E2PROM peut donc offrir davantage de sécurité qu'une RAM à pile.
Des solutions élégantes ont été imaginées pour contourner autant que possible le handicap de la durée d'écriture. Dans les NOVRAM de XICOR, par exemple, chaque cellule E2PROM est "doublée" par une cellule de RAM : tout se passe donc comme si on était en présence d'une RAM, mais sauvegardable en bloc dans une E2PROM en vue d'un rechargement futur.
Les transferts peuvent être commandés électriquement, logiciellement, ou automatiquement lors de la coupure ou de l'établissement de la tension d'alimentation.
Autre différence essentielle entre RAM et E2PROM, l'endurance limitée de ces dernières aux cycles d'écriture : selon les marques, des erreurs d'écriture commencent à apparaître après dix mille à un million d'effacements par cellule, alors que les RAM tolèrent des écritures en nombre illimité.
Déjà très supérieurs à ceux des EPROM, ces chiffres peuvent être améliorés par des techniques de correction d'erreurs ou de redondance, applicables soit dans le montage utilisateur, soit dans la mémoire elle-même : l'utilisation d'un code Hamming, par exemple, peut permettre d'augmenter d'environ six fois la vie utile d'une E2PROM, puisque le défaut commence pratiquement toujours par n'affecter qu'un seul bit par mot.
Une relecture de contrôle après chaque écriture est donc évidemment à conseiller pour toute application exigeant une totale intégrité des données confiées à la mémoire.
Des progrès sensibles ont été accomplis au niveau de la durée de rétention des données par les E2PROM, souvent bien supérieure à celle des EPROM et des RAM à pile : au moins dix ans, et jusqu'à un siècle selon les marques !
Même si les choses ont évolué ces dernières années, une certaine méfiance reste souvent de rigueur quant à la fiabilité à long terme des piles et de leurs connexions, notamment en environnement rude : rien de tel évidemment avec les E2PROM !
Et ajoutons que l'on imagine encore mal l'installation d'une pile dans un boîtier DIP à huit

broches, un boîtier CMS, ou une carte à puce de 0,76 mm d'épaisseur !

LES E2PROM À ACCÈS SÉRIE

C'est bien connu, chaque broche supplémentaire sur un circuit intégré coûte cher : au niveau du prix du composant lui-même, bien sûr, mais aussi en termes de surface et de complexité du circuit imprimé qui l'accueille.
Même si les E2PROM coûtent sensiblement plus cher que les EPROM de capacité équivalente, le principe "série" permet de faire de substantielles économies.
Bien que forcément pénalisante au plan de la vitesse des échanges, la mise en œuvre de liaisons série à deux ou trois fils seulement entre circuits intégrés se révèle finalement avantageuse pour bon nombre d'usages : le succès croissant du bus I2C est là pour en témoigner !
Ajoutons que certaines applications ne seraient même pas envisageables autrement, à commencer par les cartes à puce à huit ou même six contacts seulement...
L'apparente complexité des échanges de données nécessaires a d'abord nui au succès des E2PROM à accès série, bien des développeurs s'entêtant à utiliser des mémoires parallèles Byte-wide même pour quelques octets seulement !
Emettre ou recevoir des données série sur un port de microcontrôleur est maintenant devenu tellement trivial que cette réticence tend à céder la place à l'enthousiasme : comment rester insensible au charme d'un petit boîtier DIP à huit broches qui peut conserver pendant cent ans autant de données qu'une 2716, s'alimente en 5 V seulement (ou même 2,5 V), dont on peut lire ou modifier tout ou partie du contenu par quelques instructions émises sur un simple bus à deux ou trois fils, et qui possède éventuellement des sécurités de protection en écriture ?

Petit aperçu du marché

De plus en plus nombreuses sont les marques qui proposent des E2PROM série, et c'est bien normal compte tenu du succès grandissant de ces composants.
Les performances sont cependant assez sensiblement différentes d'une marque à l'autre, notamment en matière de tension d'alimentation, d'endurance, et de rétention des données.
Typiquement, l'éventail va de 5 V/10 000 écritures/10 ans à 2,5 V/un million d'écritures/100 ans, avec toutes les combinaisons intermédiaires.
Un choix s'impose donc selon les applications envisagées, les prix pratiqués, et les fonctionnalités souhaitées, car bien des surprises sont possibles à ce niveau ! Une même référence (par exemple la très courante 93C06) peut correspondre à des produits très nettement différents d'une marque à l'autre : brochage, organisation, et même jeu d'instructions.
La plus grande prudence est donc de rigueur lors du choix de "secondes sources", de préférence dès le début de la conception du projet.
Nous n'avons pas la prétention de cataloguer ici toutes les références ni tous les fabricants d'E2PROM série : parmi les marques qui ont bien voulu nous documenter efficacement, nous avons retenu les produits les plus représentatifs et les plus courants, ceux-là mêmes que l'on rencontre dans un nombre sans cesse croissant d'applications.
Deux grandes familles semblent appelées à s'imposer en concurrence : les E2PROM à bus "deux fils" style I2C, et celles à bus "trois fils" style MICROWIRE.
Il en existe évidemment d'autres, plus marginales, comme par exemple la famille SPI (bus à trois fils dédié au 6805 et au 68HC11).
I2C et MICROWIRE sont en réalité deux marques déposées, la première par PHILIPS et la seconde par NS : ne peuvent donc s'en prévaloir officiellement que leurs propriétaires ou les fabricants en ayant acquis la licence, mais on rencontre bien évidemment de multiples imitations, plus ou moins fidèles...
Le cas de l'I2C est particulièrement net : énormément de marques ont acquis la licence et peuvent donc utiliser ce sigle, à condition de respecter les spécifications techniques qui y sont liées. Leurs composants doivent normalement fonctionner sans problème dans n'importe quel environnement I2C en bonne et due forme.
Certaines marques n'ont par contre pas souhaité acquérir la licence I2C, et ne peuvent donc pas vendre leurs produits sous ce label.
Malgré la dénomination SCL et SDA de leurs lignes de bus, leur compatibilité avec les spécifications officielles I2C n'est souvent qu'approximative, et parfois même inexistante : il peut donc en résulter des conflits avec d'autres composants si on cherche à les utiliser dans un véritable environnement I2C.
Mais il s'agit tout de même d'excellents produits, capables de rendre de grands services moyennant la mise en œuvre d'un protocole de communication très proche de l'I2C, mais parfois légèrement différent (et échappant donc en principe à la licence...).

Les E2PROM I2C ou similaires

Le tableau de la **figure 1** rassem-

	PHILIPS	SGS-THOMSON	XICOR	ATMEL	MICROCHIP
16 × 8			24C00 24001		
128 × 8			24C01 24C01A 24012	24C01	85C72 24C01A 24LC01 24LH01
256 × 8	famille 8582	25C02A 24C02A	24C02 24022	24C02	85C82 24C02A 24LC02 24LH02
2 × 256 × 8		25C04 24C04	24C04	24C04	85C92 24C04A 24LC04 24LH04
4 × 256 × 8		24C08	24C08	24C08	
8 × 256 × 8			24C16 24164	24C16	24C16 24LC16 24LH16

Figure 1 : I2C et similaires (bus 2 fils).

ble les références les plus répandues d'E2PROM I2C ou apparentées.
Compte tenu des spécifications I2C, .toutes ces mémoires sont organisées en mots de huit bits, tandis que les capacités supérieures à 256 octets sont couramment scindées en autant de "pages" de 256 octets que nécessaire.
La capacité la plus courante est donc évidemment 256 octets, tandis que le maximum disponible se situe à 2 k-octets (8 blocs de 256), soit 16 k-bits.

La **figure 2** récapitule pour sa part les variations de brochage entre marques et entre références : un vrai casse-tête!
Quatre broches sont tout de même communes à presque toutes les versions :
(4) Vss (GND)
(5) SDA (données)
(6) SCL (horloge)
(8) Vcc (alimentation)

En principe, les broches 1, 2 et 3 sont affectées aux trois bits de poids faible de l'adresse I2C du composant (A_0, A_1, A_2), les quatre bits de poids fort étant 1010, et le bit des unités l'indicateur de lecture-écriture (R/W).
Cela permet notamment de faire cœxister jusqu'à huit composants identiques sur un même bus, chacun bénéficiant d'une adresse distincte.

Tel n'est pourtant pas le cas des 24C00, 24001, et 24C01 de XICOR, qui ne possèdent pas d'adresse "de composant" et attendent directement une adresse d'octet : leurs broches 1 à 3 ne sont donc pas connectées.

Cette organisation (non-conforme à la spécification I2C) permet une simplification du dialogue, mais exclut la cœxistence de plusieurs composants sur le même bus : cela peut toutefois suffire dans des cas simples !
La 24C01A (XICOR ou MICROCHIP), par contre, possède les trois broches A_0, A_1, A_2 et les gère bien au niveau de son "adresse d'esclave", tandis que la 24C01 d'ATMEL les possède mais ne les gère pas...

Les choses se corsent encore au niveau de la broche 7 : non connectée sur les 24C00, 24001, 24C01 et 24012 XICOR, et 85C72 MICROCHIP, elle doit être mise à la masse dans le cas des 24C01 ATMEL et des 24C01A ou 24LC01 MICROCHIP.

Sur la 24C01A XICOR, par contre, la mise à la masse de la broche 7 autorise l'écriture alors que sa mise au niveau haut l'in-

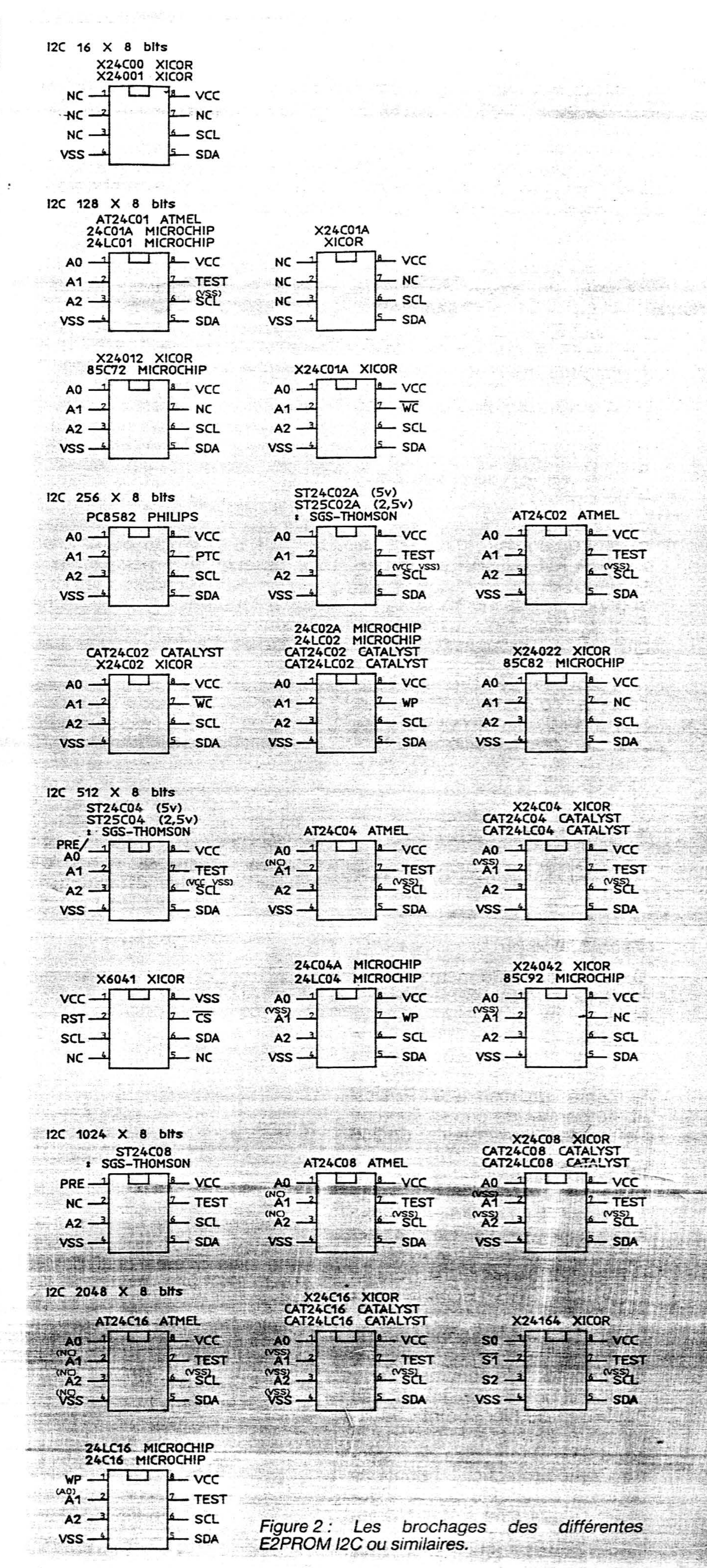


Figure 2 : Les brochages des différentes E2PROM I2C ou similaires.

terdit en bloquant le générateur interne de tension de programmation !
La situation est sensiblement la même pour les mémoires de 256 × 8 bits, avec en plus le cas particulier de la famille 8582 de PHILIPS : certaines versions (PCF 8582 A et B et la carte à puce PCF 8582 MC) nécessitent en effet un réseau RC sur la broche 7, baptisée "PTC" pour la circonstance...
Sur les 24C02A et 25C02A SGS-THOMSON, cette broche 7 permet de choisir le nombre d'octets pouvant être enchaînés dans une même opération d'écriture (4 ou 8).
Sur la 24C02 XICOR et la 24LC02 MICROCHIP, la broche 7 permet d'autoriser ou d'interdire l'écriture dans toute la mémoire, tandis que sur la 24C02A MICROCHIP cette protection n'intéresse que la moitié supérieure de la mémoire.
Encore plus fort : à partir de 512 × 8 bits, la capacité est scindée en blocs de 256 octets, qu'il faut pouvoir sélectionner dans l'adresse "d'esclave". On se sert pour cela d'un, deux ou trois des bits affectés jusqu'ici aux broches A_0, A_1 et A_2, selon le principe décrit à la **figure 3**.

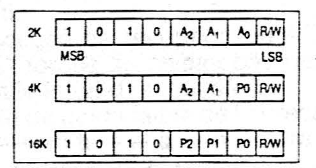


Figure 3 : Principe d'adressage.

Dans le cas d'une mémoire de 4 k-bits (2 × 256 × 8 bits), seules les broches A_1 et A_2 influent sur l'adresse du composant : il ne peut donc cœxister au maximum que quatre de ces mémoires sur le même bus, mais le bit P_0 ainsi libéré permet de choisir l'une ou l'autre des deux "pages" de 256 octets.
Du coup, la broche 1 (anciennement A_0) se trouve libérée : dans la plupart des cas, il faut la relier à la masse, mais on peut la laisser en l'air sur la 24C04 ATMEL.
Sur les 24C04 et 25C04 (version 2,5 V) de SGS-THOMSON, la broche 1 sert à mettre en action un système assez sophistiqué de protection en écriture, dont la **figure 4** décrit le principe.
Quand la broche 1 est au niveau haut, le dernier octet de la mémoire (adresse FFh dans la page $P_0 = 1$) fait office de "registre de protection" dont le contenu est défini par la **figure 5** : il détermine en fait la frontière entre la zone protégée en écriture et la zone accessible librement en écriture comme en lecture.
Si la broche 1 est à la masse, toute la mémoire est accessible normalement en écriture comme en lecture, ce qui permet notamment de modifier le contenu du registre de protection, situé lui-même dans la zone protégée.
Sur les mémoires de 8 k-bits (4 pages de 256 octets), seule la broche A_2 participe à la fixation de l'adresse du composant, libérant ainsi deux bits P_0 et P_1 pour la sélection logicielle de pages.
Sur les mémoires de 16 k-bits, enfin, l'adresse n'est pas modifiable par commutation car il faut trois bits (P_0, P_1, P_2) pour différencier les 8 pages de 256 octets.
En fait, il est pratiquement équivalent de monter un seul boîtier de 16 k-bits sur un bus I2C ou d'y associer huit boîtiers de 2 k-bits : l'adressage se fait de la même façon, mais on y gagne en compacité.
La 24164 XICOR occupe une place à part dans cette famille : au lieu de rester inutilisées, les broches 1, 2 et 3 servent à modifier la partie jusqu'alors immuable de l'adresse du composant : seul le bit de poids fort de celle-ci reste fixé à 1, les trois autres dépendant des niveaux appliqués sur les broches S_0, $/S_1$ et S_2. Si ces trois broches sont mises à la masse, alors on retrouve l'adresse 1010 habituellement utilisée pour les mémoires I2C.
Il convient de remarquer que cette adresse 1010 a été allouée sur le plan international par le "comité I2C" aux mémoires en général.
Utiliser une autre adresse fait courir inévitablement un risque de conflit avec d'autres composants I2C éventuellement présents sur le même bus.
Bien que cette particularité du 24164 puisse se révéler utile dans certaines applications, il semble clair que ce composant est tout à fait "hors la loi" en matière de normalisation I2C ! Mais au fait, pourquoi pas si son fabricant ne se réclame pas du sigle I2C ?
Penchons-nous pour finir sur les chronogrammes de lecture et d'écriture de ces mémoires. Nous devons distinguer deux cas, selon que le composant possède ou non une adresse "d'esclave".
Les **figures 6 à 9** traitent du cas

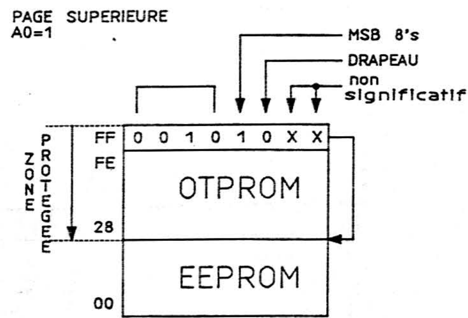
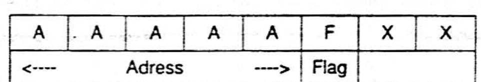


Figure 4 : Fonctionnement de la protection SGS-THOMSON.



A	A	A	A	A	F	X	X
<----		Adress		---->	Flag		

Figure 5 : Contenu du registre de protection.

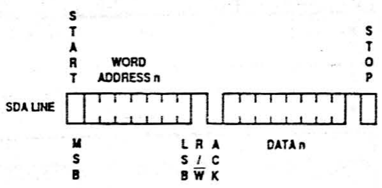


Figure 6 : Ecriture d'un seul octet.

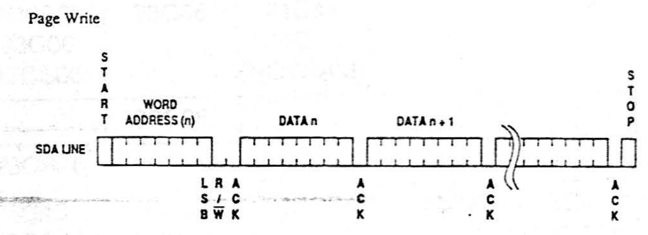


Figure 7 : Ecriture de plusieurs octets.

Figure 8 : Lecture d'un seul octet.

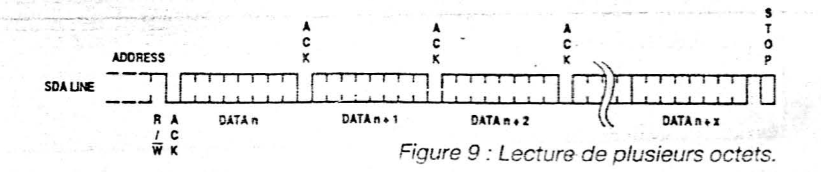
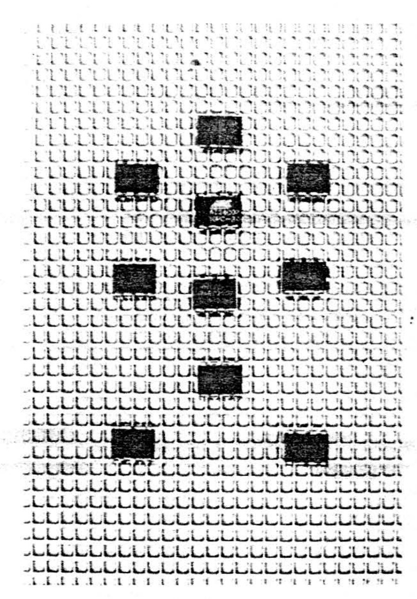


Figure 9 : Lecture de plusieurs octets.



le plus simple, celui des mémoires qui, comme la 24C01, ne possèdent pas d'adresse individuelle. Bien que ce protocole ne puisse être qualifié d'I2C, il utilise les mêmes conventions fondamentales :

- Bus non occupé (SCL et SDA au niveau haut).
- Condition de début ou START (front descendant sur SDA alors que SCL est au niveau haut).
- Condition de fin ou STOP (front montant sur SDA alors que SCL est au niveau haut).
- Donnée valide (SDA stable pendant que SCL est au niveau haut).
- Accusé de réception ou ACK (SDA forcée au niveau bas pendant le 9e bit d'un transfert).
- Bit de poids faible de l'adresse à 0 en écriture et à 1 en lecture.

Les **figures 10 à 14** se rapportent au cas général des mémoires possédant une adresse individuelle (device address ou slave address).

Conforme à la spécification I2C, ce protocole permet des échanges plus riches, et surtout la cœxistence de multiples composants sur le même bus, mémoires ou autres.

Mais nous n'avons pas lieu de nous étendre davantage sur les principes du bus I2C, qui ont déjà été abondamment commentés dans cette revue.

Les E2PROM microwire ou similaires

Le tableau de la **figure 15** rassemble les références les plus courantes d'E2PROM MICROWIRE ou compatibles.

Initialement optimisées pour fonctionner avec les microcontrôleurs "COP" de NS, ces mémoires sont habituellement organisées en "registres" de 16 bits.

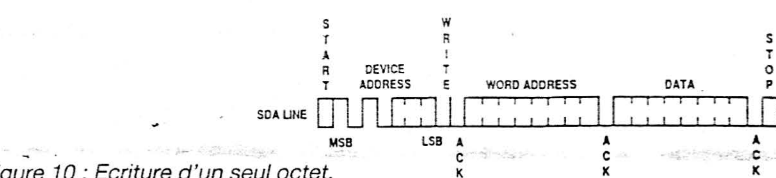


Figure 10 : Ecriture d'un seul octet.

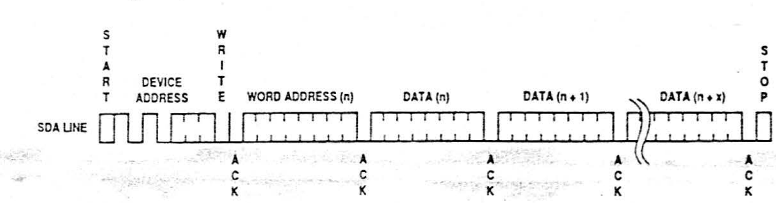


Figure 11 : Ecriture de plusieurs octets.

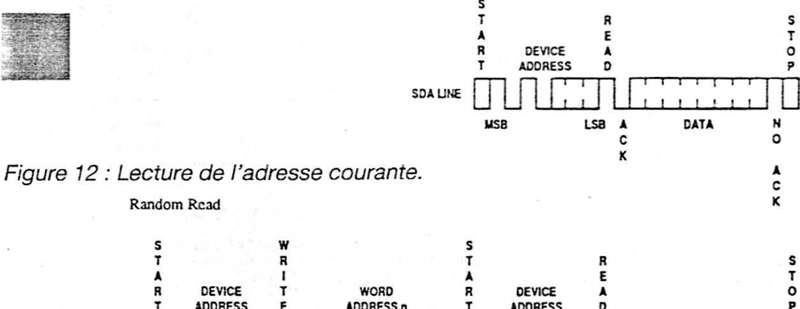


Figure 12 : Lecture de l'adresse courante.

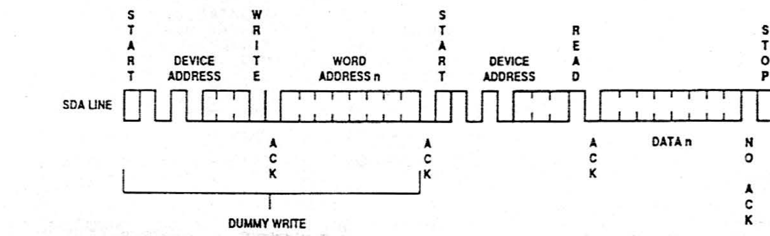


Figure 13 : Lecture d'un octet.

Sequential Read

DEVICE ADDRESS — READ — SDA LINE — ACK — DATA n — ACK — DATA n + 1 — ACK — DATA n + 2 — ACK — DATA n + 3 — NO ACK — STOP

Figure 14 : Lecture de plusieurs octets.

	NS	SGS-THOMSON	XICOR	ATMEL	MICROCHIP
16 × 16	9306/7 93C06 93CS06	93C06	24C44 24C45 (NOVRAM)		93C06
32 × 8		93C06			
32 × 16	93CS26				
64 × 16	9346 93CS46	93C46 93CS46 93CS47		93C46	93C46 59C11 93LC46
128 × 8		93C46		93C46	59C11 93LC46
128 × 16	93CS56	93CS56 93CS57		93C56	93C56 93LC56
256 × 8				93C56	93C56 93LC56
256 × 16	93CS66			93C66	93C66 93LC66
512 × 8				93C66	93C66 93LC66

Figure 15 : MICROWIRE et similaires (bus 3 fils).

Certains modèles se prêtent cependant à être reconfigurés en un nombre double de registres de 8 bits.
Les capacités demeurent plus modestes que celles des versions I2C et plafonnent vers 512 octets, l'un des types les plus populaires étant le 16 × 16 bits, particulièrement bon marché.
A noter que ces 256 bits (la capacité d'une télécarte) suffisent amplement pour bien des applications, notamment d'identification : une simple 9306 peut déjà héberger seize "clefs" offrant chacune 65536 combinaisons possibles !
Appartiennent aussi à cette catégorie les NOVRAM 24C44 et 24C45 "autostore" de XICOR, produits particulièrement originaux et riches d'applications.
Le bus "MICROWIRE" est généralement présenté comme un bus "trois fils", hors masse et alimentation : sélection de boîtier (CS), horloge (SK), et données.
Deux fils sont toutefois prévus pour les données : une entrée (DI) et une sortie (DO). Cela évoque bien sûr un bus "4 fils", mais en pratique on réunit couramment DI et DO sur un seul et même fil, même si cela suppose quelques précautions pour éviter les conflits.
Le brochage de ces composants est pratiquement standardisé, du moins en ce qui concerne cinq des huit broches des boîtiers :
(1) CS
(2) SK
(3) DI
(4) DO
(5) VSS (GND)
(8) Vcc
Le tableau récapitulatif de la **figure 16** montre que c'est au niveau des broches 6 et 7 que de multiples variantes peuvent être recensées d'une référence à l'autre, et même parfois d'une marque à l'autre.
Sur les modèles les plus simples (NMC 9306, NMC 9346, etc.), ces deux broches sont tout simplement inutilisées.

MICROWIRE 16 X 16 bits
NMC9306 NAT. SEM. / NMC93C06 NAT. SEM. / 93C06 MICROCHIP : CS, SK, DI, DO — VCC, NC, NC, VSS
NMC9307 NAT. SEM. : CS, SK, DI, DO — VCC, NC, BPE, VSS
NMC93CS06 NAT. SEM. : CS, SK, DI, DO — VCC, PRE, PE, VSS

MICROWIRE 16 X 16 bits ou 32 X 8 bits
ST93C06 SGS-THOMSON : CS, SK, DI, DO — VCC, TEST, (NC) ORG, VSS

MICROWIRE 16 X 16 bits (NOVRAM)
X24C44 XICOR : CS, SK, DI, DO — VCC, STORE, RECALL, VSS
X24C45 XICOR (AUTOSTORE) : CS, SK, DI, DO — VCC, AS, RCAL, VSS

MICROWIRE 32 X 16 bits
NMC93S26 NAT. SEM. : CS, SK, DI, DO — VCC, PRE, PE, VSS
AT93C46 ATMEL / ST93C46A SGS-THOMSON : CS, SK, DI, DO — VCC, NC, (ne pas connecter) ORG, VSS

MICROWIRE 64 X 16 bits
CAT93C46 CATALYST / CAT93C46A CATALYST / 93C46 MICROCHIP / NMC9346 NAT. SEM. : CS, SK, DI, DO — VCC, NC, NC, VSS
NMC93CS46 NAT. SEM. / ST93C46 (5V) SGS-THOMSON / ST93C47 (2,5V) SGS-THOMSON : CS, SK, DI, DO — VCC, PRE, PE, VSS

MICROWIRE 128 X 16 bits / 256 X 8 bits
93C56 MICROCHIP : CS, SK, DI, DO — VCC, TEST, ORG, VSS
93LC56 MICROCHIP / AT93C56 ATMEL : CS, SK, DI, DO — VCC, NC, (ne pas connecter) ORG, VSS

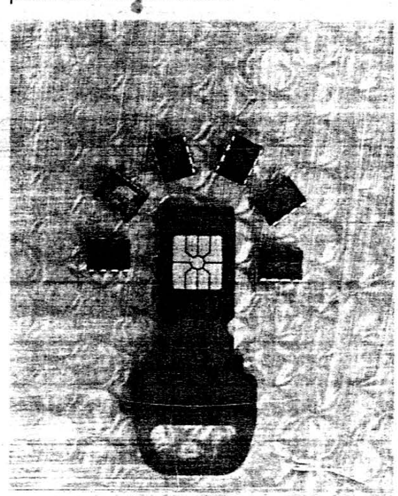
MICROWIRE 128 X 16 bits
NMC93CS56 NAT. SEM. / ST93CS56 (5V) SGS-THOMSON / ST93CS57 (2,5V) SGS-TH. : CS, SK, DI, DO — VCC, PRE, PE, VSS
93LC56B MICROCHIP (93LC56A=256X8bits) : CS, SK, DI, DO — VCC, NC, (ne pas connecter) NC, VSS

MICROWIRE 256 X 16 bits / 512 X 8 bits
93C66 MICROCHIP : CS, SK, DI, DO — VCC, TEST, ORG, VSS
AT93C66 ATMEL / 93LC66 MICROCHIP : CS, SK, DI, DO — VCC, NC, (ne pas connecter) ORG, VSS

MICROWIRE 256 X 16 bits
NMC93CS66 NAT. SEM. : CS, SK, DI, DO — VCC, PRE, PE, VSS
93LC66B MICROCHIP (93LC66A=512X8bits) : CS, SK, DI, DO — VCC, NC, (ne pas connecter) NC, VSS

SPI (pour 6805 et 68HC11)
X25010 XICOR / X25C02 XICOR / X25020 XICOR / X25040 XICOR pour : 128 X 8 bits / 256 X 8 bits / 256 X 8 bits / 512 X 8 bits
CS, SO, WP, VSS — VCC, HOLD, SCK, SI

Figure 16 : Brochage des E2PROM série Microwire.



Sur les NOVRAM de XICOR, elles servent à gérer matériellement les processus de sauvegarde et de rappel des données entre la RAM et l'E2PROM.

Mais on rencontre aussi les affectations suivantes, qui correspondent chacune à un perfectionnement spécifique :

– BPE (Bulk Programming Enable) permet d'autoriser ou non les écritures et effacements en bloc de l'ensemble de la mémoire.

– PRE (Protect Register Enable) permet d'autoriser ou non l'accès au "registre de protection", dont le contenu définit l'adresse du premier registre de la zone devant être protégée en écriture.

– PE (Program Enable) permet d'autoriser ou non l'écriture et l'effacement.

– ORG (ORGanisation) sert à fixer l'architecture de la mémoire en registres de 16 ou de 8 bits.

– TEST : broche servant à des tests en usine, et devant être utilisée conformément aux exigences du fabricant (en général à laisser en l'air ou à mettre à la masse).

Différentes combinaisons de ces broches sont possibles selon les références et les marques, de même que différents jeux d'instructions.

En effet, le dialogue avec les mémoires MICROWIRE est plus compliqué (mais aussi plus riche) que ce qui se fait habituellement en I2C : la mémoire attend sur sa broche DO des messages composés d'un bit de start (à 1), suivi d'un code opération (opcode) définissant l'instruction à exécuter, et s'il y a lieu d'une adresse de registre puis de données.

S'il s'agit d'une instruction de lecture, les bits lus apparaîtront sur la broche DO dès la fin du message (valide) envoyé sur DI, le tout bien sûr au rythme imposé par l'horloge SK.

Evidemment, le format de ces échanges diffère plus ou moins d'une référence à l'autre, notamment en fonction du nombre de bits composant les adresses.

Pour une même référence, les codes opérations peuvent même être quelque peu différents d'une marque à l'autre (par exemple entre NS et MICROCHIP) !

La **figure 17** prend l'exemple de la NMC 9306 (NS), qui est équipée de 16 registres à organisation fixe et nécessite donc des adresses exprimées sur quatre bits (A_0 à A_3).

Le chronogramme des échanges a été détaillé dans notre n° 532, lors de la description d'une "carte à puce à EEPROM" et du programmateur pour PC correspondant. Nous y renvoyons nos lecteurs désireux de procéder facilement à une évaluation pratique.

Le cas de la **figure 18** est un peu plus compliqué, puisque la AT93C46 (ATMEL) peut être configurée en 64 registres de 16 bits, ou en 128 registres de 8 bits.

Il faut des adresses à 6 bits dans le premier cas et à 7 bits dans le second.

Le "champ" des données, pour sa part, contient évidemment 16 ou 8 bits selon le cas.

Même principe pour la AT 93C66 de la **figure 19**, qui utilise toujours le même jeu de 7 instructions mais avec des champs d'adresses et de données de longueurs différentes.

Il importe de noter qu'avec les trois mémoires citées jusqu'ici, il faut impérativement effacer un registre avant d'y écrire. Tel n'est pas le cas avec les NOVRAM dont le jeu d'instructions (plus simple !) est reproduit à la **figure 20**.

Instruction	SB	Op Code	Address	Data	Comments
READ	1	10xx	A3A2A1A0		Read register A3A2A1A0
WRITE	1	01xx	A3A2A1A0	D15 – D0	Write register A3A2A1A0
ERASE	1	11xx	A3A2A1A0		Erase register A3A2A1A0
EWEN	1	0011	xxxx		Erase/write enable
EWDS	1	0000	xxxx		Erase/write disable
ERAL	1	0010	xxxx		Erase all registers
WRAL	1	0001	xxxx	D15 – D0	Write all registers

Figure 17 : Jeu d'instructions EEPROM 16 × 16 simple (NMC 9306).

Instruction	SB	Op Code	Address x 8	Address x 16	Data x 8	Data x 16	Comments
READ	1	10	A_6-A_0	A_5-A_0			Reads data stored in memory, at specified address.
EWEN	1	00	11XXXXX	11XXXX			Write enable must precede all programming modes.
ERASE	1	11	A_6-A_0	A_5-A_0			Erase memory location A_n - A_0.
WRITE	1	01	A_6-A_0	A_5-A_0	D_7-D_0	D_{15}-D_0	Writes memory location A_n - A_0.
ERAL	1	00	10XXXXX	10XXXX			Erases all memory locations. Valid only at V_{CC} = 4.5 V to 5.5 V.
WRAL	1	00	01XXXXX	01XXXX	D_7-D_0	D_{15}-D_0	Writes all memory locations. Valid only at V_{CC} = 4.5 V to 5.5 V.
EWDS	1	00	00XXXXX	00XXXX			Disables all programming instructions.

Figure 18 : Jeu d'instructions EEPROM configurable 64 × 16 ou 128 × 8 (AT 93C46).

Instruction	SB	Op Code	Address x 8	Address x 16	Data x 8	Data x 16	Comments
READ	1	10	A_8-A_0	A_7-A_0			Reads data stored in memory, at specified address.
EWEN	1	00	11XXXXXXX	11XXXXXX			Write enable must precede all programming modes.
ERASE	1	11	A_8-A_0	A_7-A_0			Erases memory location A_n - A_0.
WRITE	1	01	A_8-A_0	A_7-A_0	D_7-D_0	D_{15}-D_0	Writes memory location A_n - A_0.
ERAL	1	00	10XXXXXXX	10XXXXXX			Erases all memory locations. Valid only at V_{CC} = 4.5 V to 5.5 V.
WRAL	1	00	01XXXXXXX	01XXXXXX	D_7-D_0	D_{15}-D_0	Writes all memory locations. Valid when V_{CC} = 5.0 V ± 10% and Disable Register cleared.
EWDS	1	00	00XXXXXXX	00XXXXXX			Disables all programming instructions.

Figure 19 : Jeu d'instructions EEPROM configurable 256 × 16 ou 512 × 8 (AT 93C66).

Instruction	Format, $I_2 I_1 I_0$	Operation
WRDS	1XXXX000	Reset Write Enable Latch (Disables Writes and Stores)
STO	1XXXX001	Store RAM Data in E^2PROM
Reserved	1XXXX010	N/A
WRITE	1AAAA011	Write Data into RAM Address AAAA
WREN	1XXXX100	Set Write Enable Latch (Enables Writes and Stores)
RCL	1XXXX101	Recall E^2PROM Data into RAM
READ	1AAAA11X	Read Data from RAM Address AAAA

X = Don't Care
A = Address

Figure 20 : Jeu d'instructions NOVRAM 16 × 16 (X24C44).

C'est normal puisque les accès se font dans une RAM, mais en revanche deux instructions sont nécessaires pour initier des transferts entre la RAM et l'E2PROM. Ces transferts peuvent aussi être commandés par l'intermédiaire des broches /STORE et /RECALL (24C44) ou automatiquement lors des mises hors tension et sous tension (24C45 "autostore", capable de s'auto-sauvegarder en moins de dix microsecondes !).

On remarquera que le format de ces instructions diffère sensiblement de ce qui a été étudié jusqu'à présent : le protocole MICROWIRE est en effet beaucoup moins standardisé que l'I2C ! Cela apporte évidemment davantage de liberté, mais complique singulièrement les panachages de composants sur un même bus : en pratique, il faut prévoir des circuits de sélection en supplément puisque les composants MICROWIRE ne possèdent pas d'adresse individuelle...

La **figure 21** reproduit pour sa part un jeu d'instructions encore notablement différent : celui de la NMC 93CS46, munie d'un "registre de protection" qui nécessite quelques instructions spécifiques.

En revanche, l'effacement des registres est effectué automatiquement pendant les cycles d'écriture : plus besoin donc des instructions spécifiques d'effacement ERASE ou ERAL.

EXEMPLES D'APPLICATIONS

Les applications possibles des E2PROM série sont évidemment innombrables et il en apparaît sans cesse de nouvelles, qui mettent au moins autant à contribution les ressources du logiciel que celles du matériel.

L'une d'entre elles nous tient particulièrement à cœur : les cartes à puce !

Une part non négligeable des ventes d'E2PROM série se fait sous la forme de "dies" ou de "wafers", que divers façonniers montent sur des "micromodules" destinés à l'encartage dans des "cartes à mémoire simple" (voir notre article paru dans le n° 531). Nous avons d'ailleurs pu apercevoir le data-book XICOR en bonne place lors d'une visite chez l'un des principaux producteurs de cartes à puce...

Et on trouve justement dans ce manuel une description, encore préliminaire mais fort motivante, d'un produit ouvertement dédié à ce genre d'usage : le X76041, E2PROM série de 512 × 8 bits sécurisée par codes secrets...

Instruction	SB	Op Code	Address	Data	PRE	PE	Comments
READ	1	10	A5–A0		0	X	Reads data stored in memory, starting at specified address.
WEN	1	00	11XXXX		0	1	Write enable must precede all programming modes.
WRITE	1	01	A5–A0	D15–D0	0	1	Writes register if address is unprotected.
WRALL	1	00	01XXXX	D15–D0	0	1	Writes all registers. Valid only when "protect register" is cleared.
WDS	1	00	00XXXX		0	X	Disables all programming instructions.
PRREAD	1	10	XXXXXX		1	X	Reads address stored in "protect register".
PREN	1	00	11XXXX		1	1	Must immediately precede PRCLEAR, PRWRITE, and PRDS instructions.
PRCLEAR	1	11	111111		1	1	Clears the "protect register" so that no registers are protected from WRITE.
PRWRITE	1	01	A5–A0		1	1	Programs address into "protect register". Thereafter, memory addresses ≥ the address in "protect register" are protected from WRITE.
PRDS	1	00	000000		1	1	One time only instruction after which the address in the "protect register" cannot be altered.

Figure 21 : Jeu d'instructions d'une EEPROM à protection 64 × 16 (NMC 93CS46).

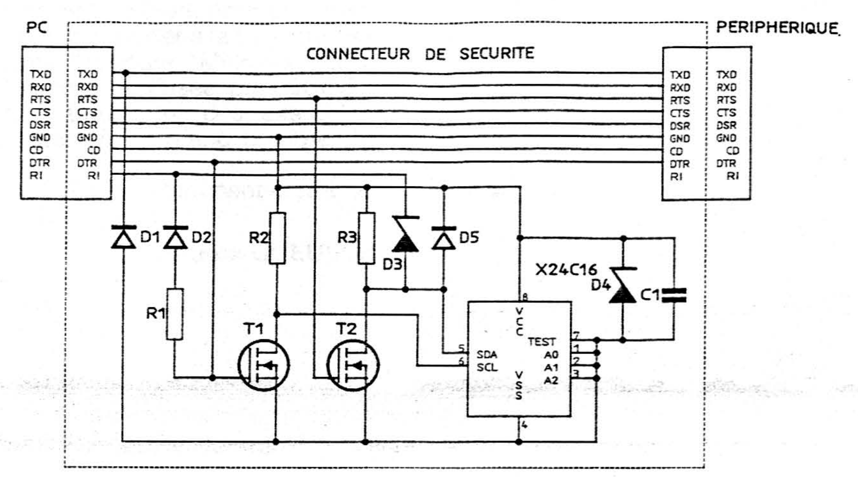


Figure 22

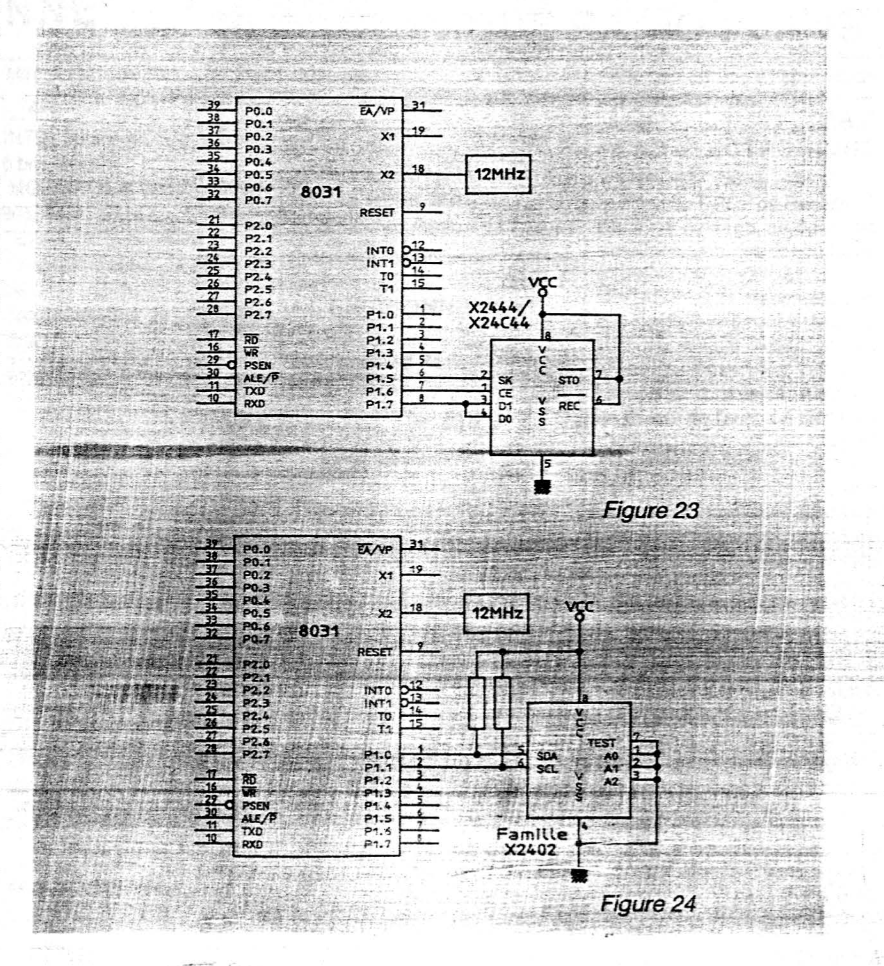


Figure 23

Figure 24

Du côté des applications plus classiques, citons le remplacement des "dipswitches" de configuration dans les périphériques d'ordinateurs, la mémorisation de numéros de téléphone dans les composeurs automatiques, la sauvegarde des canaux dans les appareils de radio ou de TV, la conservation des codes dans les décrypteurs en tous genres, l'enregistrement de consommations ou d'activité d'équipements, l'acquisition de résulats de mesures, et bien entendu le contrôle d'accès et la protection de logiciels.

La **figure 22** reproduit notamment un schéma très original suggéré par XICOR : ce "dongle" pour port RS 232 de PC est auto-alimenté par l'ordinateur, et renferme 2 k-octets de mémoire entièrement non-volatile et réinscriptible.
De quoi emmagasiner plus de "clefs secrètes" qu'il n'en faut pour protéger efficacement un logiciel qui pourra les modifier à chaque session, mais aussi pour garder trace des éventuelles tentatives d'accès illicite à la mémoire en vue d'un "déplombage"...

Mais dans bien des cas, on interfacera tout simplement les E2PROM série à un port de microcontrôleur : la **figure 23** décrit le raccordement de mémoires MICROWIRE à un 8031, tandis que la **figure 24** traite du cas des mémoires I2C ou apparentées (noter les deux résistances de tirage au positif des lignes SDA et SCL).
Une autre possibilité, illustrée par la **figure 25**, consiste à se servir du port série du microcontrôleur si on n'en a pas l'usage par ailleurs.
La place nous manque évidemment pour traiter des aspects logiciels de ces applications, mais nos lecteurs pourront utilement se reporter à la très intéressante brochure "Microcontroller Solutions" diffusée par XICOR : ils y trouveront des exemples adaptés à un grand nombre de cas.
(XICOR est notamment distribué par NEWTEK.)

Patrick GUEULLE

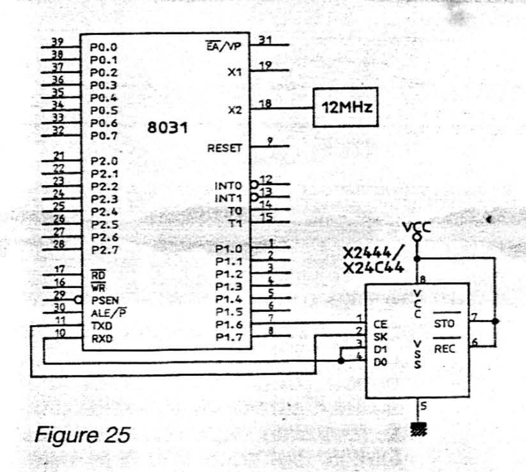


Figure 25